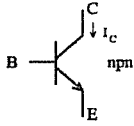


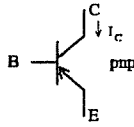
# ANALOG ELEKTRONİK DEVRELERİ

## BİPOLAR TRANZİSTOR



$$I_C = I_{s0} e^{V_{BE}/V_T} \left(1 + \left| \frac{V_{CE}}{V_{AF}} \right| \right)$$

$$\beta_F = \beta_{F0} \left(1 + \left| \frac{V_{CE}}{V_{AF}} \right| \right)$$



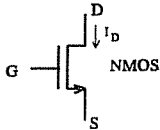
$$I_C = -I_{s0} e^{-V_{BE}/V_T} \left(1 + \left| \frac{V_{CE}}{V_{AF}} \right| \right)$$

$$\beta_F = \beta_{F0} \left(1 + \left| \frac{V_{CE}}{V_{AF}} \right| \right)$$

$$r_e = \frac{V_T}{I_C}, \quad r_{ie} = \beta_F r_e, \quad g_m = \frac{1}{r_e}, \quad r_{oe} = \frac{V_{CE} + V_{AF}}{I_C}, \quad (V_T = kT/q \approx 26mV)$$

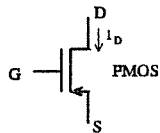
## MOS TRANZİSTOR

$$\beta = KP \left( \frac{W}{L} \right), \quad KP = \mu C_{ox} = \mu \frac{\epsilon_o \epsilon_{ox}}{x_{ox}}$$



$$I_D = \beta [(V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2]$$

$$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 (1 + |\lambda V_{DS}|)$$



$$I_D = -[(V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2]$$

$$I_D = -\frac{\beta}{2} (V_{GS} - V_T)^2 (1 + |\lambda V_{DS}|)$$

$$g_m = \beta (V_{GS} - V_T) = \sqrt{2\beta |I_D|}, \quad g_o = |I_D| \frac{|\lambda|}{1 + |\lambda V_{DS}|} \approx |I_D| \cdot |\lambda|$$

( $V_T$  : Eşik gerilimi)



# ANALOG ELEKTRONİK DEVRELERİ

**Prof.Dr. Duran Leblebici**

İstanbul Teknik Üniversitesi  
Elektronik ve Haberleşme Mühendisliği Bölümü  
Elektronik Anabilim Dalı

İSTANBUL TEKNİK ÜNİVERSİTESİ  
İNŞAAT FAKÜLTESİ MATBAASI  
2001

T.C.  
İSTANBUL TEKNİK ÜNİVERSİTESİ  
REKTÖRLÜĞÜ  
Sayı: 1616

© I. Baskı: 2001

Her Hakkı Mahfuzdur. Kitabın Sahibi İTÜ Rektörlüğüdür.  
Bu kitabın tamamı veya bir kısmı İTÜ Rektörlüğünün yazılı izni alınmaksızın mekanik veya elektronik bir şekilde çoğaltılmaz ve kopya edilemez.

Leblebici, Duran

Analog elektrik devreleri / Duran Leblebici -

İstanbul : İTÜ, 2001.

(13), 382, E-16, VI s. : şekl., tabl.- (İstanbul Teknik

Üniversitesi Rektörlüğü ; sayı : 1616)

Dizin ve kaynakçası var.

ISBN 975-561-179-7

1. Analog elektronik sistemler. 2. Amplifikatörler  
(Elektronik). I. Eser adı. II. Seri.

TA7867.L43 2001



## ÖNSÖZ

Elektronik mühendisliği, 1907 yılında de Forest tarafından "triyod" adı verilmiş olan vakumlu tübün; ilk elektronik devre elemanının gerçekleştirilmesi ile başladı. Bu eleman ve ondan türetilen çok elektrodlu elektron tüplerinden yararlanılarak gerçekleştirilen **kuvvetlendiriciler** (amplifilatörler) ve **titreşim üreteçleri** (osilatörler), radyo alıcıları ve vericileri ile ses sistemleri başta olmak üzere geniş bir uygulama alanı buldu. Bunların yanısıra, yavaş yavaş, elektronik devrelerinin sağladığı olanaklardan başka alanlarda; örneğin ölçü aletlerinde, bazı tıbbî cihazlarda, kontrol ve kumanda devrelerinde yararlanılmaya başlandı. Bunların hepsi **sürekli değişen işaretleri işleyen**, yani bugünün terminolojisi ile "**analog**" düzenler idi. Analog olmayan ilk uygulamalar, ikili devreler (flip-flop'lar) ve bunlardan yararlanılarak gerçekleştirilen elektronik sayıcılar idi. Bugünkü anlamda ilk sayısal (dijital) sistem ise, 1945 de Pennsylvania Üniversitesinde gerçekleştirilen ve ENIAC<sup>1</sup> adı verilen dijital bilgisayardır.

1947 de Shockley, Bardeen ve Brattain tarafından "**tranzistor**"un bulunması, elektronik mühendisliği alanında yeni bir çığır açtı. Çünkü tranzistorlar elektron tüplerine göre çok daha küçük boyutlu ve hafif, güç sarfiyatı çok daha az olan ve bir yarıiletken katı ortam elemanı olmaları nedeni ile ömür sorunu olmayan elemanlardı. Tranzistor üretim teknolojileri alanında yapılan çalışmalar sonucunda pek çok sayıda tranzistorun bir arada üretilmesi olanağının elde edilmesi bir yandan fiatları düşürerek

---

<sup>1</sup> ENIAC 20 000 elektron tübü, 1500 röle ve 6 000 anahtardan oluşmuştu. 140 kW güç harcıyordu ve ortalama arızasız çalışma süresi **8 dakika** idi. Buna karşılık bir bilgisayar olarak yetenekleri bugünkü en basit PC ile kıyaslanamayacak kadar sınırlı idi.

yaygınlaşmayı kolaylaştırırken, öbür yandan çok sayıda tranzistorun bir arada bulunduğu **yarıiletken tümdevrelerin** (entegre devrelerin) gerçekleştirilmesi yolunu açtı.

Tümdevre teknolojisindeki olağanüstü hızlı gelişmeler tümdevrelerdeki tranzistor sayısının, dolayısı ile gerçekleştirilen devrelerin karmaşıklığının **her yıl katlanarak artması** sonucunu verdi. 1960 lı yılların ortalarında bir tümdevrede bulunan tranzistor sayısı "birkaç on" ile sınırlı iken, günümüzde bu sayı "birkaç on milyon"a yükseldi. Bu sayede, eskiden düşünülemez karmaşıklıkta devreler ve sistemler tümdevre olarak gerçekleştirilmeye başlandı.

Tranzistorların ve özellikle tümdevrelerin gelişmesi, genellikle çok sayıda elektronik eleman gerektiren sayısal sistemler alanında yeni ufuklar açtı. Sayısal bilgisayarlar gelişti, ucuzladı ve yaygınlaştı. Sayısal bilgi işleme tekniklerinde sağlanan ilerlemeler, geleneksel olarak analog düzenlerle gerçekleştirilen işlevlerin sayısal olarak gerçekleştirilmesi olanağını getirdi. Böylece, doğası gereği analog olan bilgilerin (örneğin sesin) önce analog-sayısal dönüştürücülerle sayısallaştırılması, sayısal tekniklerle işlenmesi ve sonra sayısal-analog dönüştürücülerle yeniden bir analog işaret haline getirilmesi süreci yaygınlaştı. Günümüzde haberleşme sistemlerinde ve ses sistemlerinde standart hale gelmiş olan bu sürecin sağladığı olanaklar, başka alanlarda da (örneğin sayısal TV) değerlendirilmeye başlandı.

Böylece elektronik devreleri, aynı elektronik elemanlar kullanılarak gerçekleştirilmekle beraber yapı ve işlev bakımından önemli farklılıkları olan iki ayrı alanda gelişmeye başladı; **analog elektronik devreleri** ve **sayısal elektronik devreleri**. Ve doğal olarak, bu iki dünya arasındaki geçişleri sağlamada yararlanılan analog-sayısal (A/D) ve sayısal-analog (D/A) dönüştürücüler.

Bu kitapta analog elektronik devreleri ana hatları ile işlenmiştir. Analog devrelerde kullanılan temel yapı-taşları; gerilim ve akım kaynakları ve temel kuvvetlendirici devrelerinin yapıları ve davranışları incelendikten sonra bu yapı taşlarının bir araya getirilmesi ile oluşturulan daha karmaşık devrelere, analog tümdevrelerde yaygın olarak kullanılan yapılara özel bir

öncelik verilerek geçilmiş ve bunların **analizlerinin yanısıra tasarımlarının** nasıl yapılacağına ilişkin örnekler ve problemler verilmiştir. Bu devrelerde kullanılan bipolar tranzistorların ve MOS tranzistorların temel akım-gerilim ilişkilerini veren analitik model bağıntılarından yararlanılarak yapılan hesaplamalara paralel olarak, elektronik devrelerinin analizinde ve simülasyonunda bir **dünya standardı** haline gelmiş olan **SPICE** yazılım paketinden de yararlanılmıştır.

Elektronik mühendisliğinin yaygınlık alanının genişliği ve yenilenme hızının yüksekliği göz önünde bulundurulursa, bu alan içine giren herhangi bir konunun bir kitabın sınırları içinde tüm yönleri ile incelenmesinin mümkün olmayacağı ve verilen bilgilerin güncelliğini uzun süre koruyamayacağı hemen anlaşılır. Bu nedenle okuyucunun, bu kitapta işlenen konuları **başka kaynaklardan da izleyerek**, aynı bir gerçeğe değişik bakış açıları ile bakmanın sağlayacağı, konuyu başka yönleri ile de görme ve özümsemeyi kolaylaştırma avantajından yararlanmasını tavsiye ederim.

Son olarak bu kitabın ortaya çıkmasını sağlayan doğrudan yahut dolaylı katkılara değinmek istiyorum. İTÜ Elektrik Fakültesi'nde **Prof.Dr. Mustafa Santur**'un öncülük ettiği ekolün bir üyesi olarak bu alanda çeşitli dönemlerde hazırlanmış ve yayınlanmış olan çok sayıda ders notu ve kitap, bir yandan teknolojiadaki değişmelerin kaçınılmaz sonucu olarak, bir yandan da yakın çevredeki meslekdaşlarımın eleştirileri ve öğrencilerimin tepkileri -veya tepkisizlikleri- ile evrimleşerek bu hale geldi. Hepsine içten teşekkür ediyorum. Ayrıca, "Ekler" bölümünün ve metin içindeki grafiklerin hazırlanmasında bana yardımcı olan genç arkadaşlarıma; Hakan Öner, Barış Pusat, Kemal Ozanoğlu ve Burak Çatlı'ya teşekkürlerimi sunuyorum. Meslekdaşlarımın ve öğrencilerimin, kitabın bundan sonraki basımlarının niteliğini yükseltecek değerli katkılar olacağına inandığım öneri ve eleştirilerini bekliyorum.

Temmuz 2001

**Duran Leblebici**

(*duran @ titan.ehb.itu.edu.tr*)



## İÇİNDEKİLER

### 1. KUVVETLENDİRİCİLERLE İLGİLİ TEMEL KAVRAMLAR

1.1. Giriş .....	1
1.2. Kazanç .....	2
1.3. Bağlı Kazanç ve "Desibel" tanımı .....	11
1.4. Gürültü .....	14
1.5. Giriş ve Çıkış Dirençleri .....	18
Problemler .....	21

### 2.ELEKTRONİK DEVRELERİNİN TEMEL YAPI TAŞLARI

2.1. Akım ve Gerilim Kaynakları .....	24
2.1.1. Doğru Gerilim Kaynakları .....	24
2.1.2. Doğru Akım Kaynakları .....	26
2.1.2.1. Akım Aynası Devreleri .....	30
Problemler .....	41
2.2. Temel Kuvvetlendirici Devreleri .....	46
2.2.1. Ortak Emetörlü Devre .....	46
2.2.1.1. Ortak Emetörlü Devrede Tranzistorun Kutuplanması .....	54
2.2.1.2. Kutuplamada Geribeslemeden Yararlanılması .....	58
2.2.1.3. Kompanzasyonlu Kutuplama Düzenleri .....	64
2.2.1.4. O.E. devrede İşaret Kaynağı ve Yük.....	66

2.2.2. Emetör Çıkışlı Devre .....	78
2.2.3. Ortak Bazlı Devre .....	87
2.2.4. Emetör Bağlamalı Devre .....	90
2.2.4.1. Fark İşaret Kazancı (Diferansiyel Kazanç) .....	92
2.2.4.2. Ortak İşaret Kazancı .....	97
2.2.4.3. Diferansiyel Kuvvetlendiricide Giriş Dirençleri ..	100
2.2.4.4. Emetör Bağlamalı Devrede Akım Kaynağı Yük	103
2.2.4.5. E.B. Devrenin Büyük İşaret Davranışı .....	108
2.2.5. MOS Tranzistorlu Kuvvetlendiriciler .....	112
2.2.5.1. CMOS Evirici .....	113
2.2.5.2. MOS Diferansiyel Kuvvetlendirici .....	120
2.2.5.3. MOS Diferansiyel Kuvvetlendiricinin Büyük İşaret Davranışı .....	130
Problemler .....	132

### 3. ÇOK KATLI KUVVETLENDİRİCİLER

3.1. Giriş .....	145
3.2. Kondansatör Bağlamalı Kuvvetlendiriciler .....	146
3.3. Doğrudan Bağlamalı Kuvvetlendiriciler .....	149
3.4. İşlemsel Kuvvetlendiriciler .....	153
3.4.1. Bipolar Tranzistorlu İşlemsel Kuvvetlendirici Yapıları	155
3.4.2. CMOS İşlemsel Kuvvetlendirici Devreleri .....	165
3.4.3. İşlemsel Kuvvetlendiricilerden Türetilen Devreler .....	172
3.4.3.1. Norton Kuvvetlendiricisi .....	173
3.4.3.2. Geçiş İletkenliği Kuvvetlendiricisi (OTA) .....	174
3.4.3.3. Akım Taşıyıcı (CC) .....	176
Problemler .....	177

3.5. İşlemsel Kuvvetlendirici Uygulamaları .....	185
3.5.1. Gerilim Kuvvetlendiricileri .....	187
3.5.1.1. Negatif Kazançlı Kuvvetlendirici .....	188
3.5.1.2. Pozitif Kazançlı Kuvvetlendirici .....	189
3.5.1.3. Ağırlıklı Toplama Kuvvetlendiricisi .....	192
3.5.1.4. Ağırlıklı Fark Kuvvetlendiricisi .....	193
3.5.2. Türev ve İntegral Devreleri .....	193
3.5.2.1. Türev Devresi .....	194
3.5.2.2. İntegral Devresi .....	197
3.5.3. Akım ve Gerilim Kaynakları .....	199
3.5.4. Nonlinear Uygulamalar .....	203
3.5.5. Karşılaştırma Devreleri (Komparatörler) .....	206
 Problemler .....	 208

#### 4. GÜÇ KUVVETLENDİRİCİLERİ

4.1. Giriş .....	214
4.2. Güç Kuvvetlendiricilerinde Çalışma Sınıfları .....	216
4.3. B Sınıfı Kuvvetlendiriciler .....	220
4.3.1. B Sınıfı Kuvvetlendiricilerin Kutuplanması ve Sürülmesi .....	229
4.3.2. Tek Kaynaktan Besleme .....	232
4.3.2.1. Sürüklenmeli Devre (Bootstrap) .....	235
4.3.3. Güç Kuvvetlendiricilerinde Geribesleme .....	236
4.3.4. Soğutma .....	241
 Problemler .....	 244

#### 5. FREKANSA BAĞLI ÖZELLİKLER

5.1. Giriş .....	248
5.2. Bağlama Kondansatörleri .....	250
5.3. Köprüleme Kondansatörleri .....	260

5.4. Yüksek Frekanslarda Durum .....	264
5.4.1. Transistörlerin Yüksek Frekanslardaki Davranışları .....	264
5.4.2. Kuvvetlendiricilerin Yüksek Frekans Özellikleri .....	268
5.4.3. İç Geribesleme Kapasitesinin Etkisi .....	273
5.4.4. İç Geribesleme Kapasitesinin Etkisinin Azaltılması:	
Kaskod Devre .....	281
5.4.5. Kaynak Çıkışlı Devrenin Frekans Cevabı .....	285
5.4.6. Akım Aynalarının Frekans Karakteristikleri .....	289
5.4.6.1. Bipolar Transistör Akım Aynalarında $A$ nın Frekansa Bağlı Değişimi .....	290
5.4.6.2. MOS Transistör Akım Aynalarında $A$ nın Frekansa Bağlı Değişimi .....	293
5.4.6.3. Uygulama: Akım Aynası Yüklü CMOS Diferansiyel Kuvvetlendiricinin Frekans Karakteristiği .....	297
5.5. Kuvvetlendiricilerin Kare Dalgaya Cevabı .....	302
Problemler .....	305

## 6. KUVVETLENDİRİCİLERDE GERİBESLEME

6.1. Giriş .....	311
6.2. Geribesleme Tipleri .....	315
6.3. Geribeslemenin, Kuvvetlendiricilerin Çeşitli Özellikleri Üzerindeki Etkileri .....	321
6.3.1. $A_f$ nin, $A$ nın Değişimlerine Karşı Duyarlılığı .....	321
6.3.2. Geribeslemenin Eğrisellik Bozulması Üzerindeki Etkisi .....	322
6.3.3. Geribeslemenin Kuvvetlendiricinin Giriş Ekpedansı Üzerindeki Etkisi .....	323
6.3.4. Geribeslemenin Kuvvetlendiricinin Çıkış Empedansı Üzerindeki Etkisi .....	325
6.3.5. Geribeslemenin Frekans Karakteristiği Üzerindeki Etkileri .....	327
6.3.6. Frekans Kompanzasyonu .....	341
6.3.6.1. Miller Kompanzasyonu .....	346
6.3.7. Yükselme Eğimi .....	356



6.4. Geribeslemeli Osilatörler .....	359
6.4.1. Giriş .....	359
6.4.2. R-C Osilatörleri .....	361
6.4.3. L-C Osilatörleri .....	365
6.4.4. Osilatörlerde Frekans Kararlılığı .....	372
6.4.5. Kristalli Osilatörler .....	374
Problemler .....	378

## EKLER

Ek-1 Bipolar tranzistorlu akım kaynakları için SPICE dosyası .....	E-01
Ek-2 MOS tranzistorlu akım kaynakları için SPICE dosyası .....	E-03
Ek-3 Bipolar tranzistorlu basit işlemsel kuvvetlendirici için SPICE dosyası ve gerilim geçiş eğrisi .....	E-05
Ek-4 CMOS basit işlemsel kuvvetlendirici için SPICE dosyası ve gerilim geçiş eğrisi .....	E-09
Ek-5 $\mu\text{A}$ 741 işlemsel kuvvetlendiricisinin makro modeli .....	E-12
Ek-6 CMOS Diferansiyel Kuvvetlendiricinin Frekans Karakteristiği ile İlgili SPICE Dosyası .....	E-14
Ek-7 Rezonans Devreleri .....	E-15

## KAYNAKLAR

## İNDEKS



# 1. KUVVETLENDİRİCİLERLE İLGİLİ TEMEL KAVRAMLAR

## 1.1. Giriş

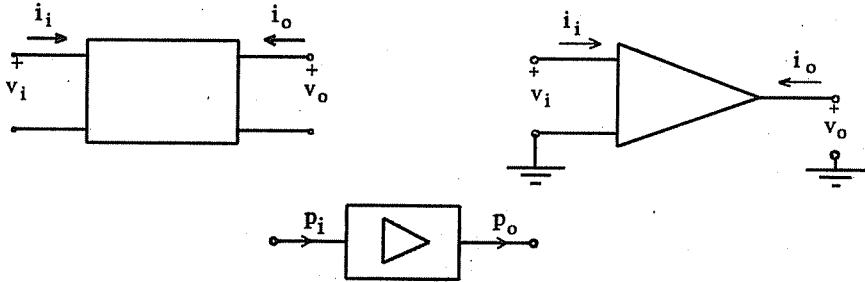
En çok kullanılan elektronik devre türlerinin başında gelen kuvvetlendiriciler, girişinden uygulanan işareti (akım, gerilim veya gücü) çıkışına kuvvetlendirilmiş olarak aktaran devrelerdir. Çıkış işaretinin giriş işaretine oranına genel olarak "**kazanç**" adı verilir; **gerilim kazancı**, **akım kazancı**, **güç kazancı** gibi. Başka bir bakış açısından kazanç, giriş büyüklüğünün çıkış büyüklüğünü belirleme (kontrol etme) yeteneğini belirten bir katsayıdır. Giriş büyüklüğü ile çıkış büyüklüğünün aynı boyuta sahip olmadığı durumlarda da bir kazanç fonksiyonundan söz edilebilir. Örneğin devrenin çıkış akımı giriş gerilimi tarafından kontrol ediliyorsa kazanç fonksiyonuna **geçiş (transfer) iletkenliği** (yahut daha genel olarak geçiş admitansı) adı verilir. Benzer şekilde **geçiş direnci** (yahut daha genel olarak geçiş empedansı) da devrenin giriş akımının çıkış gerilimini kontrol yeteneğini belirtir.

Kuvvetlendiricilerin bir devre veya sistem içindeki davranışlarını **kazanç** ile birlikte **giriş ve çıkış dirençleri**, daha genel olarak giriş ve çıkış empedansları belirler.

Yukardaki açıklamalara göre bir kuvvetlendirici, "iki kapılı" bir devredir. Ancak, devre içindeki elektronik elemanların uygun birer çalışma noktasında kutuplanabilmeleri için kuvvetlendiricinin bir (veya daha fazla sayıda) doğru gerilim kaynağının sağladığı akımla "beslenmesi" gerekir. Kuvvetlendiricilerin blok şemalarında doğru akım besleme kaynakları genellikle gösterilmez. Şekil-1.1 de, şemalarda kuvvetlendiriciler için kullanılan semboller gösterilmiştir.

## 1.2.Kazanç

Bir kuvvetlendiricinin Şekil-1.1 de işaretlenmiş olan giriş ve çıkış büyüklükleri cinsinden gerilim kazancı



Şekil-1.1. Devre şemalarında kuvvetlendiriciler için kullanılan semboller.

$$K_v = \frac{v_o}{v_i} \quad (1.1)$$

akım kazancı

$$K_i = \frac{i_o}{i_i} \quad (1.2)$$

güç kazancı

$$K_G = \frac{P_o}{P_i} \quad (1.3)$$

geçiş iletkenliği

$$G_m = \frac{i_o}{v_i} \quad (1.4)$$

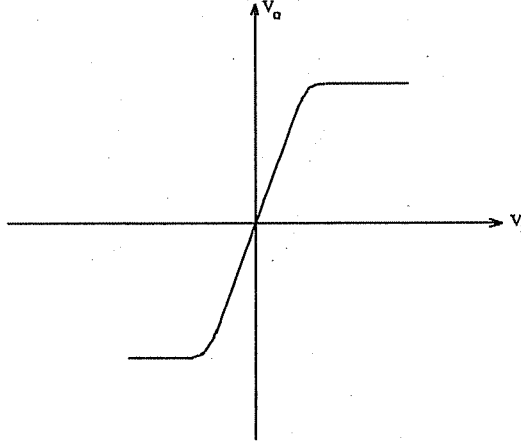
geçiş direnci

$$R_m = \frac{v_o}{i_i} \quad (1.5)$$

dir.

Bir kuvvetlendiricinin gerilim yükselten veya akım yükselten bir transformatörden farklı olarak **mutlaka bir güç kazancı sağlaması** (güç kazancının 1'den büyük olması) gerekir. Çıkış gücü ile giriş gücü arasındaki fark, besleme kaynağından sağlanır. Bir kuvvetlendiricinin "**güç bilançosu**"na dahil edilmesi gereken bir diğer bileşen de devre içinde, dirençlerde ve yarıileken elemanlarda harcanarak ısıya dönüşen güçtür. Devrenin sıcaklığının yükselmesine neden olan bu gücün, devre elemanlarının maksimum çalışma sıcaklığının aşılmasını sağlayacak şekilde uzaklaştırılması, yani devrenin soğumasını kolaylaştıracak önlemlerin alınması gerekebilir. Bu konu 4. Bölümde, Güç kuvvetlendiricileri işlenirken ele alınacaktır.

Bir kuvvetlendiricinin giriş büyüklüğü (giriş işareti) bir doğru akım veya gerilim (örneğin bir termokuplün, sıcaklıkla orantılı olan çıkış gerilimi), yahut değişken bir işaret (örneğin bir mikrofonun çıkış gerilimi) yahut doğru bir bileşenle değişken bir bileşenin toplamı olabilir. Tanım gereği giriş işaretinin toplam anî değeri arttırıldıkça çıkış işaretinin de bununla orantılı olarak artması gerekir. Ancak çıkış işareti besleme kaynağı geriliminin değerine ve devre yapısına bağlı bir değerün üstüne çıkamaz; doymaya girer. Şekil-1.2 de bir gerilim kuvvetlendiricisinin çıkış geriliminin giriş gerilimine bağlı olarak değişimini gösteren "**gerilim geçiş eğrisi**" verilmiştir<sup>1</sup>. Değişimin iki **doyma bölgesi** arasında kalan ve çıkış geriliminin giriş gerilimi ile orantılı olarak değiştiği bölgeye **lineer çalışma bölgesi** denir.



Şekil-1.2. Bir gerilim kuvvetlendiricisinin çıkış geriliminin giriş gerilimi ile nasıl değiştiğinin gösteren gerilim geçiş eğrisi.

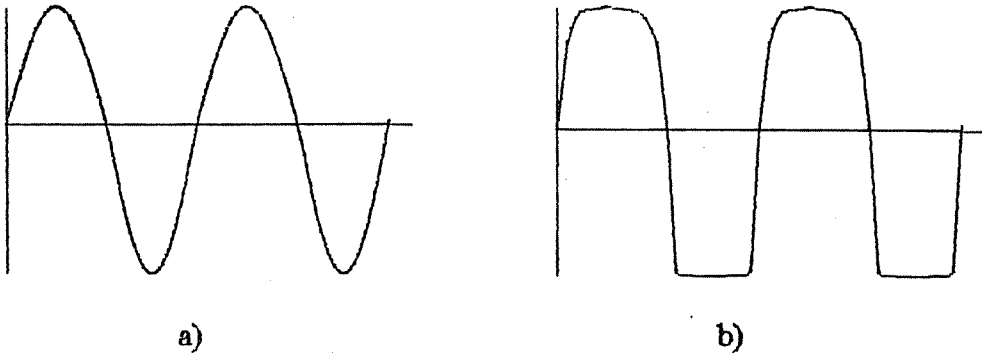
Ancak **gerçek** bir kuvvetlendiricide, devre elemanlarının akım-gerilim ilişkilerinin lineer olmaması nedeni ile geçiş eğrisi lineer bölge adını verdiğimiz bölgede de tam lineer değildir; az veya çok nonlineer (eğrisel)dir. Bu eğrisellik nedeni ile, giriş işaretinin zamanla değişen bir işaret olması

<sup>1</sup> Şekilde verilmiş olan gerilim geçiş eğrisi gerilim kazancının işareti **pozitif** olan bir kuvvetlendiriciye aittir. Gerilim kazancının işareti **negatif** olan bir kuvvetlendiricide gerilim geçiş eğrisinin, şekildekinin  $v_o$  eksenine göre ayna simetriği biçiminde olacağı kolayca görülebilir.

halinde çıkış işaretinin dalga şekli giriş işaretininkine tamı tamına benzemez. Bu nedenle meydana gelen dalga şekli bozulmasına **eğrisellik bozulması (nonlinear distorsiyon)** denir (Şekil-1.3.a).

Küçük genlikli işaretler için işaretin değişim aralığında geçiş eğrisi lineer kabul edilebilir; dolayısı ile eğrisellik bozulması ihmal edilebilecek kadar küçüktür. Bu durum için kazanç (**küçük işaret kazancı**), geçiş eğrisinin eğimine eşit olur.

Giriş işareti genliğinin aşırı büyük olması halinde geçiş eğrisinin doyma bölgelerine ulaşılması nedeni ile çıkış işaretinde meydana gelen tipik şekil bozulması da "**kırılma**" olarak anılır (Şekil-1.3.b).



Şekil-1.3. İdeal olmayan bir gerilim kuvvetlendiricisinde (a) nonlinear distorsiyon, (b) kırılma.

Eğrisellik bozulmasının ölçülebilmesi ve sayısal bir büyüklükle ifade edilebilmesi için **harmonik bozulması (harmonik distorsiyonu)** kavramı geliştirilmiştir. Kuvvetlendiricilerde geçiş eğrisi lineer (varsayılan) bölge içinde sürekli bir fonksiyondur ve bir polinomla ifade edilebilir. Eğriselliğin biçimini ve düzeyini, polinomdaki lineer olmayan terimlerin katsayıları

belirler. Örneğin bir gerilim kuvvetlendiricisinde çıkış gerilimi giriş gerilimine bağlı olarak

$$v_o = a_1 v_1 + a_2 v_1^2 + a_3 v_1^3 + \dots$$

gibi bir seri ile ifade edilebilir. Giriş geriliminin

$$v_1 = V_1 \cos \omega t$$

gibi **sinüzoidal** bir işaret olması hali için  $v_1$  yukardaki  $v_o$  ifadesinde yerine konulup düzenlenirse,

$$A_o = \frac{1}{2} a_2 V_1^2 + \frac{3}{8} a_4 V_1^4 + \dots$$

$$A_1 = a_1 V_1 + \frac{3}{4} a_3 V_1^3 + \dots$$

$$A_2 = \frac{1}{2} a_2 V_1^2 + \frac{1}{2} a_4 V_1^4 \dots$$

$$A_3 = \frac{1}{4} a_3 V_1^3 + \dots$$

olmak üzere

$$v_2 = A_o + A_1 \cos \omega t + A_2 \cos 2\omega t + A_3 \cos 3\omega t + \dots$$

bulunur. Görüldüğü gibi **çıkış işareti saf sinüzoidal değildir**;  $\omega$  frekanslı **temel bileşen**'den başka frekansı  $\omega$  nın tam katları (**harmonikleri**) olan bileşenler ve bir de  $A_o$  doğru bileşeni vardır<sup>2</sup>.

Kuvvetlendiricinin **2. harmonik bozulması katsayısı**, çıkış işaretindeki  $2\omega$  frekanslı bileşenin etkin değerinin, değişken bileşenlerin toplam etkin değerine oranı olarak tanımlanır:

---

<sup>2</sup> Bu bileşene **doğrultma terimi** de denir. Doğrultma teriminin, kuvvetlendiricinin doğru akım çalışma noktasının işaret yokkenki yerine göre  $A_o$  kadar ötelenmesine yol açacağı açıktır.



$$d_2 = \frac{A_2}{\sqrt{A_1^2 + A_2^2 + A_3^2 + \dots}}$$

Bozulmanın az, yani işaretteki  $\omega$  frekanslı temel bileşenin harmonik bileşenlere göre çok büyük olduğu durumlarda bağıntı

$$d_2 \approx \frac{A_2}{A_1} = \frac{\frac{1}{2}a_2 V_1^2 + \frac{1}{2}a_4 V_1^4 + \dots}{a_1 V_1 + \frac{3}{4}a_3 V_1^3 \dots}$$

şeklinde basitleştirilebilir. Ayrıca pratikte genellikle  $a_1 \gg a_3$  ve  $a_2 \gg a_4$  olduğundan bağıntı daha da basitleştirilebilir ve

$$d_2 \approx \frac{1}{2} \frac{a_2}{a_1} V_1$$

olur. Benzer şekilde daha yüksek mertebeden harmonik bozulması katsayısı değerleri de

$$d_3 \approx \frac{1}{4} \frac{a_3}{a_1} V_1^2$$

$$d_4 \approx \frac{1}{8} \frac{a_4}{a_1} V_1^3$$

bulunur.

Bağıntılardan görüldüğü gibi harmonik bozulması giriş işaretinin genliğine bağlıdır ve işaret genliği büyüdükçe artar. Belirli bir genlik için çeşitli harmoniklere ilişkin bozulma katsayılarının değerleri de kuvvetlendiricinin geçiş eğrisinin eğriselliğinin karakterini belirleyen  $a$  katsayılarının değerlerine bağlıdır.

Kuvvetlendiricinin **toplam harmonik bozulması katsayısı** da çıkış işaretindeki harmonik bileşenlerin toplam etkin değerlerinin, işaretin  $\omega$  frekanslı bileşen dahil, değişken bileşenlerinin toplam etkin değerine (yahut yaklaşık olarak  $\omega$  frekanslı temel bileşenin etkin değerine) oranı olarak tanımlanır ve harmoniklere ilişkin bozulma oranları cinsinden

$$d_T = \sqrt{d_2^2 + d_3^2 + d_4^2 + \dots}$$

olarak hesaplanabilir.

Yukardaki bağıntılar harmonik distorsiyonu katsayılarının ölçülmesinde izlenecek yolla ilgili ip uçlarını da verir. Örneğin  $d_2$  nin ölçme yolu ile belirlenebilmesi için çıkış işaretindeki  $2\omega$  frekanslı bileşenin keskin dar bantlı bir filtre ile süzülüp etkin değeri ölçüldükten sonra bunun işaretin toplam etkin değerine bölünmesi gerekir.

Eğriselliğin bir başka önemli etkisi de kuvvetlendiricinin girişine farklı frekanslarda birden fazla işaretin birlikte uygulanması halinde ortaya çıkar<sup>3</sup>. Basit bir örnek olarak giriş işaretinin

$$v_1 = V_{11} \cos \omega_1 t + V_{12} \cos \omega_2 t$$

gibi farklı frekanslarda iki sinüzoidal işaretin toplamı olması halinde çıkış işaretinde  $\omega_1$  ve  $\omega_2$  frekanslarla bunların harmoniklerinin yanısıra

$$(\omega_1 \mp \omega_2), (2\omega_1 \mp \omega_2), (\omega_1 \mp 2\omega_2), (3\omega_1 \mp \omega_2), \dots$$

frekanslı **intermodülasyon bileşenlerinin** de bulunacağı kolayca görülebilir. Buna da **intermodülasyon bozulması** denir.

---

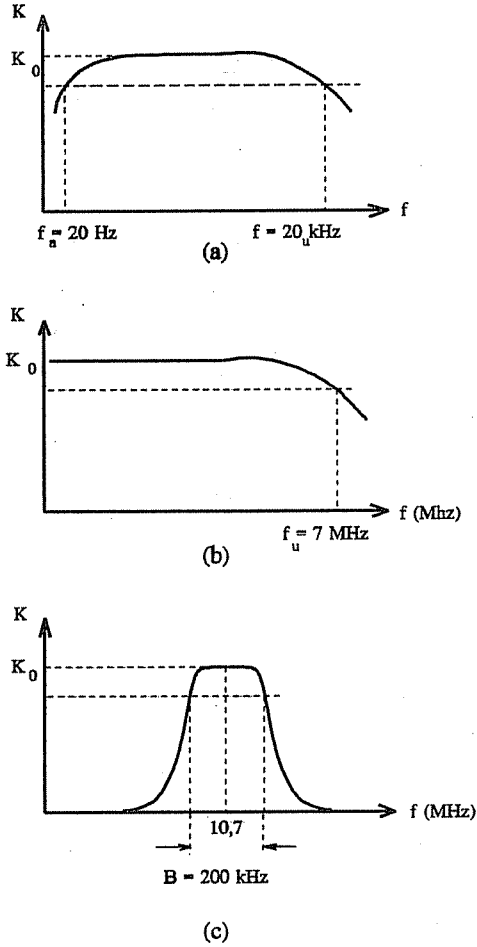
<sup>3</sup> Bu, uygulamada hemen hemen her zaman gerçekleşen bir durumdur. Örneğin konuşma ve müzik işaretleri her  $t$  anında birbirinden farklı çok sayıda sinüzoidal işaretin toplamı olarak ifade edilebilir. Bir başka örnek de bir alıcının anten girişine farklı frekanslarda yayın yapan çok sayıda vericiden gelen işaretlerin birlikte gelmesi gerçeğidir.

Bir kuvvetlendiricide kazanç genellikle frekansa bağılı olarak değişir. Devreye belirli bir amaçla konulmuş olan reaktif elemanlar ( $L$  ve/veya  $C$  elemanları), yahut ayrıca konulmamış olmakla beraber kaçınılmaz olarak bulunan "**parazitik**" reaktif elemanlar (örneğin jonksiyon kapasiteleri, montaj kapasiteleri..) nedeni ile ortaya çıkan bu durum, kazancın **modülünün** ve **fazının frekansa bağılı olarak değişmesine** yol açar. Kuvvetlendiriciler frekansa bağılı davranışları bakımından, kazancın modülünün aşağı yukarı sabit kaldığı frekans bölgesine göre sınıflandırılır. Şekil-1.4 de tipik bir ses frekansı kuvvetlendiricisinin, bir video (TV resim işaretleri) kuvvetlendiricisinin ve bir dar bandlı (akordlu) kuvvetlendiricinin kazancının modülünün frekansa bağılı olarak değişimini gösteren eğriler (**frekans eğrileri**) verilmiştir. Kuvvetlendiricilerde gerilim veya akım kazancının frekanstan bağımsız olarak -aşağı yukarı- sabit kaldığı bölgeye **orta frekanslar bölgesi**, kazancın orta frekanslar bölgesindeki değerinin  $1/\sqrt{2}$  sine düştüğü frekanslara **kesim frekansları** ve **alt kesim frekansı** ( $f_a$ ) ile **üst kesim frekansı** ( $f_u$ ) arasındaki farka kuvvetlendiricinin **band genişliği** ( $B$ ) adı verilir.

Kazanç, frekanstan bağımsız olduğu bölgede, devrenin yapısına bağılı olarak pozitif yahut negatif işaretli gerçel bir büyüklüktür. Kazancın işareti pozitifse giriş işareti arttırılırken çıkış işareti bununla orantılı olarak artar; yani sinüs biçimi işaretler (yahut daha genel olarak periyodik işaretler) için çıkış girişiyle **aynı fazda**'dır. Kazancın işareti negatifse giriş işareti arttırılırken çıkış işareti bununla orantılı olarak azalır; yani çıkış girişiyle **zıt fazda**'dır. Kazancın frekansa bağımlı olduğu bölgelerde giriş ve çıkış işaretleri arasındaki faz farkı  $0$  veya  $\pi$ 'den farklı olup frekansla devre yapısının belirlediği biçimde değişir. Bu durumda herhangi bir frekans için kompleks bir büyüklük olan kazanç, **modülü** ve **açısı** ile ifade edilir:

$$K_v(\omega) = |K_v(\omega)| \angle \phi(\omega) \quad (1.6)$$

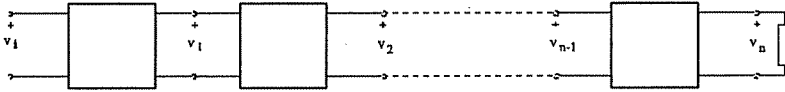
Sinüs biçimi olmayan işaretler için çıkış işareti, giriş işaretinin Fourier bileşenleri yardımı ile bulunabilir.



Şekil-1.4. (a) Bir ses frekansı kuvvetlendiricisinin (b) bir video kuvvetlendiricisinin ve (c) bir akordlu kuvvetlendiricinin frekans eğrisi.

Bir kuvvetlendirici devrenin kazancının yeterli olmaması halinde gerekli kazanç değerine erişmek için kuvvetlendiriciler art arda (kaskad) bağlanır (Şekil-1.5). Bu şekilde gerçekleştirilen **çok katlı kuvvetlendiriciler**'de toplam kazancın, kat kazançlarının çarpımına eşit olacağı kolayca görülebilir:

$$\begin{aligned}
 K_{vT} &= K_{v1} \cdot K_{v2} \cdot \dots \cdot K_{vn} \\
 K_{iT} &= K_{i1} \cdot K_{i2} \cdot \dots \cdot K_{in} \\
 K_{GT} &= K_{G1} \cdot K_{G2} \cdot \dots \cdot K_{Gn}
 \end{aligned}
 \tag{1.7}$$



Şekil-1.5. Kuvvetlendiricilerin art arda (kaskad) bağlanması

### 1.3 Bağlı Kazanç ve "Desibel" Tanımı

Bazı uygulamalarda, özellikle haberleşme sistemlerinde, bir gücü bir başka güce ( $P_r$ , referans gücüne) göre logaritmik eşelde bağlı olarak ifade etmek yararlı olur. Kullanılan eşelin birimi "desibel" dir; dB sembolü ile gösterilir ve

$$N(dB) = 10 \log(P/P_r) \tag{1.8}$$

bağıntısı ile tanımlanır. Özel olarak P yerine kuvvetlendiricinin çıkış gücü ( $P_2$ ),  $P_r$  referans gücü yerine de kuvvetlendiricinin giriş gücü ( $P_1$ ) alınır

$$N(dB) = 10 \log(P_2/P_1) = 10 \log K_G \tag{1.9}$$

olur ve kuvvetlendiricinin **güç kazancını dB olarak** ifade eder. Bu duruma göre örneğin, girişine 10 mW lık bir işaret gücü uygulandığında çıkışındaki yüke 1W lık bir güç veren bir kuvvetlendirici için

$$10 \log \frac{P_2}{P_1} = 10 \log \frac{1000mW}{10mW} \\ = 20 \text{ dB}$$

olduğundan, *kuvvetlendiricinin güç kazancı 20 dB dir* yahut *çıkış gücü giriş gücünden 20 dB yüksektir* denir.

Çıkış gücü giriş gücünden daha küçük olan bir devrede (örneğin bir iletim hattında yahut bir zayıflatıcıda)  $P_2/P_1$  olarak tanımladığımız güç kazancı 1 den küçük olduğundan bunun dB olarak karşılığı negatif bir büyüklük olacaktır. Bu durumda **kazanç** değil, **zayıflama** var demektir.

Giriş direnci  $R_1$ , yük direnci  $R_y$  olan bir kuvvetlendiricide  $V_1$  ve  $V_2$  giriş ve çıkış gerilimlerinin **etkin (rms) değerleri** olmak üzere giriş ve çıkış güçleri

$$P_1 = \frac{V_1^2}{R_1}, \quad P_2 = \frac{V_2^2}{R_y} \quad (1.10)$$

olduğundan dB olarak güç kazancı

$$N(\text{dB}) = 10 \log \frac{P_2}{P_1} = 10 \log \frac{V_2^2/R_y}{V_1^2/R_1} \\ = 20 \log \frac{V_2}{V_1} + 10 \log \frac{R_1}{R_y} \quad (1.11)$$

şeklinde ifade edilebilir.  $R_1=R_y$  özel hali için bağıntı

$$N(dB)=20 \log \frac{V_2}{V_1} \quad (1.12)$$

olarak basitleşir. Bu bağıntı ile gerilim kazancı (yahut gerilimler oranı) dB olarak ifade edilebilir. Akım kazancının dB olarak değeri de benzer şekilde

$$N(dB)=20 \log \frac{I_2}{I_1} \quad (1.13)$$

bağıntısı ile hesaplanabilir. (1.11) den (1.12) ye geçilirken yapılan "giriş direncinin yük direncine eşit olması" varsayımı geçerli olduğu takdirde güç kazancının dB olarak değerinin gerilim kazancının (veya akım kazancının) dB olarak değerine eşit olacağı açıktır.

Desibel tanımı özellikle çok katlı kuvvetlendiricilerin yahut daha genel olarak, art arda bağlı çok sayıda bölümden oluşan bir işaret iletim dizisinin toplam kazancının hesaplanmasında yararlı olur.Örneğin Şekil-1.5 deki çok katlı kuvvetlendirici için (1.5) bağıntısı ile ifade edilen toplam gerilim kazancı dB olarak ifade edilmek istenirse,

$$\begin{aligned} N_T(dB) &= 20 \log \frac{V_n}{V_1} = 20 \log \left( \frac{V_2}{V_1} \cdot \frac{V_3}{V_2} \cdot \frac{V_4}{V_3} \cdots \frac{V_n}{V_{n-1}} \right) \\ &= 20 \log \frac{V_2}{V_1} + 20 \log \frac{V_3}{V_2} + \cdots + 20 \log \frac{V_n}{V_{n-1}} \\ &= N_1 + N_2 + \cdots + N_n \end{aligned} \quad (1.14)$$

bulunur. Yani; devrenin toplam gerilim kazancının dB olarak değeri, katların gerilim kazançlarının dB olarak değerlerinin toplamına eşittir. Bu kuralın akım kazancı ve güç kazancı için de aynen geçerli olduğu açıktır.

Haberleşme sistemlerinde, genellikle sistem içinde çeşitli noktalandaki işaret gücü seviyelerini **belirli bir referans güce** göre bağlı olarak ifade

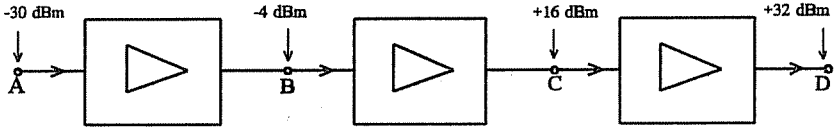
etmek tercih edilir. 1 mW'a göre dB olarak ifade edilen güç seviyeleri için "dBm" birimi kullanılır<sup>4</sup>. Örneğin çeşitli noktalarındaki işaret gücü seviyeleri dBm olarak verilmiş olan Şekil-1.6 daki çok katlı kuvvetlendiricide kuvvetlendiricinin girişine uygulanan işaret gücü

$$N_A(\text{dBm}) = 10 \log \frac{P_A}{1\text{mW}} = -30 \text{ dBm}$$

bağıntısından

$$P_A = 10^{-3} \text{ mW} = 1 \mu\text{W}$$

çıkar. B, C ve D noktalarındaki işaret güçlerinin de sırası ile 400  $\mu\text{W}$ , 40 mW ve 1,585 W olduğu benzer şekilde hesaplanabilir. Ayrıca, ilk katın güç kazancının 26 dB, ikinci katının 20 dB, üçüncü katının 16 dB ve girişten çıkışa toplam güç kazancının 62 dB olduğu kolayca görülebilir.



Şekil-1.6. Çok katlı bir kuvvetlendiricinin çeşitli noktalarındaki işaret gücü seviyeleri.

## 1.4. Gürültü

Bir kuvvetlendiricide, yahut daha genel olarak işaret taşıyan herhangi bir sistemde göz önünde bulundurulması gereken hususlardan bir de

<sup>1</sup> Uygulamada ihtiyaca göre, 1mW dan başka referans seviyeler de kullanılmaktadır. Örneğin 1 W'ın referans seviye olarak alınması halinde birim için "dBW" sembolü, referans seviyenin -gerilim olarak- 1mV alınması halinde "dBmV" sembolü ve 1  $\mu\text{V}$  alınması halinde "dB $\mu\text{V}$ " sembolü kullanılır.



"gürültü"dür. Bir kuvvetlendiricinin girişine herhangi bir işaret uygulanmamışken çıkış işaretinin de teorik olarak sıfır olması gerekir. Ama pratikte, girişine bir işaret uygulanmamış bir kuvvetlendiricinin çıkışı hiçbir zaman sıfır olmaz; çıkışta, çeşitli nedenlerden kaynaklanan bir **gürültü** ölçülür. Kuvvetlendiricinin besleme geriliminin şebekeden doğrultularak elde edilmesi halinde, doğrultma sonrası süzme işleminin yeterince iyi yapılamış olması nedeni ile çıkışta 50 yahut 100 Hz frekanslı<sup>5</sup> ve kendini ses frekansı kuvvetlendiricilerinde "**vınlı**" olarak gösteren bir gürültü türü (şebeke gürültüsü) ortaya çıkar. Ayrıca, devrenin yakınında bulunan başka elektronik devrelerden -örneğin parazitik kapasiteler yahut ortak besleme kaynağı üzerinden- sızan istenmeyen işaretlerden oluşan gürültü bileşenleri oluşabilir. Bu tür gürültüler, gerekli önlemler alınarak yok edilebilir yahut etkileri ihmal edilebilecek bir düzeye indirilebilir.

Bu tür bütün önlemlerin alınmasına rağmen kuvvetlendiricilerin çıkışında giderilemeyen ve bir osiloskopa incelendiğinde tamamen rastgele değiştiği görülen bir gürültü bileşeni daima vardır. Elektronların ısı enerjileri nedeni ile iletken yahut yarıiletken ortamlardaki rastgele kaynaşma hareketlerinden kaynaklanan bu gürültüye "**ısı gürültü**" adı verilir. Isı gürültü ses frekansı kuvvetlendiricilerinin çıkışında "**hışırtı**" olarak işitilir ve video sistemlerinde görüntüde "**karlanma**" olarak algılanır. Isı gürültü çok alçak frekanslardan çok yüksek frekanslara kadar, birim frekans aralığındaki gürültü gücü hep aynı olacak şekilde yayılır ve bu nedenle **beyaz gürültü** olarak da anılır. **Herhangi bir dirençte** meydana gelen ısı gürültü gücünün değerinin,  $T$  °K olarak sıcaklık,  $k$  Boltzmann katsayısı ( $1,38 \cdot 10^{-23}/K$ ) ve  $B_n$  gürültü gücünün ölçüldüğü band genişliği olmak üzere

---

<sup>5</sup> Frekansı 50 Hz olan şebeke gerilimi tek yönlü bir doğrultucu ile doğrultulduğunda doğrultulmuş gerilimdeki en alçak frekanslı bileşen 50 Hz, çift yönlü bir doğrultucu ile doğrultulduğunda 100 Hz dir. Süzme işleminin yeterince iyi olmaması halinde doğru gerilimde kalan en alçak frekanslı alternatif bileşen buna bağlı olarak 50 Hz veya 100 Hz olur.

$$P_n = k.T.B_n \quad (1.15)$$

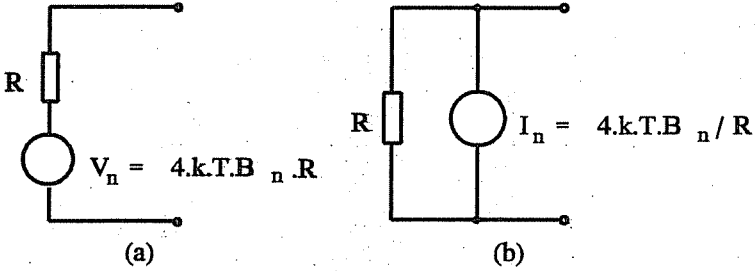
bağıntısı ile ifade edilebileceği gösterilmiştir. Buna göre değeri  $R$  olan -ve maksimum güç transferi koşulunu sağlayacak şekilde aynı değerde, fakat "gürültüsüz" bir dirençle yüklenmiş olan- bir direncin uçları arasındaki gürültü geriliminin etkin değeri

$$\bar{V}_n = \sqrt{4.k.T.B_n.R} \quad (1.16)$$

ve oluşturduğu gürültü akımının etkin değeri

$$\bar{I}_n = \sqrt{\frac{4.k.T.B_n}{R}} \quad (1.17)$$

olur. Buna göre, bir direncin **ürettiği gürültü ile birlikte** modellenmesi için Şekil-1.7 de görülen eşdeğer devrelerin kullanılması gerekir.



Şekil-1.7. Bir direncin gürültüsünün (a) bir gürültü gerilimi kaynağı ile, (b) bir gürültü akımı kaynağı ile modellenmesi.

Dirençlerin yanısıra, bir elektronik devredeki akım kontrol elemanları (bipolar tranzistorlar, MOS tranzistorlar v.b.) da, yapılarındaki direnç özelliğine sahip bölgelerde (gövde dirençlerinde) meydana gelen gürültü ile, içlerinden geçen akımı oluşturan taşıyıcıların çeşitli elektrodlar (örneğin baz ve kolektör) arasındaki paylaşımının her zaman aynı olmayıp zaman içinde

rastgele bir deęişim göstermesinden ileri gelen gürültünün toplamı olan bir gürültü üretirler. Bu gürültü en genel halde, ideal (gürültü üretmeyen) bir akım kontrol elemanı ile bunun girişine seri bağlanmış bir eşdeğer gürültü gerilimi kaynağı ve girişe paralel bağlanmış bir eşdeğer gürültü akımı kaynağı yardımı ile modellenenir.

Yarıiletken elemanların gürültüleri ile ilgili önemli bir husus da, gürültü spektrumunun dirençlerde olduğu gibi düzgün olmaması, "beyaz gürültü" tabiatında bir gürültü bileşenine ek olarak alçak frekanslara doğru gidildikçe artan bir gürültü bileşeninin daha bulunmasıdır.

Kuvvetlendiricinin girişine bir işaret uygulandığında çıkışta, girişe uygulanmış olan işaretin belirlediği işaret bileşeni ile, dirençlerde ve tranzistor v.b. akım kontrol elemanlarında meydana gelen gürültü bileşeni bir arada görünür. Gürültü bileşeninin etkisiz sayılabilmesi için, çıkıştaki işaret bileşeni gücünün gürültü bileşeni gücüne göre yeterince büyük olması, başka bir deyişle işaret-gürültü oranı (signal to noise ratio, S/N) değerinin, o sistemin gerektirdiği bir minimum değerden daha büyük olması gerekir. İşaret-gürültü oranı genellikle dB olarak ifade edilir.

İç direnci  $R_g$  olan bir işaret kaynağından sürülen bir kuvvetlendiricinin yapısında gürültü üreten herhangi bir eleman bulunmasa bile çıkışta, işaret kaynağı iç direncinin ürettiği gürültünün kuvvetlendiricinin kazancı ile çarpımına eşit bir gürültü bulunacağı açıktır. Kuvvetlendiriciyi oluşturan direnç, tranzistor v.b. elemanlar da mutlaka gürültü üreteceklerinden, çıkışta ölçülen gürültü, yalnızca işaret kaynağı iç direncinden ileri gelen gürültüden büyük olacaktır. Bu iki gürültünün, kuvvetlendiricinin içinde üretilen gürültü hakkında bilgi verir ve "gürültü sayısı" olarak adlandırılır. Bir kuvvetlendiricinin gürültü sayısı tanım olarak,  $P_{on}$  kuvvetlendiricinin çıkışında ölçülen gürültü gücü,  $P_{gn}$  girişte işaret kaynağı iç direncinin ürettiği gürültü gücü ve  $K_G$  kuvvetlendiricinin güç kazancı olmak üzere,

$$F(dB) = 10 \log \left( \frac{P_{no}}{P_{ng} \cdot K_G} \right) \quad (1.18)$$

dir. Gürültü sayısının gürültü gerilimleri veya akımları cinsinden tanımlanması da mümkündür; ancak bu durumda bağıntıdaki çarpanın "20" olması gerekir. Gürültü sayısının, girişteki ve çıkıştaki işaret- gürültü gücü oranları cinsinden aşağıdaki gibi de ifade edilebileceği kolayca görülebilir:

$$F(dB) = 10 \log \frac{(S/N)_i}{(S/N)_o} \quad (1.19)$$

### 1.5. Giriş ve Çıkış Dirençleri

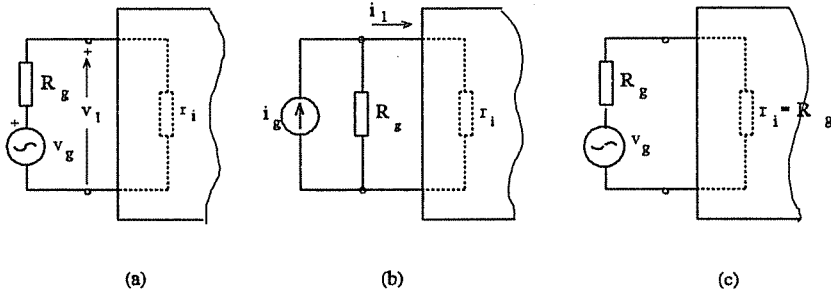
Bir kuvvetlendiricinin girişine işaret uygulayan kaynak, devre yapısına bağlı ve belirli bir empedans görür. Bu empedansı kuvvetlendiricinin girişindeki akım kontrol elemanının (bipolar tranzistor, MOS tranzistor v.b.) küçük işaret giriş empedansı ile, -varsa- bu elemanın kutuplanması için kullanılan elemanlar belirler. Giriş empedansı, kuvvetlendiricinin kazancının frekanstan bağımsız kaldığı bölgede reaktif elemanların etkileri ihmal edilebilecek kadar az olduğu için, bir dirençten ibaret kabul edilebilir. Bundan sonraki incelemelerde, gerekli olmadıkça, giriş empedansının bir direnç (giriş direnci) olduğu kabul edilecektir.

Kuvvetlendiricinin girişindeki işaret, işaret kaynağının iç direnci ile kuvvetlendiricinin giriş direnci tarafından belirlenir:

a) İşaret kaynağının, kaynak gerilimi  $v_g$  ve iç direnci  $R_g$  olan (ideal olmayan) bir gerilim kaynağı olması halinde, giriş direnci  $r_i$  olan bir kuvvetlendiricinin giriş uçları arasındaki gerilim, Şekil-1.8 (a) dan kolayca hesaplanabileceği gibi

$$v_1 = v_g \cdot \frac{r_i}{R_g + r_i} = v_g \cdot \frac{1}{(R_g / r_i) + 1} \quad (1.15)$$

dir. Buna; göre **bir gerilim kuvvetlendiricisinde** işaret kaynağı geriliminin kuvvetlendiricinin girişine verimli bir şekilde ulaşabilmesi için kuvvetlendiricinin **giriş direncinin kaynak iç direncine göre olabildiğince büyük olması** gerekir.



Şekil-1.8. (a) İdeal olmayan bir gerilim kaynağı, (b) ideal olmayan bir akım kaynağı ile sürülen bir kuvvetlendiricinin giriş tarafı. (c) maksimum güç aktarımı koşulu.

b) İşaret kaynağının kaynak akımı  $i_g$  ve iç direnci  $R_g$  olan bir akım kaynağı olması halinde kuvvetlendiricinin girişine gelen akım Şekil-1.8 (b) den görüleceği gibi

$$i_1 = i_g \cdot \frac{1}{(r_i / R_g) + 1} \quad (1.16)$$

dir. Buna göre; **bir akım kuvvetlendiricisinde** işaret kaynağı akımının kuvvetlendiricinin girişine verimli bir şekilde ulaşabilmesi için **giriş direncinin kaynak iç direncine göre olabildiğince küçük olması** gerekir.

c) Güç kazancının birinci derecede önemli olduğu hallerde (**güç kuvvetlendiricilerinde**) işaret kaynağının verdiği gücün kuvvetlendiricinin

girişine en verimli şekilde aktarılabilmesi gerekir. İç direnci  $R_g$  olan bir kuvvetlendiricinin girişine aktarılan gücü maksimu yapan  $r_i$  iç direncinin değeri Şekil-1.8 (c) yardımı ile bulunabilir:

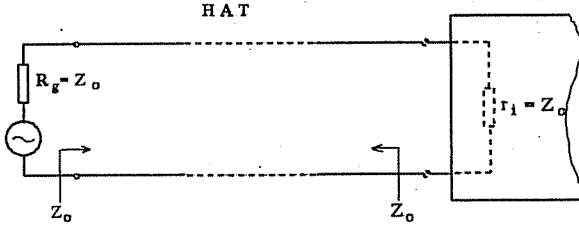
$$i_i = \frac{v_g}{R_g + r_i} \quad , \quad p_i = i_i^2 \cdot r_i = \left( \frac{v_g}{R_g + r_i} \right)^2 \cdot r_i$$

olduğundan,  $p_i$  yi maksimum yapan  $r_i$  değeri hesaplanırsa  $r_i = R_g$ , yani **kaynak iç direnci ile kuvvetlendiricinin giriş direncinin eşit olması** gerektiği sonucuna ulaşılır<sup>6</sup>.

Bazı uygulamalarda işaret kaynağının kuvvetlendiricinin girişine doğrudan doğruya değil, bir transmision hattı (örneğin iki telli bir hat yahut bir koaksiyal kablo) aracılığı ile bağlanması gerekir. Bu durumda maksimum güç transferi koşulunun hattın başındaki ve sonundaki bağlantı noktalarında sağlanabilmesi için, Şekil-1.9 da gösterildiği gibi işaret kaynağının iç direncinin hattın karakteristik empedansına<sup>7</sup> ve onun da kuvvetlendiricinin giriş direncine eşit olması gerekir. Örneğin bir kablolu televizyon sisteminde kullanılan koaksiyal kabloların karakteristik empedansları, sistemdeki dağıtma kuvvetlendiricileri ve benzeri elektronik devrelerin giriş ve çıkış empedansları hep 75  $\Omega$  dur. Uyumluluk koşulu sağlanmıyorsa, örneğin bir kuvvetlendiricinin giriş direnci hattın karakteristik empedansına eşit değilse, hat üzerinden gelen gücün bir bölümü kuvvetlendiricinin girişinden **yansıyarak** geri döner. Bu durum, hat üzerinden gelen gücün tümünün kuvvetlendiricinin girişine aktarılmamış olması nedeni ile ortaya çıkan kazanç kaybının yanı sıra, sistem üzerinde herhangi bir yerde ve herhangi bir andaki işaret gelen ve yansıyan işaretlerin toplamı olacağından, tipik şekil bozulmalarına da neden olur.

<sup>6</sup> Kuvvetlendiricinin girişinin saf direnç olmaması halinde maksimum güç aktarımı için kaynak iç empedansının, kuvvetlendiricinin giriş empedansının eşleniği olması gerekir.

<sup>7</sup> Karakteristik empedans ( $Z_0$ ), bir transmision hattının yapısına bağlı ve geniş bir frekans bandı içinde gerçel (direnç) olan bir büyüklüktür. Hattın sonuna karakteristik empedans (direnç) bağlandığında hattın girişinden de  $Z_0$  görülür.



Şekil-1.9. İşaret kaynağı ile kuvvetlendiricinin girişi arasında bir transmisyon hattı bulunması halinde maksimum güç transferi koşulu.

### PROBLEMLER

1.- Bir kuvvetlendiricinin gerilim geçiş eğrisine ilişkin katsayılar  $a_1=100$ ,  $a_2=2$ ,  $a_3=0,6$  olarak belirlenmiştir.

a) Kuvvetlendiricinin küçük işaret gerilim kazancının değeri nedir?

b) Giriş geriliminin genliğinin 0,05 V ve 0,1V değerleri için çıkış gerilimindeki 2. harmonik bozulmasının, 3. harmonik bozulmasının ve toplam harmonik bozulmasının değerlerini hesaplayın.

c) Kuvvetlendiricinin toplam harmonik bozulmasının yalnızca iki ölçme yapılarak bulunması için bir ölçü düzeni önerin.

2.- Bir kuvvetlendiricinin giriş direnci  $50 \text{ k}\Omega$ , çıkış direnci  $100 \Omega$  ve çıkışa bağlanmış olan yük direnci  $1 \text{ k}\Omega$  dur. Giriş uçları arasında tepe değeri  $10 \text{ mV}$  olan bir sinüzoidal gerilim varken yükün uçlarında tepe değeri  $6 \text{ V}$  olan bir gerilim ölçülüyor.

a) Devrenin gerilim kazancının değeri nedir?

b) Akım kazancını ve güç kazancını hesaplayın.

c) Giriş gerilimi arttırılırsa, çıkış gerilimi tepe değeri 14 V'a ulaştığında kırılmaya başlıyor. Bu kuvvetlendiricinin girişine uygulanacak işaret geriliminin tepe değeri en çok ne kadar olabilir?

d) Yukardaki problemde giriş işareti kaynağının iç direnci 20 k $\Omega$  ise kaynaktan çıkışa gerilim kazancının değeri nedir?

3.- Bir kuvvetlendiricinin girişine uygulanabilecek en yüksek işaret seviyesi ile en düşük işaret seviyesi arasındaki farka kuvvetlendiricinin "dinamik aralığı" denir. Dinamik aralığının üst ucunu çıkış işaretinin kırıldığı yahut eğrisellik bozulmasının belirli bir değeri aştığı seviye, alt ucunu ise çıkışta razı olunan en düşük işaret-gürültü oranı belirler. Gerilim kazancı 40 dB, işaret kaynağı ve yük direnci değerleri 600  $\Omega$  olan bir ses frekansı dağıtım kuvvetlendiricisinin girişe indirgenmiş gürültü seviyesi -120 dBm ve çıkışta eğrisellik bozulmasının %1'e ulaştığı maksimum seviye +20 dBm'dir. Çıkıştaki işaret-gürültü oranınının 40dB'den az olmaması istenmektedir.

a) Giriş işaret geriliminin hangi değerden büyük, hangi değerden küçük olmaması gerekir?

b) Kuvvetlendiricinin dinamik aralığı kaç dB'dir?

4.- Karakteristik empedansı 75  $\Omega$  olan bir kablolu TV dağıtım şebekesinde dağıtım kuvvetlendiricilerinin çıkışındaki işaret seviyesi 118 dB $\mu$ V'dur ve alıcı uçlarda işaret seviyesinin 65 dB $\mu$ V dan düşük olmaması istenmektedir. Dağıtımda kullanılan koaksiyal kablonun UHF bandı için zayıflatması 16 dB/100m ise, dağıtım kuvvetlendiricisinden alıcıya uzaklık en çok kaç metre olabilir?

5.- Geçirme bandı genişliği 20 kHz ve gerilim kazancı 60 dB olan bir kuvvetlendiricinin giriş uçları arasındaki toplam paralel eşdeğer direnç 500 k $\Omega$ 'dur.



a) Girişte bir işaret yokken çıkışta ölçülen gürültü gerilimi etkin değeri 20 mV ise kuvvetlendiricinin F gürültü sayısının değeri nedir?

b) Çıkıştaki işaret-gürültü oranınının 46 dB den az olmaması için girişe uygulanan işaret geriliminin etkin değeri hangi değerin altına düşmemelidir?

## 2. ELEKTRONİK DEVRELERİNİN TEMEL YAPI TAŞLARI

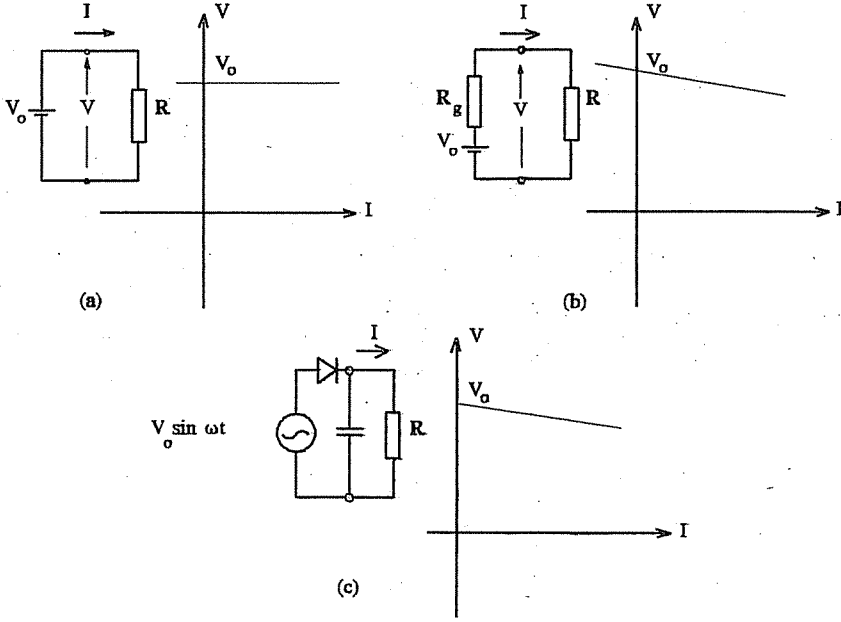
### 2.1. Akım ve Gerilim Kaynakları

#### 2.1.1. Doğru Gerilim Kaynakları

Elektronik devrelerin içindeki bipolar tranzistor, MOS tranzistor gibi akım kontrol elemanları genellikle doğru gerilim kaynaklarından beslenir. **Piller, akümülatörler** ve alternatif bir gerilim olan şebeke geriliminin bir doğru gerilime dönüştürülmesini sağlayan **doğrultucular** birer gerilim kaynağıdır; ancak bunlar, iç dirençlerinin sıfır olmaması nedeni ile ideal olmayan gerilim kaynaklarıdır. Şekil-2.1 de ideal ve ideal olmayan gerilim kaynaklarının akım gerilim ilişkilerini gösteren özdeşler verilmiştir. İdeal bir gerilim kaynağında, uçlar arasındaki gerilim, kaynaktan geçen akımın yönünden ve değerinden bağımsız olarak sabit kaldığı halde ideal olmayan gerilim kaynaklarında uç gerilimi kaynaktan çekilen (veya kaynağa basılan) akımla değişir. Gerilimin akımla değişme miktarı, kaynağın **iç direnci** ile orantılıdır:

$$V = V_o - I \cdot R_g$$

Buna göre kaynağın verdiği akım arttıkça (başka bir deyişle gerilim kaynağının beslediği  $R$  direncinin değeri küçüldükçe)  $V$  uç geriliminin



Şekil-2.1 (a) İdeal bir gerilim kaynağı, (b) bir pil veya akümülatör, (c) bir doğrultucu için uç geriliminin çekilen veya basılan akımla değişimi.

değeri azalır. Uç geriliminin akımla değişimini belirleyen türev cinsinden **iç direnç**

$$r_o = - \frac{dV}{dI} = R_g$$

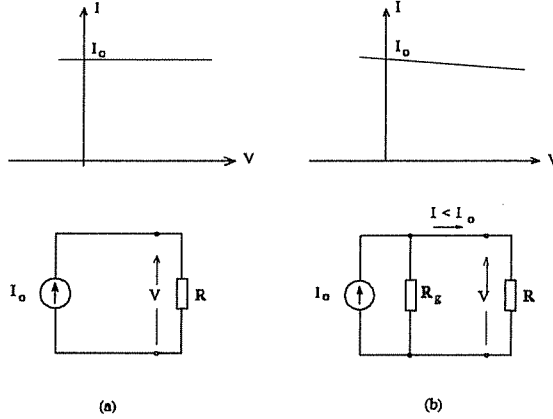
dir. Bağlıtındaki (-) işareti, akım **arttıkça** uç geriliminin **azalmasından**, yani türevin işaretinin negatif olmasından ileri gelir.

Gerilim kaynaklarından, besleme kaynağı olarak kullanılmalarının yanısıra, bazı devreler için gerekli olan **referans gerilim kaynağı** olarak da yararlanılır. Bir referans gerilim kaynağının uç geriliminin olabildiğince sabit

olması, sıcaklık v.b. dış etkenlerden etkilenmemesi (daha gerçekçi bir deyişle, olabildiğince az etkilenmesi) gerekir.

### 2.1.2. Doğru Akım Kaynakları

İdeal bir akım kaynağı verdiği akım uçları arasına bağlanan yükten (başka bir deyişle uçları arasındaki gerilimden) bağımsız olarak sabit kalan, yani **iç direnci sonsuz olan** bir elemandır (Şekil-2.2(a)). Şekil-2.2(b) de görülen İdeal olmayan bir akım kaynağında ise, iç direncin sonsuz büyük olmaması nedeni ile kaynağın  $R$  yüküne verdiği akım yük direncinin değerine (başka bir deyişle  $V$  uç gerilimine) bağlı olarak değişir. Akım kaynağı görevini -ideal olmasa da- yerine getiren pil ve akümülatör benzeri, bilinen bir fiziksel eleman yoktur. Bu nedenle elektronik devrelerinde bir koldan belirli bir akımın akmasının sağlanması gerektiğinde ihtiyaç duyulan



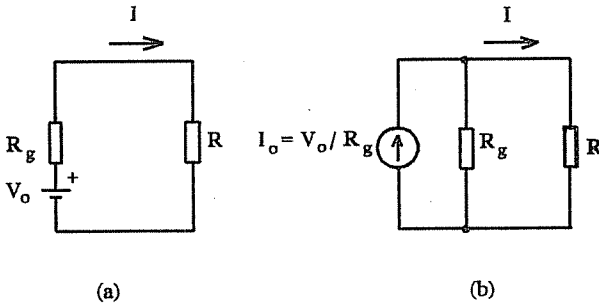
Şekil-2.2.(a) İdeal akım kaynağı, (b) ideal olmayan akım kaynağı.

akım kaynakları **sentetik olarak** gerçekleştirilmek zorundadır. İdeal olmayan bir akım kaynağı en basit yoldan, Şekil-2.3(a) da görüldüğü gibi bir  $V_0$  doğru gerilim kaynağı ile, değeri akımın akacağı kolun direncine göre çok büyük olan bir direncin ( $R_g$ ) seri bağlanması ile oluşturulabilir. Bu yoldan gerçekleştirilen bir akım kaynağının Norton eşdeğeri Şekil-2.3(b) de

görülmektedir. Akım kaynağının iç iletkenliği, gerilim kaynağında izlenen yoldan gidilerek, yük akımının uç gerilimine göre türevi cinsinden kolayca hesaplanabilir:

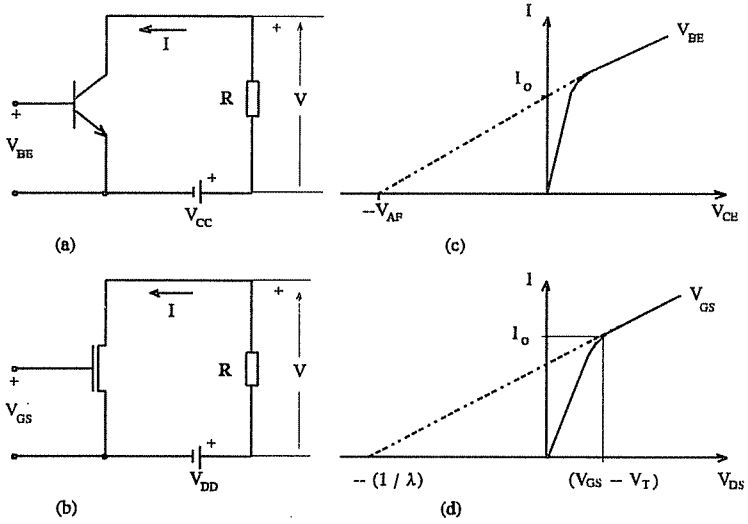
$$g_o = - \frac{dI}{dV}$$

Bunun tersi de kaynağın iç direncidir.



Şekil-2.3.(a) İdeal olmayan bir akım kaynağının bir gerilim kaynağı ve büyük değerli bir seri dirençle elde edilmesi. (b) Kaynağın Norton eşdeğeri.

Elektronik devrelerinde akım kaynağı oluşturmak için genellikle bipolar veya MOS tranzistorlardan yararlanır. Şekil-2.4(a) daki devrede tranzistor lineer aktif bölgede olacak şekilde kutuplanmıştır. Early olayı ihmal edilirse, belirli bir giriş kutuplamasına karşı düşen çıkış özgeçirisi geniş bir bölgede hemen hemen yatay, başka bir deyişle kolektör akımı kolektör-emetör geriliminden bağımsız olur; yani tranzistor  $R$  direnci için bir akım kaynağı görevi yapar. Early olayı tranzistorun akıttığı akımın sabit kalmamasına, kolektör-emetör gerilimine bağlı olarak -az da olsa- değişmesine yol açar. Lineer aktif bölgede kutuplanmış bir bipolar tranzistorun kolektör akımı için,  $V_{AF}$  tranzistorun Early gerilimini göstermek üzere,



Şekil-2.4. Akım kaynağı olarak (a) bipolar tranzistordan ve (b) MOS tranzistordan yararlanılması. (c ve d) akımın  $V_{CE}$  ye ve  $V_{DS}$  ye bağımlılığı.

$$\begin{aligned}
 I &= I_s \cdot e^{V_{BE}/V_T} \left(1 + \frac{V_{CB}}{V_{AF}}\right) = I_o \left(1 + \frac{V_{CB}}{V_{AF}}\right) \\
 &\approx I_o \left(1 + \frac{V_{CE}}{V_{AF}}\right)
 \end{aligned}$$

yazıldıktan sonra  $I$  kaynak akımının değeri yükün uçlarındaki  $V$  gerilimine bağlı olarak ve  $V_{CE} = V_{CC} - V$  olduğu göz önünde bulundurularak

$$I = I_o \left(1 + \frac{V_{CC}}{V_{AF}}\right) - \frac{I_o}{V_{AF}} \cdot V$$

şeklinde ifade edilebilir.  $(V, I)$  düzleminde bir doğru denklemi olan bu bağıntı, tranzistordan lineer aktif bölgede kutuplanmış olduğu (doymada olmadığı) bölgede anlamlıdır. Bağıntıdaki  $I_o$ , tranzistordan belirli bir  $V_{BE}$

gerilimi için **doyma bölgesi sınırında** akıtacağı akımdır ve **büyük yaklaşıklıkla** bu doğrunun düşey eksenini kestiği noktadaki akım değerine eşittir.  $V_{AF}$  de doğrunun yatay eksenini kestiği noktadaki gerilim değeridir (Şekil-2-4(c)).

$I$  akımı ile  $R$  yük direnci değerinin çarpımına eşit olan  $V$  uç geriliminin, tranzistorun doymaya girmemesi için  $(V_{CC}-V_{BE})$  den daha büyük bir değer **almaması** gereği açıktır. Bu şekilde gerçekleştirilen bir akım kaynağının iç iletkenliği

$$g_o = - \frac{dI}{dV} = \frac{I_o}{V_{AF}} = \frac{I}{(V_{AF} + V_{CE})} \quad (2.1)$$

ve iç direnci, bunun tersidir.

Şekil-2.4(b) de görülen MOS tranzistorlu akım kaynağında ise, kısılma bölgesinde olan bir MOS tranzistor için  $I_o$  tranzistordan belirli bir  $V_{GS}$  gerilimi için **kısılma sınırında** akacak olan akımı ve  $\lambda$  MOS tranzistorun kanal boyu modülasyonu katsayısını göstermek üzere<sup>1</sup>

$$\begin{aligned} I &= \frac{\beta}{2} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \\ &= I_o (1 + \lambda V_{DS}) \end{aligned}$$

ve

$$V_{DS} = V_{DD} - V$$

olduğundan

---

<sup>1</sup> Bu bağıntının  $\lambda(V_{GS}-V_T) \ll 1$  koşulu ile geçerli olduğu, değilse bağıntının

$$I = I_o \frac{1 + \lambda V_{DS}}{1 + \lambda(V_{GS} - V_T)}$$

olacağı, şeklin geometrisi yardımı ile görülebilir.

$$I = I_o (1 + \lambda \cdot V_{DD}) - I_o \cdot \lambda \cdot V$$

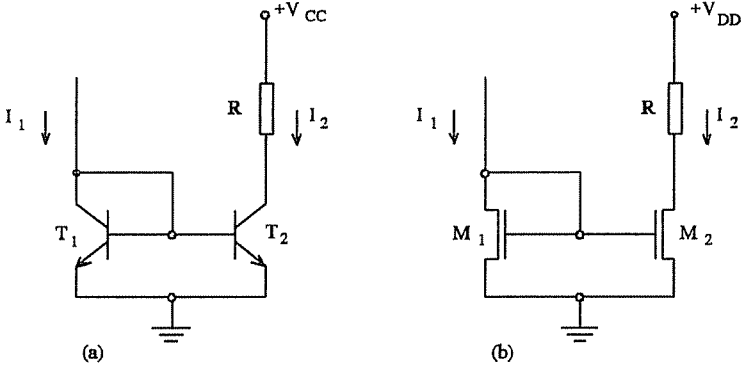
yazılabilir. Kaynak akımının V uç gerilimi ile nasıl değiştiğini gösteren bu bağıntıdan kaynağın iç iletkenliği,

$$g_o = -\frac{dI}{dV} = I_o \lambda = \frac{I}{(V_{DS} + 1/\lambda)} \quad (2.2)$$

bulunur. Kaynak iç direnci de bunun tersidir.

### 2.1.2.1. Akım Aynası Devreleri

Şekil-2.4 de verilmiş olan akım kaynağı devreleri kutuplama zorlukları ve özellikle gerilimle kutuplanmış bir bipolar tranzistorlu devrede akımın sıcaklığa fazlaca bağlı olması nedeni ile pek kullanılmaz. Bunlar yerine Şekil-2.5 de verilmiş olan ve **akım aynası** adı da verilen **akım kaynağı** devreleri ve bunlardan türetilmiş devreler kullanılır.



Şekil-2.5. (a) Bipolar tranzistorlu, (b) MOS tranzistorlu akım aynası devreleri.

Şekil-2.5 (a) da görülen bipolar tranzistorlu devrede kolektörü ile bazı biribirine bağlanarak bir diyot gibi kullanılmış olan T<sub>1</sub> tranzistorundan bir I<sub>1</sub>



akımı akıtıldığında<sup>2</sup> baz-emetör gerilimi için, baz akımının kolektör akımı yanında çok küçük olduğu, yani  $I_{C1} = I_1 - (I_{B1} + I_{B2}) \approx I_1$  kabul edilebileceği de göz önünde bulundurularak

$$V_{BE1} = V_T \ln \frac{I_{C1}}{I_{s1}} \approx V_T \ln \frac{I_1}{I_{s1}} \quad (2.3)$$

yazılabilir. Bu gerilim aynı zamanda akım kaynağı görevini yapacak olan  $T_2$  tranzistorunun da baz-emetör gerilimidir. O halde  $T_2$  tranzistorunun kolektör akımı

$$I_2 = I_{s2} e^{(V_{BE1}/V_T)} \quad (2.4)$$

ve (2.3) bağıntısından da yararlanılarak

$$I_2 = I_1 \frac{I_{s2}}{I_{s1}} \quad (2.5)$$

bulunur.

$T_1$  tranzistorundan akıtılan  $I_1$  akımı (**referans akımı**)  $V_{CC}$  doğru gerilim besleme kaynağı ile tranzistorun kolektörü (bazı) arasına bir  $R_1$  direnci bağlanarak sağlanıyorsa değeri,  $V_{CC}$ ,  $R_1$  ve tranzistorun  $I_{s1}$  doyma akımı cinsinden

$$I_1 = \frac{V_{CC} - V_{BE1}}{R_1}, \quad V_{BE1} = V_T \ln \frac{I_1}{I_{s1}}$$

bağıntıları yardımı ile, **iterasyonla** (adım adım yaklaşarak) yahut yaklaşık

---

<sup>2</sup> Bu akım en basit şekilde  $T_1$  tranzistorunun kolektörü ile pozitif besleme kaynağı arasına uygun değerde bir direnç bağlanarak akıtılabilir, yahut devre içinde gösterilen yönde akan herhangi bir akım olabilir.

hesaplarda  $V_{BE1} \approx 0,7V$  kabul edilerek bulunabilir.

### ÖRNEK:

Şekil-2.5(a) daki devrede  $I_1$  akımı,  $T_1$  tranzistorunun kolektörü ile  $V_{CC}=10V$  besleme ucu arasına  $R_1=10 \text{ k}\Omega$  değerinde bir direnç bağlanarak sağlanmıştır. Tranzistorlar için  $I_s=10^{-15} \text{ A}$  olarak verilmiştir.  $I_1$  akımının değeri,  $V_{BE}$  için uygun bir ilk değer (örneğin  $0,6V$ ) "atıldıktan" sonra yukardaki bağıntılardan yararlanılarak **iterasyonla** şu şekilde hesaplanır ( $V_T$  nin değeri  $25 \text{ mV}$  alınmıştır):

$$\begin{aligned} V_{BE}=0,6 \text{ V için;} & \quad I_1=(10-0,6)/10^4=0,94 \cdot 10^{-3} \text{ A} \\ I_1=0,94 \cdot 10^{-3} \text{ A için;} & \quad V_{BE}=25 \cdot 10^{-3} \cdot \ln(0,94 \cdot 10^{-3}/10^{-15})=0,683 \text{ V} \end{aligned}$$

$$\begin{aligned} V_{BE}=0,683 \text{ V için;} & \quad I_1=(10-0,683)/10^4=0,931 \cdot 10^{-3} \text{ A} \\ I_1=0,931 \cdot 10^{-3} \text{ A için;} & \quad V_{BE}=25 \cdot 10^{-3} \cdot \ln(0,931 \cdot 10^{-3}/10^{-15})=0,747 \text{ V} \end{aligned}$$

$$\begin{aligned} V_{BE}=0,747 \text{ V için;} & \quad I_1=(10-0,747)/10^4=0,925 \cdot 10^{-3} \text{ A} \\ I_1=0,925 \cdot 10^{-3} \text{ A için;} & \quad V_{BE}=25 \cdot 10^{-3} \cdot \ln(0,925 \cdot 10^{-3}/10^{-15})=0,746 \text{ V} \end{aligned}$$

$V_{BE}$  nin değeri son iki adımda yeterince yakınsamış olduğu için iterasyon burada kesilip  $I_1=0,925 \text{ mA}$  alınabilir.

Bu akım kaynağının yükü olan  $R$  direncinin alabileceği en büyük ve en küçük değerleri,  $T_2$  tranzistorunun lineer çalışma bölgesi içinde bulunması (doymaya girmemesi) koşulu belirler. Buna göre  $R$  nin alabileceği en küçük değer  $0$ 'dır.  $R$  büyüdükçe  $I_1=I_2$  akımının  $R$  üzerinde meydana getireceği gerilim düşümü artar ve sonunda  $T_2$  doyma sınırına ulaşır.  $V_{BE2}=0,746 \text{ V}$  ve doyma sınırında  $V_{BE2}=V_{CE2}$  olduğundan, bu devrede  $R$  nin alabileceği en

büyük değer

$$R_{(\max)} = \frac{(10 - 0,746)}{0,925} = 10.004\Omega \approx 10k\Omega$$

bulunur.

---

$T_1$  ve  $T_2$  tranzistorları birbirinin eşi ise  $I_s$  akımları aynı olacağından  $I_2$  akımı -baz akımlarının ihmal edilmiş olmasından gelen hata ile<sup>3</sup>-  $I_1$  akımına eşit olur. Bu nedenle devre **akım aynası** adı ile de anılır. Tranzistorların eş olmaması, örneğin aynı tümdevre içindeki  $T_2$  tranzistorunun jonksiyon alanının (dolayısı ile  $I_s$  sinin)  $T_1$  inkinin  $n$  katı olması (yahut  $T_1$  ile aynı yapıda  $n$  tane tranzistorun paralel bağlanması) halinde ise  $I_2=n.I_1$  dir.

Belirli bir  $V_{CC}$  gerilimi ile beslenen bir akım kaynağı devresinde  $I$  akımı azaldıkça kullanılması gereken  $R_1$  direncinin değeri büyür. Ancak standart bipolar tümdevre teknolojisinde birkaç on  $k\Omega$  mertebesinden daha büyük dirençlerin gerçekleştirilmesi sorunludur. Bu nedenle, çok küçük akımlı bir kaynağa ihtiyaç duyulduğunda, Şekil-2.6 da görüldüğü gibi,  $T_2$  nin emetörüne bir  $R_2$  direnci bağlanarak,  $T_2$  tranzistorundan akacak olan akımın (kaynak akımının)  $T_1$  tranzistorundan akan referans akımından daha küçük olması sağlanır. Bu devrede iki tranzistorun baz-emetör gerilimleri arasında

$$V_{BE1} = V_{BE2} + R_2 I_2 \quad (2.6)$$

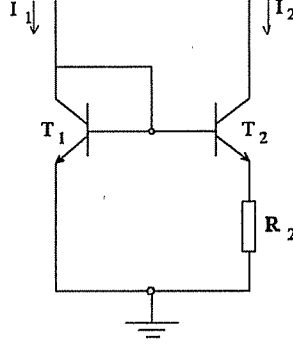
bağıntısının bulunacağı (yani  $T_2$  nin baz-emetör geriliminin, dolayısı ile kolektör akımının  $T_1$  inkinden küçük olacağı) açıktır. İki akımın değerleri arasındaki ilişki

---

<sup>3</sup> Baz akımlarının ihmal edilmemesi halinde  $I_2=I_1/[1+(2/\beta_F)]$  olacağı kolayca gösterilebilir.

$$V_T \ln \frac{I_1}{I_s} = V_T \ln \frac{I_2}{I_s} + R_2 I_2 \quad (2.7)$$

bağıntısı yardımı ile hesaplanabilir.



Şekil-2.6. Küçük akımlar için elverişli akım kaynağı devresi.

En basit MOS tranzistorlu akım aynası devresi olan Şekil-2.5 (b) deki devrede, her ikisi de kanal oluşturmali türden (eşik gerilimi pozitif) olan  $M_1$  ve  $M_2$  NMOS tranzistorlarının  $V_{GS}$  gerilimleri eşittir.  $M_1$  tranzistorunun savağı geçidine bağılı olduğundan  $V_{DS}=V_{GS}>(V_{GS}-V_T)$  olup tranzistor kısılma bölgesindedir.  $M_2$  nin de kısılma bölgesinde olması koşulu ile tranzistorların akımları -kanal boyu kısalması etkisi ihmal edilerek- yazılırsa,

$$I_1 = \frac{1}{2} KP (W/L)_1 (V_{GS}-V_T)^2$$

$$I_2 = \frac{1}{2} KP (W/L)_2 (V_{GS}-V_T)^2$$

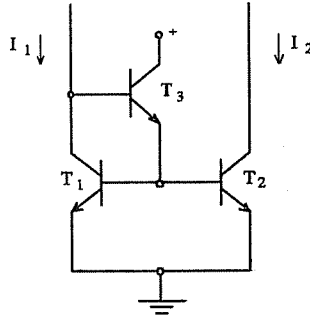
ve buradan,

$$I_2 = \frac{(W/L)_2}{(W/L)_1} I_1 \quad (2.8)$$

bulunur. Burada da iki tranzistorun eş olması halinde devrenin bir akım aynası olarak çalışacağı ( $I_2$  akımının  $I_1$ 'in aynı olacağı), değilse akımların oranını tranzistorların boyut oranlarının belirleyeceği açıktır.

Yukarda incelenen devrelerde ikinci tranzistorun akımının Early olayı veya kısa kanal etkisi nedeni ile gerilime bağlı olarak göstereceği değişim ihmal edilmiş, başka bir deyişle akım kaynağının  $r_o$  iç direncinin sonsuz büyük olduğu varsayılmıştır. Gerek bu nedenle, gerekse bipolar tranzistorlu devrede baz akımlarının ihmal edilmiş olması nedeni ile ortaya çıkacak olan hataların giderilmesi amacı ile temel devreden türetilmiş çeşitli devreler geliştirilmiştir. Bu konuda birkaç tipik örnek aşağıda verilmiştir.

a) Bipolar tranzistorlu akım aynasında  $I_1$  akımından  $T_1$  ve  $T_2$  tranzistorlarının bazları için "çalınan" akım, Şekil-2.7 de gösterildiği gibi  $T_3$  tranzistoru yardımı ile  $\beta_{F3}$  defa küçültülerek, baz akımlarının ihmal edilmesinden gelen hata azaltılabilir.



Şekil-2.7. Bipolar tranzistorlu temel akım kaynağı devresinde baz akımları nedeni ile ortaya çıkan hatanın azaltılması.

b) Şekil-2.6 da verilmiş olan devrenin bir özelliği de akım kaynağı iç direncinin,  $R_2$  direncinin bulunmadığı durumdakinden daha yüksek

olmasıdır. Devrenin küçük işaret eşdeğeri yardımı ile iç direnç hesaplanırsa,  $r_{i2}$ ,  $r_{o2}$  ve  $g_{m2}$  T tranzistoruna ilişkin küçük işaret parametreleri olmak üzere

$$r_o \approx r_{o2} \left( 1 + g_{m2} \frac{r_{i2} R_2}{r_{i2} + R_2} \right)$$

ve bu parametrelerin bilinen değerleri yerlerine konularak

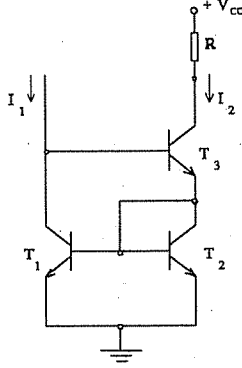
$$r_o \approx \frac{V_{AF2}}{I_2} \left( 1 + \frac{\beta_{F2} R_2}{\beta_{F2} (V_T/I_2) + R_2} \right) \quad (2.9)$$

bulunur.

Devrenin çıkış direncindeki büyüme, başka bir bakış açısından  $I_2$  akımının gerilim değişimlerinden bağımsız olarak sabit kalması,  $R_2$  direnci üzerinden sağlanan **negatif geribeslemenin** sonucu olarak açıklanabilir. Şöyle ki;  $I_2$  çıkış akımı -örneğin çıkış ucu geriliminin artması nedeni ile- yükselse,  $R_2$  direncinin uçları arasındaki gerilim düşümü de yükselir,  $V_{BE1}$  sabit olduğundan  $V_{BE2}$  gerilimi azalır. Bu da  $I_2$  akımının azalmasına, başka bir deyişle bu akımda meydana gelmiş olan artmanın **frenlenmesine** neden olur.

c)  $I_2$  kaynak akımının Early olayı nedeni ile  $T_2$  tranzistorunun kolektör-emetör gerilimine bağlı olarak değişmesini azaltmak için Şekil-2.8 de görülen geribeslemeli devreden yararlanılabilir. "Wilson Akım Aynası" adı ile de anılan bu devrede  $T_2$  tranzistorunun akımı -baz akımlarından gelen hata ile, yaklaşık olarak-  $I_2$  akımına eşittir.  $I_2$  akımı herhangi bir nedenle, örneğin akım kaynağının yükünün değişmesi sonucunda  $T_3$ 'ün  $V_{CE}$  sinin değişmesi nedeni ile artarsa,  $T_2$  nin akımı ve buna bağlı olarak  $V_{BE2}$  gerilimi artar. Bu gerilim aynı zamanda  $T_1$  in de  $V_{BE}$  gerilimi olduğundan  $T_1$  in akımı da artar.  $I_1$  belirli ve sabit olduğundan  $T_3$  ün baz akımı, dolayısı ile  $I_2$  akımı azalır. Görüldüğü gibi bu devre de,  $I_2$  kaynak akımında meydana gelen bir değişimi, ters yönde bir etki ile frenleyen bir **negatif geribesleme** davranışı

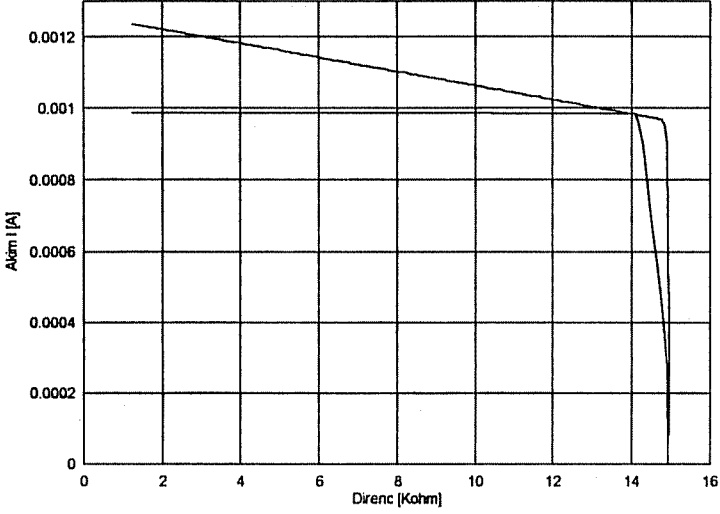
göstermektedir.



Şekil-2.8. Kaynak akımını negatif geribesleme etkisi ile sabit tutan Wilson akım aynası.

Şekil-2.8 deki devrenin Şekil-5(a) da verilmiş olan temel akım kaynağı devresine göre sağlayacağı iyileşmeyi göstermek amacı ile yapılmış olan SPICE simülasyonuna ilişkin giriş dosyası EK-1 de verilmiş ve  $I_2$  akımının  $R$  yükünün değerine bağlı olarak değişimi Şekil-2.9 da gösterilmiştir.

d) Şekil-2.10 da verilen MOS tranzistorlu akım aynası da kaynak akımının yük direnci ile değişimini azaltmak amacı ile geliştirilmiş bir devredir. "**Kaskod akım aynası**" olarak da anılan bu devrede akım kaynağının yükünün değişmesi halinde uçları arasındaki  $V_{D4}$  gerilimi değişse bile, akımı belirleyen  $M_2$  tranzistorunun kaynak-savak gerilimi sabit tutulduğundan akım da sabit kalır.  $I_1$  referans akımı, besleme kaynağı ve bir direnç (veya direnç olarak kullanılan bir MOS tranzistor) yardımı ile belirlenmiş sabit bir akımdır. Devredeki tranzistorlar eş ise aynı akımları akıtmakta olan  $M_1$ ,  $M_3$  tranzistorlarının ve  $M_2$ ,  $M_4$  tranzistorlarının  $V_{GS}$  gerilimleri birbirinin aynı ve  $M_3$  tranzistorunun savak gerilimi  $2.V_{GS}$  dir. Dolayısı ile, devreden kolayca görülebileceği gibi  $M_2$  tranzistorunun  $V_{DS}$  gerilimi  $V_{GS}$  ye eşit, yani sabittir.



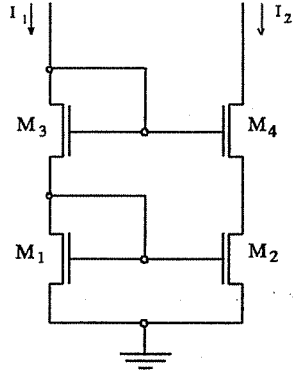
Şekil-2.9. Aynı tranzistorlar kullanılarak gerçekleştirilmiş (a) temel akım kaynağı devresinde, (b) Wilson akım aynasında kaynak akımının yük direnci ile değişimi.

Şekil-2.11 de de, MOS tranzistorlu kaskod akım aynası ile Şekil-2.5(b) deki temel akım kaynağı devresinin SPICE simülasyonu sonuçları, karşılaştırmalı olarak verilmiştir.

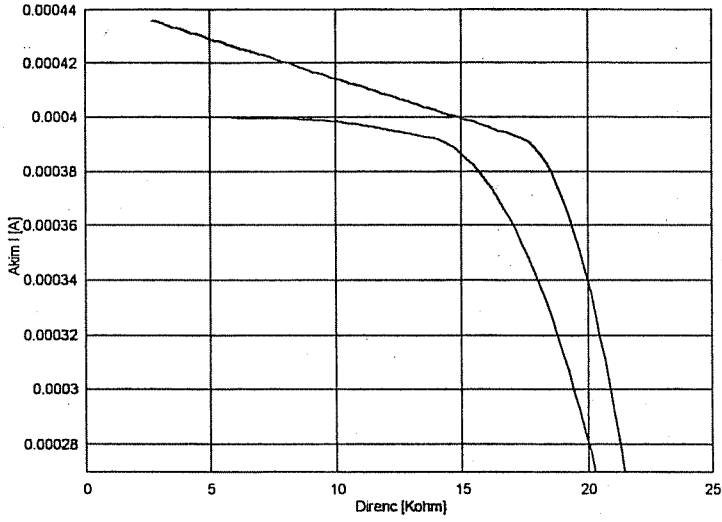
Buraya kadar incelenmiş olan örnek devrelerin tümü npn tipi bipolar tranzistorlarla yahut NMOS tranzistorlarla kurulmuştur. Benzer yapıların pnp tipi tranzistorlarla veya PMOS tranzistorlarla da gerçekleştirilebilecekleri açıktır. Şekil-2.12 da iki pnp tranzistorla gerçekleştirilmiş bir akım kaynağı devresi verilmiştir. Kuvvetlendiricilerde doğru akım yük direnci yerine akım kaynağı kullanılmasının istendiği yerlerde pnp tranzistorlu devrelerin yaygın bir şekilde kullanıldığı ilerde görülecektir.

Elektronik devrelerde çoğu kez birden fazla akım kaynağına ihtiyaç duyulur. Bu akım kaynaklarının birer uçlarının ortak olması halinde hepsi

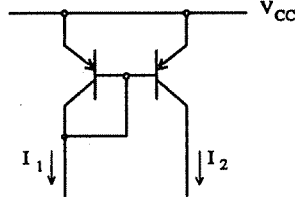




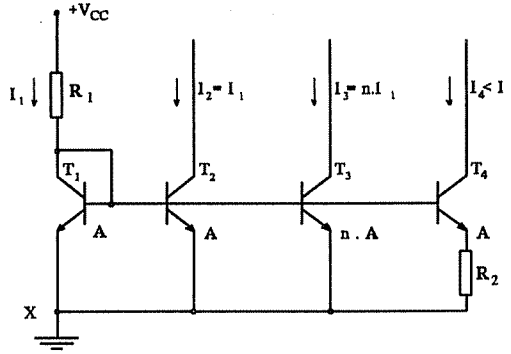
Şekil-2.10.Kaskod akım aynası.



Şekil-2.11. Aynı tranzistörlerle gerçekleştirilen (a) kaskod akım aynası, (b) temel devre için akımın yüke bağımlılığını gösteren SPICE sonuçları.



Şekil-2.12. pnp tranzistorlar kullanılarak gerçekleştirilen akım aynası.

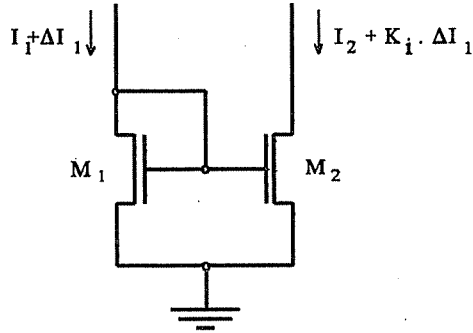


Şekil-2.13. Birer uçları aynı noktaya (burada X noktasına) bağlı olan çok sayıda akım kaynağı için tek bir  $I_1$  referans akımından yararlanılması.

için tek bir referans akımdan yararlanılması mümkündür. Şekil-2.13 de örnek olarak verilen devrede  $T_1$  tranzistoru referans akımın akıtıldığı, jonksiyon alanı  $A$  olan minimum boyutlu bir tranzistordur. Bununla aynı baz-emetör gerilimine sahip olan  $T_2$  tranzistorunun akımının  $I_1$ 'e eşit olacağı, jonksiyon alanı  $n.A$  olan  $T_3$  tranzistorunun akımı  $n.I_1$  olan bir akım kaynağı olarak çalışacağı,  $T_4$  tranzistorunun ise emetörüne bağlanmış olan direnç nedeni ile  $I_1$  den daha küçük akımlı bir akım kaynağı olacağı açıktır.

Akım aynası devreleri bir başka bakış açısından, **akım aktarma devresi** yahut **akım kuvvetlendiricisi** olarak da değerlendirilebilir. Örneğin Şekil-2.14 de görülen devre,  $I_1$  akımındaki bir  $\Delta I_1$  değişimini

$K_i=(W/L)_2/(W/L)_1$  katsayısı ile çarparak çıkışa  $K_i \cdot \Delta I_2$  olarak **aktarma** işini yapmakta, yahut başka bir deyişle,  $K_i=(W/L)_2 / (W/L)_1$  kazançlı bir **akım kuvvetlendiricisi** olarak çalışmaktadır. Akım aynalarının bu özelliklerinden bipolar tranzistorlu veya MOS tranzistorlu analog tümdevrelerde yaygın biçimde yararlanılmaktadır.



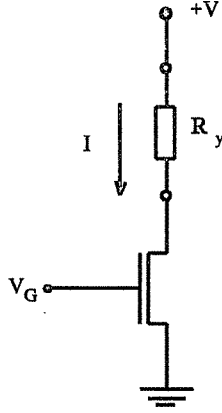
Şekil-2-14. Bir akım aynasının akım kuvvetlendirici olarak kullanılması

### PROBLEMLER:

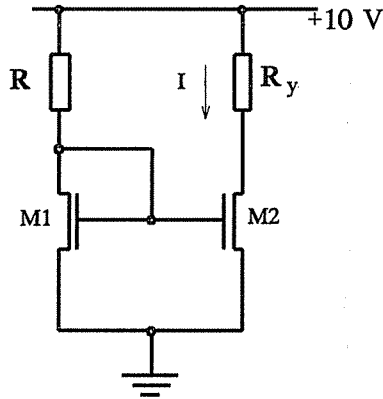
1.-  $V_T=+1V$ ,  $\beta=2 \cdot 10^{-4}$  A olan bir NMOS tranzistor, değeri 10K...100K ohm aralığında değişebilen bir yük için  $I=100 \mu A$  değerinde bir akım kaynağı olarak kullanılacaktır. Kısa kanal etkisi (dolayısı ile  $\lambda$  parametresi) ihmal edilebilecek kadar küçüktür.

a) Tranzistorun geçidine uygulanması gereken  $V_G$  kutuplama geriliminin değeri ne olmalıdır?

b)  $V$  gerilim kaynağının değeri en az ne kadar olmalıdır?



2- Şekilde kanal oluşturmali NMOS tranzistorlarla gerçekleştirilmiş bir akım kaynağı devresi verilmiştir. MOS tranzistorlar için  $x_{ox}=80$  nm,  $\mu_n=600$  [cm<sup>2</sup>/V.s],  $V_T=+1$ V olup M<sub>1</sub> için  $W_1=9$   $\mu$ m,  $L_1=3$   $\mu$ m ve M<sub>2</sub> için  $W_2=12$   $\mu$ m,  $L_2=3$   $\mu$ m dir.

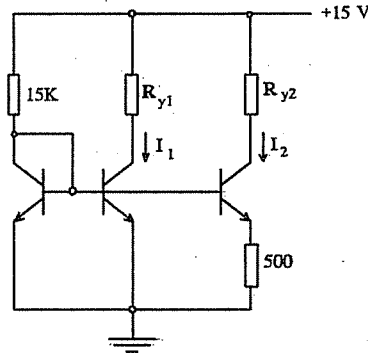


a)  $I$  kaynak akımının 200  $\mu$ A olması için  $R$  direncinin değeri ne olmalıdır?

b)  $R$  direnci genellikle  $V_{DG}=0$  olacak şekilde bağlanmış tranzistorlarla gerçekleştirilir. Tranzistorların  $W/L$  oranlarının  $1/3$  den küçük olması istenmiyorsa  $R$  direnci kaç tane eş NMOS tranzistor seri bağlanarak gerçekleştirilebilir?

c) Devre  $R_y$  yükünün hangi değer aralığında akım kaynağı olarak çalışabilir?

3.- Şekildeki devrede kullanılan tranzistorların parametreleri  $BF=200$ ,  $I_S=10E-15$  A,  $V_{AF}=50$  V olarak verilmiştir.  $I_1$  ve  $I_2$  akım kaynağının herbiri için;



a) Akım kaynağının yük direncinin alabileceği en büyük ve en küçük değerleri hesaplayın.

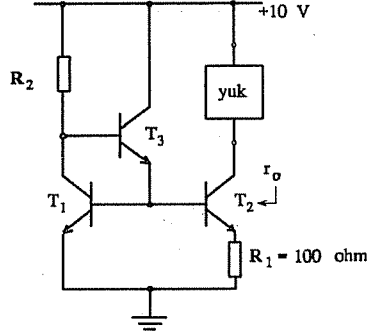
b) Yük direncinin, alabileceği en büyük değer yarısına eşit olması hali için  $I_2$  kaynak akımının değerini, baz akımlarının ve Early olayının etkilerini ihmal etmeden hesaplayın.

c) (b) deki durum için kaynağın küçük değişimler için iç direncini hesaplayın.

d) İki devre için elde ettiğiniz sonuçları karşılaştırmalı olarak yorumlayın.

e) Yukarıda yapılanları SPICE ile tekrarlayın.

4.- Bir analog bipolar tümdevrede "yük" olarak gösterilmiş olan bloğun 100  $\mu$ A lik bir akım kaynağı ile beslenmesi için şekildeki devre kullanılacaktır.  $T_1$  ve  $T_2$  tranzistorları birbirinin eşi olup  $I_{s0}=10^{-15}$  A,  $\beta_{Fo}=200$ ,  $V_{AF}=50$  V dur.



a)  $R_2$  direncinin değerini hesaplayın.

b)  $T_2$  akım kaynağının küçük değişimler için göstereceği  $r_o$  çıkış direncini değerini  $V_{CE}=5$  V çalışma noktası için hesaplayın ve bulduğunuz sonucu yorumlayın.

c)  $T_2$  nin akım kaynağı olarak görev yapabilmesi için "yük"ün eşdeğer doğru akım direnci hangi değer aralığı içinde bulunmalıdır? ( $V_{CE(sat)}=200$  mV kabul edin). Sonucu yorumlayın.

5.- 10 V luk bir  $V_{DD}$  geriliminden beslenen bir MOS tümdevrede gerekli olan  $I=1$ mA lik bir akım kaynağının devre şeması aşağıda verilmiştir. Minimum boyutlar 1  $\mu$ m, tranzistorların geçit oksidi kalınlığı  $x_{ox}=50$  nm ve

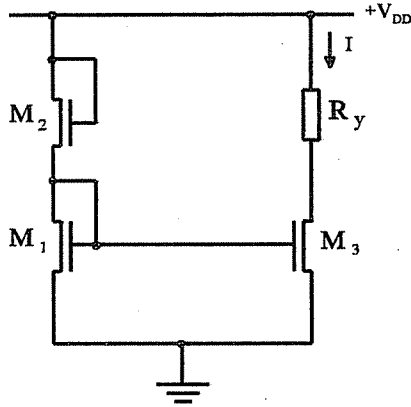
elektronların kanal içindeki hareket yetenekleri  $\mu_n=600 \text{ cm}^2/\text{V.s}$  dir.

a)  $M_3$  tranzistorunun kutuplanması için bir gerilim bölücü olarak kullanılan  $M_1$  ve  $M_2$  tranzistorlarının boyutları  $W_1=3 \mu\text{m}$ ,  $L_1=1 \mu\text{m}$ ,  $W_2=1 \mu\text{m}$  ve  $L_2=3 \mu\text{m}$  ise,  $R_y$  yükünden akıtılacak  $I$  akımının 1 mA olması için  $M_3$  tranzistorunun boyutları ne olmalıdır? ( $\lambda=0$  kabul ederek hesaplayın)

b) Yük direnci hangi sınırlar arasında değer alabilir?

c)  $M_3$  için  $\lambda=0,02 \text{ V}^{-1}$  ise, yük direnci alabileceği minimum değerden maksimum değere kadar değiştiğinde  $I$  akımı hangi değerler arasında değişir?

d) Bu bilgiden yararlanarak akım kaynağının iç direncini hesaplayın.



6.- Küçük kapasiteli, 6V luk Ni-Cd akümülatörlerin sabit akımla doldurulması amacı ile kullanılacak olan ve doldurma akımı bir dirençle "programlanarak" 10, 20, 50 ve 100 mA değerlerine ayarlanabilen bir devrenin tasarımını yapın. Devrede kullanmayı öngördüğünüz elemanlarla ilgili önemli özellikleri ve sınır değerleri belirleyin.

## 2.2. Temel Kuvvetlendirici Devreleri

Temel kuvvetlendirici devreleri, akım, gerilim veya güç kazancı sağlamak amacı ile gerçekleştirilen en basit devrelerdir. Kuvvetlendiricilerin kullanıldıkları yerin gereği olarak sağlanması gereken giriş direnci, çıkış direnci, frekans karakteristiği ve kazanç değeri, genellikle yeterli sayıda temel devrenin uygun şekilde **art arda (kaskad)** bağlanması ile sağlanır. Kaskad bağlanmış temel kuvvetlendirici devrelerden herbirine kuvvetlendiricinin "**kat**"ları denir. Aşağıda en çok kullanılan temel kuvvetlendirici devreler sıra ile incelenecektir.

Bu incelemelerde ilk olarak direnç yüklü, bipolar tranzistorlu devreler ele alınacaktır. Bunlar tek tek elemanlarla gerçekleştirilebildikleri gibi, bipolar tranzistorlu tümdevrelerde de kullanılırlar. MOS tranzistorlu devreler genellikle tümdevre olarak gerçekleştirildikleri ve MOS tümdevre teknolojisi ile gerçekleştirilen devrelerde teknolojik nedenlerle -çok özel durumlar dışında- dirençler bulunmadığı için direnç yüklü MOS tranzistorlu devreler ayrıca incelenmeyecek, doğrudan doğruya CMOS eviriciler ve MOS diferansiyel kuvvetlendiriciler ele alınacaktır.

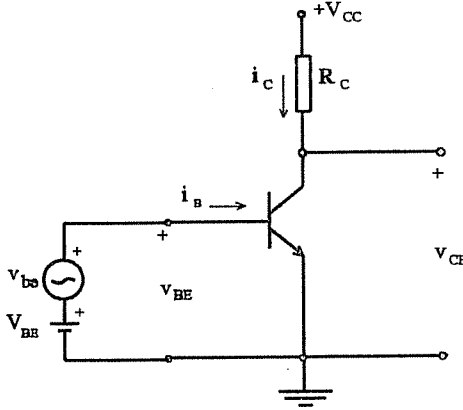
Ayrıca, bu bölümde incelenen devrelerin tümü için frekansa bağlı davranış özellikleri daha sonraya, etraflı olarak incelendikleri 5. Bölüme bırakılacaktır.

### 2.2.1. Ortak Emetörlü Devre

En yalın hali ile Şekil-2.15 de verilmiş olan ortak emetörlü kuvvetlendirici, özellikle tümdevrelerin gelişmesinden önceki yıllarda en çok kullanılan temel kuvvetlendirici devre idi. Günümüzde de gerek



tümdevrelerde. gerekse ayrı elemanlı devrelerde yaygın olarak kullanılmaktadır.

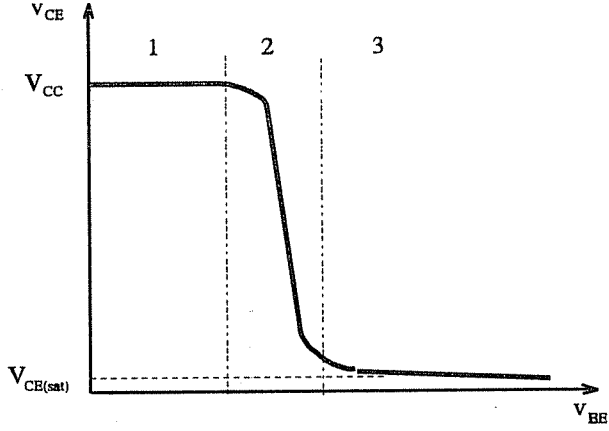


Şekil-2.15. Ortak emetörlü kuvvetlendiricinin prensip şeması.

Şekildeki  $V_{BE}$  doğru gerilimi tranzistorun **linear aktif bölge** içinde kutuplanmasını sağlayacak bir değerde seçilmiş olan **giriş kutuplama gerilimi**,  $v_{be}$  ise girişe uygulanan **işaret gerilimi**'dir. **Sükûnet durumunda**, yani  $v_{be}$  işaret bileşeninin sıfır olması halinde baz akımı, kolektör akımı ve kolektör-emetör gerilimi, basitlik amacı ile Early olayı etkisi ihmal edilerek aşağıdaki gibi yazılabilir:

$$\begin{aligned}
 I_B &= (I_s / \beta_F) \cdot e^{V_{BE}/V_T} \\
 I_C &= I_s \cdot e^{V_{BE}/V_T} \\
 V_{CE} &= V_{CC} - R_C \cdot I_C \\
 V_{CE} &= V_{CC} - R_C \cdot I_s \cdot e^{V_{BE}/V_T}
 \end{aligned}
 \tag{2.10}$$

Böyle bir devrede  $V_{CE}$  geriliminin  $V_{BE}$  gerilimi ile nasıl değiştiğini, başka bir deyişle  $V_{BE}$  giriş geriliminin  $V_{CE}$  çıkış gerilimini **ne şekilde kontrol ettiğini** ifade eden sonucu bağıntı, Şekil-2.16 da grafik olarak gösterilmiştir. Görüldüğü gibi  $V_{BE}$  nin küçük değerlerinde buna üstel olarak bağlı olan kolektör akımı çok küçük olacağından kolektör-emetör gerilimi pratik olarak



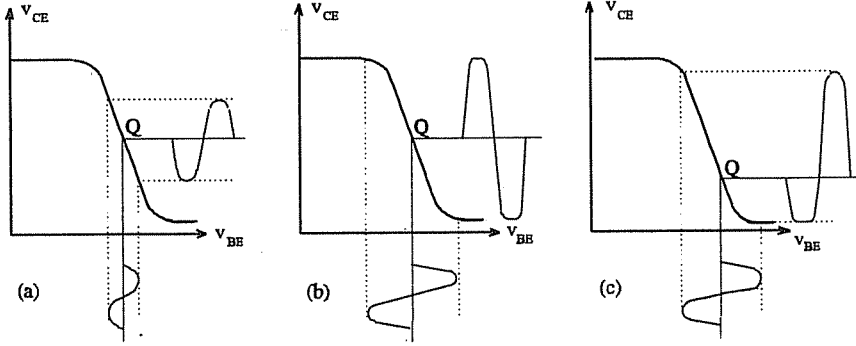
Şekil-2.16. Direnç yüklü ortak emetörlü devrede çıkış geriliminin giriş gerilimine bağlı olarak değişimini gösteren **gerilim geçiş eğrisi**.

$V_{CC}$  ye eşittir.  $V_{BE}$  nin bir değerinden sonra  $I_C$  üstel olarak artar ve buna bağlı olarak  $V_{CE}$  hızla azalır. Büyük  $V_{BE}$  değerlerinde ise kolektör akımının çok büyümesi nedeni ile  $R_C$  üzerindeki gerilim düşümünün artması sonucunda tranzistor doymaya girer ve  $V_{CE}$ , alabileceği en küçük değer olan  $V_{CE(sat)}$  (doyma gerilimi) değerine düşer.

Kuvvetlendiricinin **gerilim geçiş eğrisi** adı verilen bu grafiğin farklı karakterde üç bölgeden oluştuğu hemen görülür. (1) ile işaretlenmiş olan bölgeye, bu bölgede tranzistor -pratik olarak- akım akıtmadığı için **kesim bölgesi** denir. (2) ile işaretlenmiş olan bölgede kolektör-emetör gerilimi baz-emetör gerilimi ile sürekli olarak ve oldukça lineer bir biçimde kontrol edilmektedir. Bu bölge genellikle **lineer çalışma bölgesi** olarak anılır. (3) ile işaretlenmiş olan bölgeye ise tranzistor doyma (satürasyon) durumunda olduğu için **doyma bölgesi** adı verilir.

Kesim bölgesi (tranzistorun akım akıtmadığı, çıkış geriliminin besleme kaynağı gerilimine eşit olduğu bölge) ile doyma bölgesi (tranzistorun bu devrede akıtılabileceği en büyük akımı akıttığı ve çıkış

geriliminin yaklaşık olarak sıfır olduğu bölge), **sayısal (dijital)** elektronik devrelerinde (1) ve (0) lojik seviyelerini belirler. Lineer bölgeden ise **analog - yahut lineer-** elektronik devrelerinde yararlanır.



Şekil-2.17 Çalışma noktasının yerine ve giriş geriliminin genliğine bağlı olarak çıkış geriliminin değişimi.

Bir ortak emetörlü devrenin lineer bir kuvvetlendirici olarak çalıştırılması istendiğinde, tranzistor uygun bir  $V_{BE}$  baz-emetör doğru gerilimi ile kutuplandıktan sonra kuvvetlendirilecek olan  $v_{be}$  değişken işareti (yahut değişim), kutuplama gerilimine ilâve edilir. Şekil-2.17(a) da, lineer çalışma bölgesinin ortasında kutuplanmış bir ortak emetörlü kuvvetlendiricide küçük genlikli sinüzoidal bir giriş gerilimi, (b) de kırılmaya neden olacak kadar büyük genlikli bir giriş gerilimi için çıkış gerilimlerinin değişimi gösterilmiştir. Şekil-17(c) de ise, çalışma noktasının lineer bölgenin tam ortasında seçilmemesi halinde ortaya çıkan tek taraflı kırılma gösterilmiştir.

Görüldüğü gibi, pozitif yahut negatif tepelerde **kırılma olmaksızın** elde edilebilecek maksimum değişim aralığının sağlanabilmesi için

tranzistörün, lineer bölgenin tam ortasında kutuplanması gerekir<sup>4</sup>. Genellikle Q ile gösterilen bu noktaya **çalışma noktası** denir ve buna ilişkin akım ve gerilimler gerektiğinde indislerine bir Q harfi ilâve edilerek belirtilir. Şimdi bu koşulu sağlayacak şekilde, bir  $V_{BE}=V_{BEQ}$  gerilimi ile kutuplanmış bir ortak emetörlü kuvvetlendiricide  $v_{be}$  değişiminin baz akımında sebep olacağı değişimi  $i_b$  ile, baz akımında meydana gelen bu değişimin kolektör akımında sebep olacağı değişimi  $i_c$  ile göstereyim. Bu durumda baz-emetör geriliminin, baz akımının ve kolektör akımının yeni **toplam anî değerleri** sırası ile

$$v_{BE}=V_{BE}+v_{be}, \quad i_B=I_B+i_b, \quad i_C=I_C+i_c \quad (2.11)$$

olur. Bu durumda kolektör akımının toplam anî değeri (sükûnet değeri ile değişim bileşeninin toplamı)  $v_{be}$  işaret gerilimine bağlı olarak hesaplanırsa

$$\begin{aligned} i_C=I_C+i_c &= I_s \cdot e^{(V_{BE}+v_{be})/V_T} \\ &= I_s \cdot (e^{V_{BE}/V_T} \cdot e^{v_{be}/V_T}) \\ &= I_C \cdot e^{v_{be}/V_T} \end{aligned} \quad (2.12)$$

bulunur.  $v_{be}$  değişiminin genliği  $v_{be} \ll V_T$  koşulunu sağlayacak kadar küçük olduğunda son bağıntıdaki üstel terim seriye açılarak ilk iki terimi ile yetinilebileceğinden

$$I_C+i_c \approx I_C \cdot \left(1 + \frac{v_{be}}{V_T}\right) \quad (2.13)$$

yazılabilir<sup>5</sup>. Buradan kolektör akımının değişken bileşeninin değeri

<sup>4</sup> İşaretin iki tarafa doğru değişim aralığının eşit olmadığı özel durumlarda Q noktasının yerinin **bu işaret** için en uygun olan yerde seçilmesi gerekir.

<sup>5</sup> Bu şekilde, çıkış işaretinin giriş işaretine bağımlılığının lineer sayılabildiği koşullarda çalışan bir kuvvetlendiriciye "küçük işaretlerle" çalışıyor denir. Buna göre ortak emetörlü bir kuvvetlendirici için küçük işaret koşulu, tranzistörün baz-emetör işaret bileşeni genliğinin  $V_T$  ye göre çok küçük (pratik olarak 10 defadan fazla küçük) olmasıdır.

$$i_c = \frac{I_C}{V_T} \cdot v_{be} \quad (4.14)$$

çıkar. Tranzistorun  $v_{be}$  giriş işaret gerilimi ile kolektör akımının  $i_c$  değişken bileşeni arasındaki oran, başka bir deyişle giriş geriliminin çıkış akımını kontrol yeteneğini belirleyen katsayı, tranzistorun  $g_m$  **transkondüktans (geçiş iletkenliği)** parametresinden başka birşey değildir.

Kolektör akımında meydana gelen  $i_c$  değişiminin, kolektör-emetör geriliminde meydana getireceği değişken bileşenin değeri, kolektör akımının toplam değeri ile kolektör-emetör geriliminin toplam değeri arasındaki bağıntı yardımı ile hesaplanırsa;

$$\begin{aligned} v_{CE} &= V_{CE} + v_{ce} = V_{CC} - R_C \cdot (I_C + i_c) \\ &= V_{CC} - R_C \cdot I_C - R_C \cdot i_c \\ &= V_{CE} - R_C \cdot i_c \\ v_{ce} &= -R_C \cdot i_c \end{aligned} \quad (2.15)$$

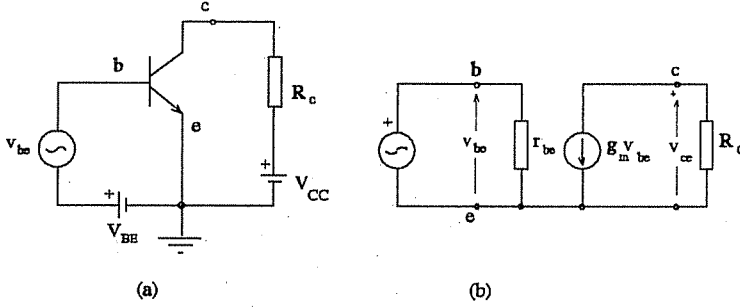
çıkar. Buradan,  $i_c = g_m \cdot v_{be}$  bağıntısı kullanılarak devrenin **küçük genlikli değişken işaretler için gerilim kazancı (küçük işaret gerilim kazancı)**

$$K_v = \frac{v_{ce}}{v_{be}} = -R_C \cdot g_m \quad (2.16)$$

elde edilir.

Gerilim kazancı, Şekil-2.18(a) da yeniden çizilen Şekil-2.15 deki devrenin **küçük işaret eşdeğer devresi** yardımı ile de hesaplanabilir. Şekil-2.18(b) de verilmiş olan eşdeğer devrede tranzistor,  $r_{ie}$  ve  $g_m$  parametreleri ile temsil edilmiş,  $r_{oe}$  çıkış direncinin, paralel geldiği  $R_C$  yük direnci yanında

çok büyük olduğu, dolayısı ile ihmal edilebileceği kabul edilmiştir<sup>6</sup>. Doğru gerilim kaynakları ise ideal doğru gerilim kaynağı (uçları arasında değişken bir bileşen bulunamayacağına göre değişken işaretler bakımından kısa devre sayılabileceği) varsayılmıştır. Bu eşdeğer devreden,



Şekil-2.18. Ortak emetörlü devrenin (a) en yalın hali, (b) küçük genlikli değişken işaretler için eşdeğer devresi.

$$\begin{aligned} v_{ce} &= -g_m v_{be} R_C \\ K_v &= v_{ce} / v_{be} = -g_m R_C \end{aligned} \quad (2.17)$$

bulunur ki bu, başka bir yaklaşımla elde edilmiş olan (2.16) bağıntısının doğal olarak- aynıdır.

Gerilim kazancı için elde edilmiş olan bu bağıntıdaki  $g_m$  parametresi, çalışma noktasındaki  $I_C$  kolektör sükûnet akımına

$$g_m = \frac{I_C}{V_T} \quad (2.18)$$

bağıntısı ile bağlıdır. Ayrıca çalışma noktasının lineer bölgenin tam ortasında seçilmiş olması halinde

<sup>6</sup> Transistorun çıkış direncini kolektör yük direncine göre çok büyük olması varsayımının geçerli olmaması halinde kazanç bağıntısında  $R_C$  yerine  $R_C$  ile transistorun  $r_{oe}$  çıkış direncinin paralel eşdeğerinin konulması gerekir.

$$V_{CE} = \frac{V_{CC} - V_{CEsat}}{2} \approx \frac{V_{CC}}{2} \quad (2.19)$$

ve

$$I_C R_C = \frac{V_{CC}}{2} \quad (2.20)$$

dir. Bu bilgilerle gerilim kazancı için,

$$K_v = - \frac{V_{CC}}{2 \cdot V_T} \quad (2.21)$$

bulunur. Yani; **lineer çalışma bölgesinin ortasında kutuplanmış** Şekil-2.18 deki gibi bir ortak emetörlü devrenin gerilim kazancı **yalnızca**  $V_{CC}$  kolektör besleme gerilimine bağlı olup (2.20) koşulunu sağlayan tüm  $[I_C, R_C]$  kombinezonları için aynıdır. Bununla beraber,  $R_C$  nin değeri devre performansı üzerinde çeşitli bakımlardan etkilidir:

Küçük  $R_C$  değerleri için;

- kolektör akımı, dolayısı ile doğru akım güç sarfiyatı büyük olur,
- $R_C$  ye paralel gelen parazitik kapasitelerin etkisi daha yüksek frekanslarda kendini göstermeye başlar, dolayısı ile devrenin üst kesim frekansı daha yüksek olur.
- $R_C$  ye paralel gelen bir sonraki katın giriş direnci gerilim kazancını az etkiler.

Büyük  $R_C$  değerleri için ise;

- kolektör akımı, dolayısı ile güç sarfiyatı küçük olur,

-  $R_C$  ye paralel gelen parazitik kapasitelerin etkisi daha düşük frekanslarda kendini göstermeye başlar, dolayısı ile devrenin üst kesim frekansı daha küçük olur.

- kolektör akımı küçük olduğundan, tranzistordan kaynaklanan gürültü daha az olur,

-  $R_C$  ye paralel gelen bir sonraki katın giriş direnci, gerilim kazancını önemli ölçüde etkileyebilir.

Bir ortak emetörlü devrenin herhangi bir işaret kaynağına ve çıkışının bir yüke bağlanması ile ilgili hususlar, tranzistorun kutuplanması konusundan sonra ele alınacaktır.

### 2.2.1.1. Ortak Emetörlü Devrede Tranzistorun Kutuplanması

Bipolar tranzistorlar parametrelerinin toleranslarının geniş ve sıcaklığa bağımlılıklarının yüksek olması nedeni ile, çalışma noktasının kararlılığının sağlanması zor olan ve özen isteyen elektronik elemanlardır. Çeşitli türden bipolar tranzistorlu devrelerin kutuplanması ile ilgili sorunlar ve çözüm yolları ortak olduğu için konu, en çok kullanılan devrelerin başında gelen ortak emetörlü devre üzerinde incelenecektir.

Ortak emetörlü bir kuvvetlendirici katının istenen bir  $I_C$  sükûnet akımını akıtabilmesi için baz-emetör jonksiyonunun belirli bir  $V_{BE}$  doğru gerilimi veya  $I_B$  doğru akımı ile kutuplanması gerektiğini biliyoruz. Kuvvetlendiricinin girişi **bir önceki kat**'ın çıkışına doğrudan doğruya bağlanmışsa, kutuplama akımı veya gerilimi bir önceki katın çıkışı tarafından belirlenir. Kuvvetlendiricilerin ilk katlarında, veya bir önceki kata bir **bağlama kondansatörü** aracılığı ile bağlanmış olan kuvvetlendiricilerde kutuplama akımı veya geriliminin bir **kutuplama devresi** yardımı ile sağlanması gerekir.



Kutuplamada önemli olan, kuvvetlendirici kat için öngörölmüş olan  $I_C$  sükûnet akımının, tranzistor parametrelerinin toleranslarına, kutuplama devresindeki kaynak, direnç, diyot gibi elemanların toleranslarına ve sıcaklığa bağımlılığının az olması, yani bu etkenlere karşı **duyarlıklarının** olabildiğince küçük olmasıdır.

Kuvvetlendirici olarak kullanılacak bir ortak emetörlü devrede tranzistor en basit şekilde, Şekil-2.19(a) da gösterildiği gibi bir  $V_{BE}$  baz-emetör kutuplama gerilimi kaynağı ile yahut Şekil-2.19(b) de gösterildiği gibi bir  $I_B$  baz kutuplama akımı kaynağı yardımı ile kutuplanabilir.

Lineer çalışma bölgesinde kutuplanmış bir tranzistorun kolektör akımı

$$I_C = I_s \cdot e^{V_{BE}/V_T} + I_s \frac{\beta_R + 1}{\beta_R} \approx I_s \cdot e^{V_{BE}/V_T} \quad (2.22)$$

yahut

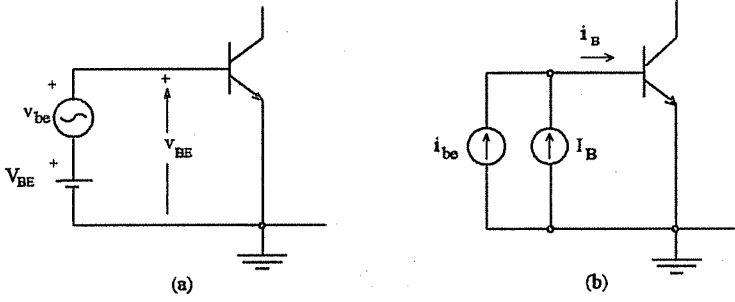
$$I_C = I_B \cdot \beta_F + I_S \frac{\beta_F + (\beta_R + 1)}{\beta_R} \approx I_B \cdot \beta_F \quad (2.23)$$

bağıntısı ile ifade edilebilir.

(2.22) bağıntısı, devrenin bir gerilim kaynağı ile kutuplanması halinde kolektör akımının kutuplama gerilimine üstel olarak bağlı olduğunu gösterir.  $I_C$  nin  $V_{BE}$  ye göre **yarı bağıl duyarlığı** hesaplanırsa

$$\begin{aligned} S_{yb}(I_C, V_{BE}) &= \frac{dI_C/I_C}{dV_{BE}} = \frac{1}{V_T} \approx 0,04 \text{ [ mV}^{-1}\text{]} \\ &= \%4 \text{ [ mV}^{-1}\text{]} \end{aligned} \quad (2.24)$$

bulunur. Yani baz-emetör geriliminin her 1 mV'luk artışı, kolektör akımının



Şekil-2.19. Ortak emetörlü devrenin (a) baz-emetör kutuplama gerilimi kaynağı, (b) baz kutuplama akımı kaynağı ile kutuplanması.

%4 oranında büyümesine neden olur. Buradan baz-emetör gerilimindeki -örneğin- 10 mV luk bir artışın, kolektör akımını başlangıç değerinin  $(1,04)^{10}=1,48$  katına çıkaracağı sonucuna varılır ki bu, kolektör akımının, kutuplama gerilimini sağlayan ve değeri 600 mV mertebesinde olan doğru gerilim kaynağının toleranslarına karşı duyarlılığının çok yüksek olduğunu gösterir.

(2.22) bağıntısına göre bir gerilim kaynağı ile kutuplanmış bir tranzistorda kolektör akımı  $I_s$  ye, dolayısı ile sıcaklığa da bağlı olacaktır. Kolektör akımının sıcaklığa bağımlılığının ikinci bir nedeni de  $V_T$  dir.  $I_s$  nin sıcaklığa karşı yarı bağıl duyarlığı

$$S_{yb}(I_s, T) = \frac{dI_s / I_s}{dT} = m \approx 0,15 \quad (2.25)$$

dir. Bu bilgidan ve (2.22) bağıntısından yararlanılarak kolektör akımının sıcaklığa karşı yarı bağıl duyarlığı

$$\begin{aligned}
S_{yb}(I_C, T) &= \frac{dI_C/I_C}{dT} = \frac{dI_s/I_s}{dT} - \frac{1}{T} \frac{V_{BE}}{V_T} \\
&= m - \frac{1}{T} \frac{V_{BE}}{V_T}
\end{aligned} \tag{2.26}$$

bulunur.

Duyarlığın mertebesinin sayısal bir örnek yardımı ile görülmesi yararlı olacaktır. Örneğin;  $T=300$  K,  $V_T=26$  mV,  $V_{BE}=600$  mV ve  $m=0,15$  için hesap yapılırsa  $S_{yb}(I_C, T) \approx 0,08$  [ $^{\circ}\text{C}^{-1}$ ]=%8 [ $^{\circ}\text{C}^{-1}$ ] çıkar. Bu bilgi yardımı ile sıcaklığın -örneğin-  $10^{\circ}\text{C}$  artması sonucunda kolektör akımının, başlangıç değerinin 2,15 katına yükseleceği (yani % 115 oranında artacağı) sonucuna varılır ki bu kabul edilemeyecek derecede yüksek bir değişmedir.

Elde edilen sonuçlar ortak emetörlü devrede tranzistorun bir doğru gerilim kaynağı ile kutuplanmasının uygun bir çözüm yolu olmadığını gösterir. İkinci bir seçenek tranzistorun girişinin Şekil-2.19(b) de görüldüğü gibi bir doğru akım kaynağı ile kutuplanmasıdır. Bu durum için geçerli olan (2.23) bağıntısı, akım kaynağı ile kutuplama halinde kolektör akımının  $I_B$  kutuplama akımına ve tranzistorun  $\beta_F$  parametresine karşı bağıl duyarlıklarının 1 olacağını gösterir. Bu durum, bipolar tranzistorlarda  $\beta_F$  nin toleransının çok yüksek -genellikle -%50...+%100 mertebesinde- olması nedeni ile büyük sakınca taşır.

Yukarıda yapılmış olan incelemeler, ortak emetörlü bir devrenin girişinin bir gerilim kaynağı yahut bir akım kaynağı ile kutuplanması halinde kolektör akımının çeşitli etkenlere karşı duyarlığının, genellikle razı olunamayacak kadar yüksek olacağını gösterir. Bu nedenle, çalışma noktasının duyarlığını azaltmayı amaçlayan çeşitli devre düzenleri geliştirilmiştir. Bunlar çalışma mantığı bakımından iki grup altında toplanabilir; **geribeslemeli** kutuplama teknikleri ve **kompanzasyonlu** kutuplama teknikleri.

### 2.2.1.2 Kutuplamada Geribeslemeden Yararlanılması

Tranzistorların kutuplanmasında kolektör akımının çeşitli etkenlere karşı duyarlılığının azaltılması amacı ile yararlanılan tekniklerden biri, **geribesleme**'dir. Bir devre içinde herhangi bir nedenle meydana gelen bir değişimin, bu değişimi frenleyecek yönde bir tepki doğurmasını sağlamaya daha önce de belirtilmiş olduğu gibi, **negatif geribesleme** denir ve genellikle kısaca, **geribesleme** olarak anılır. Aşağıda, gerek tümdevrelerde, gerekse tek tek elemanlarla gerçekleştirilen devrelerde en çok kullanılan geribeslemeli kutuplama düzeni incelenmiştir:

Şekil-2.20 de görülen devrede emetör akımının yolu üzerine bir  $R_E$  direnci bağlanmıştır. Bu durumda sükûnet halinde tranzistordan öngörülen bir  $I_C$  kolektör akımının akabilmesi için baza,

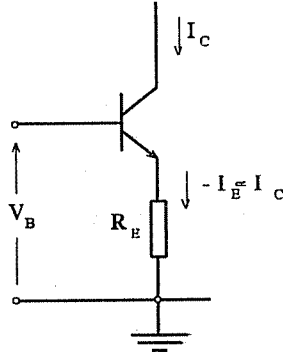
$$\begin{aligned} V_B &= V_{BE} - I_E \cdot R_E \\ &\approx V_{BE} + I_C \cdot R_E \end{aligned} \quad (2.27)$$

değerinde bir doğru gerilimin uygulanması gerekir. Şimdi  $I_C$  kolektör akımının herhangi bir nedenle değiştiğini (örneğin arttığını) düşünelim.  $I_C$  nin artması,  $R_E$  direnci üzerindeki  $-I_E \cdot R_E \approx -I_C \cdot R_E$  gerilim düşümünün artmasına yol açar.  $V_B$  gerilimi belirli bir değerde olduğundan  $V_{BE}$  gerilimi azalır, bu da  $I_C$  akımının azalması sonucunu verir. Görüldüğü gibi kolektör akımındaki bir **artma**, bu akımın azalması (dolayısı ile **artmanın frenlenmesi**) sonucunu veren bir tepki doğurmuştur.

Kolektör akımının  $V_B$  kutuplama gerilimine karşı duyarlılığı, (2.27) bağıntısı  $V_B$  nin  $I_C$  cinsinden değeri

$$V_B = V_{BE} + I_C \cdot R_E = V_T \cdot \ln \frac{I_C}{I_S} + I_C \cdot R_E \quad (2.28)$$

şeklinde yazılıp düzenlendikten sonra  $I_C$  nin  $V_B$  ye göre türevi alınarak



Şekil-2.20. Emetör direnci ile geribesleme uygulanmış kutuplama devresi.

hesaplanırsa

$$S[I_C, V_B] = \frac{dI_C}{dV_B} = \frac{1}{(V_T/I_C) + R_E} \quad (2.29)$$

bulunur. Bu bağıntının paydasındaki  $V_T/I_C$  büyüklüğü tranzistorun bu çalışma noktasındaki  $r_e = 1/g_m$  parametresinden başka birşey değildir. Duyarlık bağıntısı  $r_e$  cinsinden yeniden yazılırsa,

$$S[I_C, V_B] = \frac{1}{r_e + R_E} \quad (2.30)$$

elde edilir. Buna göre, emetöre seri olarak bağlanan  $R_E$  direncinin değeri tranzistorun bu kolektör akımındaki  $r_e$  parametresine göre ne kadar büyük seçilirse, devrenin  $V_B$  gerilim kaynağının toleranslarına -veya değişimlerine- karşı duyarlığı o kadar az olacaktır. Şekil-2.20 deki devrede kolektör akımının sıcaklığa bağımlılığı, (2.28) bağıntısı kolektör akımına göre düzenlendikten sonra, baz- emetör geriliminin sıcaklığa karşı duyarlığı cinsinden hesaplanabilir:

$$I_C = \frac{V_B - V_{BE}}{R_E}, \quad \frac{dI_C}{dT} = -\frac{dV_{BE}}{dT} \frac{1}{R_E} \quad (2.31)$$

$$\frac{dI_C/I_C}{dT} = -\frac{dV_{BE}}{dT} \frac{1}{I_C R_E}$$

Son bağıntı, kolektör akımının sıcaklığa karşı yarı-bağıl duyarlılığıdır ve belirli bir çalışma noktası için, **sıcaklıktaki 1°C artmanın kolektör akımını ne oranda değiştireceğini** ifade eder. Dikkat edilirse bağıntıdaki ikinci çarpanın paydası -yaklaşık olarak-  $R_E$  direnci üzerindeki gerilim düşümüdür. Belirli bir kolektör akımı için baz-emetör geriliminin sıcaklığa karşı duyarlılığı da bilindiği gibi  $dV_{BE}/dT = -2 \text{ mV/}^\circ\text{C}$  dir. Bu bilgilerle, örneğin emetör direnci üzerindeki gerilim düşümü 1V olan bir devrede kolektör akımının sıcaklığa karşı duyarlılığının

$$\frac{dI_C/I_C}{dT} = +2 \cdot 10^{-3} = \%0,2 [^\circ\text{C}^{-1}] \quad (2.32)$$

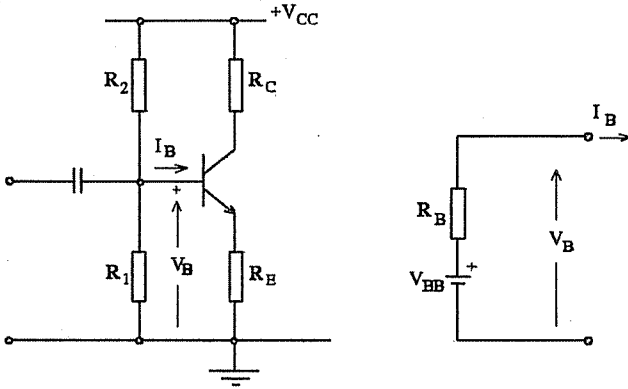
gibi küçük bir değere sahip olacağı görülür.

Emetör direnci ile geribesleme uygulanmış bir ortak emetörlü devre doğrudan bağlamalı bir kuvvetlendiriciye ait bir kat ise,  $V_B$  doğru gerilimi daha önce de belirtildiği gibi bir önceki katın çıkışı tarafından belirlenir. Kondansatör bağlamalı kuvvetlendiricilerde ise bu gerilim genellikle Şekil-2.21(a) daki gibi, bir **gerilim bölücü** yardımı ile sağlanır. Baz akımının, gerilim bölücü dirençlerden akan akım yanında ihmal edilebilecek kadar küçük olması halinde baz kutuplama gerilimi basitçe

$$V_B = V_{CC} \cdot \frac{R_1}{R_1 + R_2} \quad (2.33)$$

bağıntısı yardımı ile hesaplanabilir. Baz akımı ihmal edilebilecek kadar küçük değilse  $V_B$  baz kutuplama geriliminin değeri, Şekil-2.21(b) de verilmiş olan gerilim bölücünün Thevenin eşdeğeri yardımı ile hesaplanmalıdır:

$$\begin{aligned}
 V_B &= V_{BB} - I_B \cdot R_B \\
 V_{BB} &= V_{CC} \frac{R_1}{R_1 + R_2} \\
 R_{BB} &= \frac{R_1 \cdot R_2}{R_1 + R_2}
 \end{aligned}
 \tag{2.34}$$



Şekil-2.21. (a) Emeter direnci ve baz gerilim bölücüsü, (b)Baz gerilim bölücüsünün Thevenin eşdeğeri.

Bu kutuplama şeklinde, baz bölücü dirençlerinin ( $R_1$  ve  $R_2$  nin), dolayısı ile  $R_B$  nin değeri büyüdükçe  $V_B$  nin  $I_B$  baz akımına bağımlılığının artacağı, bunun da çalışma noktası üzerinde tranzistörün  $\beta_F$  parametresinin toleransının etkisini büyüteceği açıktır. Kolektör akımının  $\beta_F$  ye göre **bağıl duyarlığı**, devrede  $I_C$  yi veren bağıntı yazılıp

$$I_C = (V_{BB} - V_{BE}) \frac{\beta_F}{R_B + \beta_F \cdot R_E}$$

şeklinde düzenlendikten sonra türev alınarak hesaplanırsa

$$S_b[I_C, \beta_F] = \frac{dI_C/I_C}{d\beta_F/\beta_F} \approx \frac{R_B}{R_B + \beta_F R_E} \quad (2.35)$$

$$= \frac{1}{1 + (\beta_F R_E / R_B)}$$

bulunur. Bu bağıntı, sözü edilen duyarlığın küçük olabilmesi için  $\beta_F R_E \gg R_B$  koşulunun sağlanması gerektiğini gösterir.

Devreye  $R_E$  direncinin konulması ile ortaya çıkan geribesleme, kolektör akımında **herhangi bir nedenle** meydana gelebilecek değişimleri frenleme etkisi doğurduğuna göre, kolektör akımının  $v_g$  gerilimi ile kontrolünü, dolayısı ile devrenin kazancını da azaltır. Gerilim kazancı ifadesi küçük işaret eşdeğer devresi yardımı ile bulunabilir:

$$K_v = \frac{v_c}{v_g} \approx - \frac{i_c \cdot R_C}{v_{be} + i_c \cdot R_E} = - \frac{R_C}{(v_{be}/i_c) + R_E} \quad (2.36)$$

$$= - \frac{R_C}{r_e + R_E}$$

Elde edilmiş olan bu kazanç bağıntısı bize bazı önemli bilgiler verir:

- Emetörüne seri olarak bir  $R_E$  direnci bağlanmış olan ortak emetörlü bir kuvvetlendiricinin gerilim kazancı, aynı kolektör yük direncine sahip olan ve  $R_E$  direnci bulunmayan bir kuvvetlendiricinin kazancından daha küçüktür.

-  $r_e \ll R_E$  için  $K_v \approx -R_C / R_E$  olup tranzistorun **çalışma noktasından pratik olarak bağımsızdır.**

-  $r_e$  nin bu kadar küçük olmayan değerleri için de kazancın çalışma noktasına ( $I_{CQ}$  sükûnet akımına) bağımlılığının (duyarlığının) emetör direnci bulunmayan bir devredesine göre küçük olacağı ve,  $V_E$  emetör direnci üzerindeki gerilim düşümü olmak üzere



$$\frac{dK_v/K_v}{dI_C/I_C} \approx \frac{V_T}{V_E}$$

bağıntısı ile ifade edilebileceği gösterilebilir.

- Kuvvetlendiricinin değişken işaretlerin kuvvetlendirilmesinde kullanılacak bir devre olması halinde kazançtaki bu azalma,  $R_E$  direncinin **değişken işaretler için kısa devre sayılabilecek kadar büyük kapasiteli bir kondansatör**<sup>7</sup> ile köprülenmesi sureti ile önlenabilir (Şekil-2.22). Kondansatörün reaktansının  $r_e$  yanında çok küçük olduğu frekanslarda kazancın,  $R_E$  direncinin bulunmadığı durumdaki kazanç değerine eşit olacağı (2.36) bağıntısı üzerinde akıl yürütülerek kolayca görülebilir<sup>8</sup>.

Çalışma noktasının kararlılığının artırılması amacı ile yararlanılabilecek ikinci bir geribeslemeli düzen Şekil-(2.23) de verilmiştir. Bu devrede baz akımı, kolektör sükûnet gerilimine bağlı ve

$$I_B = \frac{V_C - V_{BE}}{R_B} \quad (2.37)$$

değerindedir.  $V_C$  kolektör sükûnet gerilimi ise

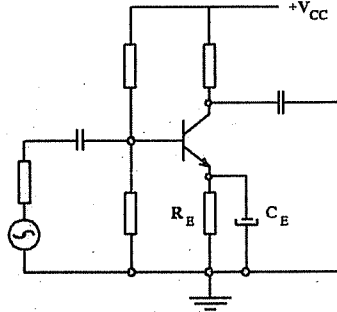
$$V_C = V_{CC} - R_C(I_C + I_B) \quad (4.38)$$

dir. Herhangi bir nedenle kolektör akımı artarsa (2.38) bağıntısı gereğince

---

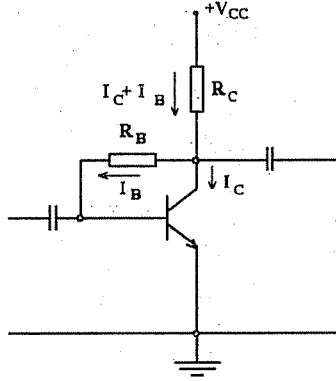
<sup>7</sup> Bağlandığı yerde kondansatörü daima bir ucu pozitif, bir ucu negatif olacak şekilde kutuplayan bir doğru gerilim ( $V_E$ ) bulunduğundan, emetör köprüleme kondansatörü olarak genellikle büyük kapasite değerlerini küçük bir hacimde sağlayabilen bir **elektrolitik kondansatör** kullanılır.

<sup>8</sup> Köprüleme kondansatörünün reaktansının  $r_e$  yanında ihmal edilemediği alçak frekanslarda kazancın frekansla değişimi 5. Bölümde incelenecektir.



Şekil-2.22. Emetör direnci büyük kapasiteli bir kondansatörle köprülenmiş ortak emetörlü devre.

$V_C$  gerilimi azalır, bu da (2.37) bağıntısı gereğince baz akımını azaltır. Böylece kolektör akımındaki artma **frenlenmiş olur**.



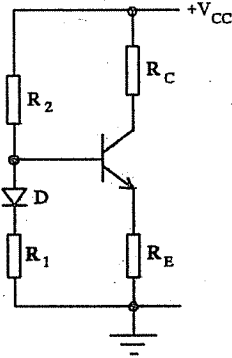
Şekil-2.23. Baz akımı ile geribeslemeli kutuplama.

### 2.2.1.3. Kompanzasyonlu Kutuplama Düzenleri

Bipolar tranzistorlu kuvvetlendiricilerde çalışma noktasının sıcaklık değişimlerinden etkilenmesini azaltmak için yararlanılan başka bir yöntem, tranzistorun kolektör akımında sıcaklık nedeni ile meydana gelen değişimi, özellikleri sıcaklıkla değişen başka bir eleman yardımı ile kompanze etmektir. Tek tek elemanlarla gerçekleştirilen devrelerde bu amaçla değeri

sıcaklık arttıkça azalan, yani **negatif sıcaklık katsayılı** dirençlerden yararlanılabilir. **NTC direnç** yahut **termistor** adı ile anılan böyle bir direnç Şekil-2.21 (a) daki devrede  $R_1$  direnci yerine bağlanırsa, sıcaklık arttığında bu direncin değerinin küçülmesi nedeni ile gerilim bölücünün baza uyguladığı gerilim azalır ve bu, sıcaklık etkisi ile tranzistorun doyma akımında, dolayısı ile kolektör akımında meydana gelecek olan artmayı kompanze eder. Sağlanan kompanzasyonun,  $R_1$  ve  $R_2$  dirençlerinin değerleri ile  $R_1$ 'in sıcaklık katsayısına bağlı olacaktır.

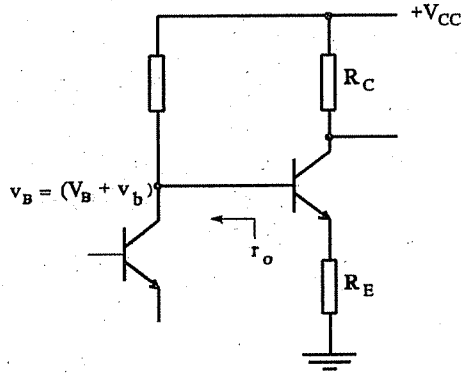
Kompanzasyonlu kutuplama devrelerinde, yarıiletken diyotlardan da yararlanılabilir ve bu yöntem tek tek elemanlarla gerçekleştirilen devrelerin yanısıra bipolar tranzistorlu tümdevrelerde de kullanılır. Örneğin Şekil-2.24 de verilmiş olan devrede, gerilim bölücünün alt parçasına seri olarak bağlanmış olan D yarıiletken diyodunun uçları arasındaki gerilim sıcaklık arttıkça azalacağından baza gelen gerilim de sıcaklık arttıkça azalır ve bu da kolektör akımının sıcaklıkla artmasını kompanze eder. Kompanzasyon, D diyodu yerine seri bağlanmış 2 veya 3 diyot kullanılarak artırılabilir, hattâ aşırı kompanzasyon sağlanarak sıcaklık arttıkça tranzistorun kolektör akımının azalması sağlanabilir.



Şekil-2.24. Baz gerilim bölücüsündeki  $R_1$  direncine seri bir diyot bağlanarak kompanzasyon sağlanması.

### 2.2.1.4. Ortak Emetörlü Devrede İşaret Kaynağı ve Yük

Bir önceki katın çıkışına doğrudan bağlanan bir ortak emetörlü devrede, daha önce de belirtildiği gibi, baz kutuplama gerilimi bir önceki katın çıkış sükûnet gerilimidir. Bir önceki katın girişine bir işaret uygulanması halinde çıkışında meydana gelecek olan değişim de incelenmekte olan katın giriş işaret gerilimini oluşturur (Şekil-2.25).

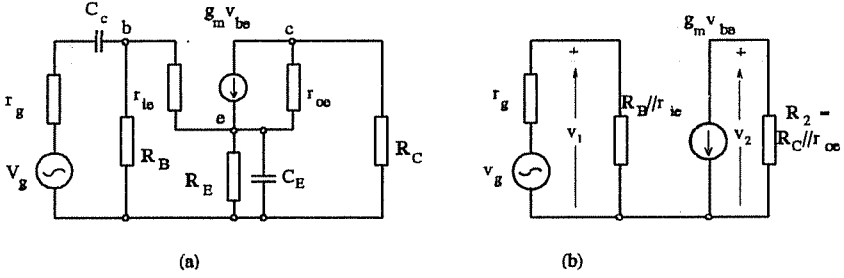


Şekil-2.25. Bir önceki katın çıkışına doğrudan bağlanmış ortak emetörlü devrede giriş kutuplama gerilimi ( $V_B$ ) ve işaret gerilimi ( $v_b$ ).

İşaret kaynağına veya bir önceki kata kondansatörle bağlanmış bir kuvvetlendiricide ise baz kutuplama gerilimi, örneğin bir baz gerilim bölücüsü ile elde edilecek, işaret gerilimi de bir bağlama kondansatörü aracılığı ile uygulanacaktır. İster doğrudan bağlamalı, ister kondansatör bağlamalı olsun, devrenin büyük bir gerilim kazancı sağlaması isteniyorsa emetör direncinin değişken işaretler bakımından bir kondansatörle köprülenmesi gerekir (Şekil-2.26(a)).

İşaret kaynağına veya bir önceki kata kondansatörle bağlanmış ortak emetörlü bir devrenin giriş tarafı, baz doğru gerilim kutuplamasını sağlayan gerilim bölücü, bileşenleri  $R_B$  ve  $V_{BB}$  olan Thevenin eşdeğeri ile gösterilerek





Şekil-2.27 (a) Şekil-2.26'daki kuvvetlendiricinin küçük işaret eşdeğeri, (b) kondansatörlerin kısa devre sayılabildiği frekanslar için basitleştirilmiş hali.

Şekil-27(b) deki eşdeğer devreden kuvvetlendiricinin küçük işaret giriş direnci, tranzistorun  $r_{ie} = \beta_F r_e$  giriş direnci ile baz gerilim bölücüsünün  $R_B$  direncinin paralel eşdeğeri olarak hesaplanabilir:

$$r_i = r_{ie} // R_B = \frac{r_{ie} \cdot R_B}{r_{ie} + R_B} \quad (2.39)$$

Kuvvetlendiricinin girişinden çıkışına küçük işaret gerilim kazancı, daha önce (2.17) bağıntısı ile de elde edildiği gibi

$$\begin{aligned} K_v &= \frac{v_2}{v_1} = \frac{-g_m \cdot v_{be} \cdot R_2}{v_1} \\ &= -g_m \cdot R_2 = -\frac{R_2}{r_e} \end{aligned} \quad (2.40)$$

çıkar. Devrenin kaynaktan çıkışa gerilim kazancı ise, (1.15) bağıntısından

$$K_v = \frac{v_2}{v_g} = \frac{v_2}{v_1} \frac{v_1}{v_g} = - \frac{R_2}{r_e} \frac{1}{(R_g / r_i) + 1} \quad (2.41)$$

bulunur<sup>9</sup>.

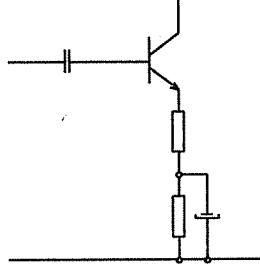
Ortak emetörlü devrede gerilim kazancının  $g_m$  ile ve  $g_m$  nin de  $I_C$  sükûnet akımı ile orantılı olması nedeni ile kazancın çalışma noktasının kararlılığına bağımlılığı (duyarlığı) çok yüksektir. Öte yandan, (2.36) bağıntısı yorumlanırken belirtildiği gibi **köprülenmemiş** bir emetör direncinin, kazancın çalışma noktasına karşı duyarlığını azaltacağı bilinmektedir. Uygulamada, ortak emetörlü bir kuvvetlendiricide gerilim kazancının çalışma noktasına karşı duyarlığının küçük olması istendiğinde ya devredeki  $R_E$  direncini **köprülememek** veya -kazançtan fazla fedakârlık etmeden duyarlığı iyileştirmek için- Şekil-2.28 de görüldüğü gibi **kısmen köprülemek** yoluna gidilir. Bu durumda, bağlama ve köprüleme kondansatörlerinin kısa devre sayılabildiği frekanslar için küçük işaret eşdeğer devresi Şekil-2.29(a) da gösterildiği gibidir. Çözümü basitleştirmek için tranzistorun çıkış tarafındaki akım kaynağı-paralel direnç kombinezonu yerine bunun gerilim kaynağı-seri direnç eşdeğeri (Thevenin eşdeğeri) konularak devre Şekil-2.29(b) de yeniden çizilmiştir. Devrenin  $r_i$  giriş direnci,  $R_B$  direnci ile tranzistorun bazından görülen  $r'_i$  direncinin paralel eşdeğeridir.  $r'_i$  için devreden,

$$\begin{aligned} r'_i &= \frac{v_1}{i_b} = r_{ie} + (1 + \beta_F) \cdot R_E \\ &= \beta_F \cdot r_e + (1 + \beta_F) \cdot R_E = \beta_F (r_e + R_E) \end{aligned} \quad (2.42)$$

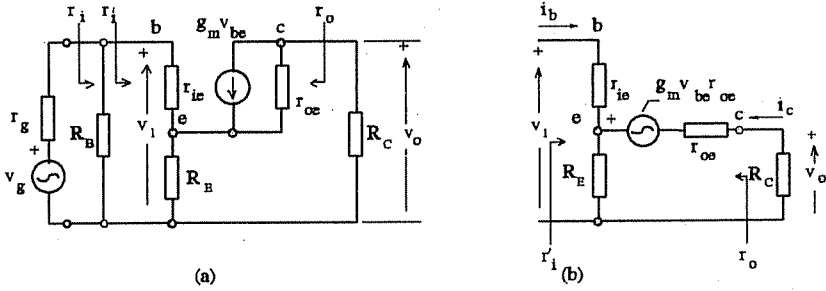
elde edilir.

---

<sup>9</sup> Devredeki kondansatörlerin, değişken işaretler bakımından kısa devre sayılabileceği varsayımının geçerli olmadığı alçak frekanslarda giriş direncinin (empedansının) ve kazancın frekansa bağlı olarak değişeceği açıktır.



Şekil-2.28. Emetör direnci büyük kapasiteli bir kondansatörle kısmen köprülenmiş ortak emetörlü devre.



Şekil-2.29. Emetör direnci köprülenmemiş yahut kısmen köprülenmiş kuvvetlendiricinin küçük işaret eşdeğer devresi.

Kuvvetlendiricinin gerilim kazancının bulunması için  $v_2$  çıkış geriliminin  $v_1$  cinsinden hesab edilmesi gerekir.

$$v_1 = i_b r_{ie} + (i_b + i_c) R_E \approx v_{be} + i_c R_E \quad (2.43)$$

olduğu göz önünde bulundurularak



$$\begin{aligned}
g_m \cdot v_{be} \cdot r_{oe} &= (i_b + i_c) \cdot R_E + i_c (r_{oe} + R_C) \\
i_c &= \frac{v_1 \cdot g_m \cdot r_{oe}}{R_E + R_C + r_{oe} (1 + g_m \cdot R_E)} \\
v_2 &= -i_c \cdot R_C \\
K_v &= \frac{v_2}{v_1} = -g_m \cdot \frac{R_C}{1 + g_m \cdot R_E + \frac{R_E + R_C}{r_{oe}}}
\end{aligned}$$

bulunur. Elde edilmiş olan kazanç bağıntısı, genellikle  $r_{oe} \gg (R_E + R_C)$  olduğundan

$$K_v \approx -\frac{R_C}{r_e + R_E} \quad (2.44)$$

olarak basitleştirilebilir ki bu, daha önce değişik bir yoldan elde edilmiş olan (2.36) bağıntısından başka bir şey değildir.

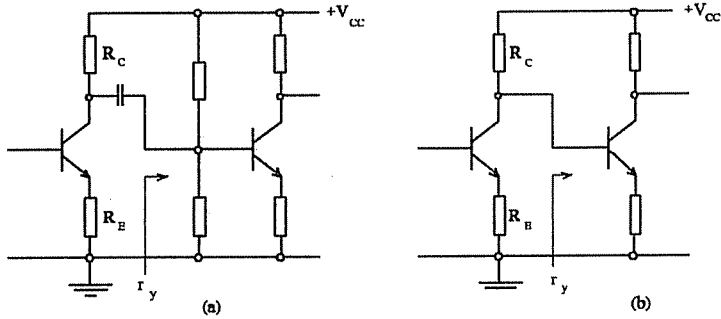
$R_C$  yükünün gördüğü  $r_o$  çıkış direnci de eşdeğer devreden yararlanılarak hesaplanabilir:

$$r_o = r_{oe} \cdot \left(1 + \frac{\beta_F \cdot R_E}{R_E + \beta_F \cdot r_e}\right) \quad (2.45)$$

Bu bağıntı, ortak emetörlü devrede köprülenmemiş bir emetör direncinin bulunması halinde çıkış direncinin, tranzistorun  $r_{oe}$  çıkış direncine göre **önemli ölçüde** büyük olabileceğini gösterir.

Ortak emetörlü devrenin yükü genellikle sadece  $R_C$  kolektör direnciden ibaret olmaz; çıkış, ya bir bağlama kondansatörü aracılığı ile, ya da doğrudan doğruya bir sonraki katın girişine -veya kuvvetlendiricinin çıkışına bağlı olan bir yüke- bağlanır. Bu durumda tranzistorun **toplam yükü**,  $R_C$  kolektör direnci ile,  $r_y$  ile göstereceğimiz bir sonraki katın giriş

direncinin -veya yük direncinin- paralel eşdeğeri olacaktır (Şekil-2.30). Bu durumda emetör direnci köprülenmemiş bir ortak emetörlü kuvvetlendiricinin gerilim kazancı, (2.44) bağıntısında  $R_C$  yerine bu dirençle  $r_y$  nin paralel eşdeğeri konularak hesaplanmalıdır.



Şekil-2.30. Ortak emetörlü devrenin bir sonraki katın girişi tarafından yüklenmesi; (a) kondansatörle bağlama, (b) doğrudan bağlama.

$$K_v = - \frac{(R_C // r_y)}{r_e + R_E} \quad (2.46)$$

Emetör direncinin bulunmaması yahut değişken işaretler bakımından büyük kapasiteli bir kondansatörle köprülenmiş olması halinde ise kazancın

$$K_v = - \frac{(R_C // r_y)}{r_e} \quad (2.47)$$

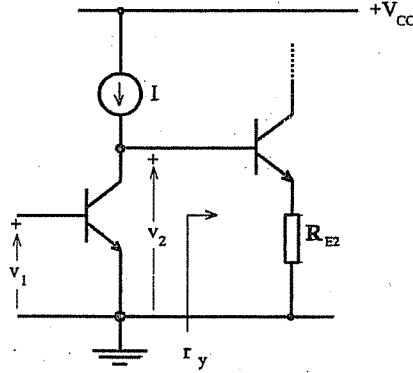
olacağı açıktır.

(2.46) ve (2.47) bağıntılarından, belirli bir  $r_y$  için, tranzistorun kolektör doğru akım yükü olan  $R_C$  direncinin değeri büyüdükçe kazancın da büyüyeceği görülür.  $R_C$  nin görevinin, tranzistordan çalışma noktası için

öngörölmüş olan kolektör doğru akımını akıtmak olduđu göz önünde bulundurularak bu direnç yerine kolektör akımını sağlayan **bir akım kaynağı** kullanılırsa, bu kaynağın iç direnci ideal olarak sonsuz, pratik olarak çok büyük olacağından, kazanç belirli bir  $r_y$  için alabileceđi en büyük değere ulaşır. Bu yöntem özellikle tümdevrelerde yaygın olarak kullanılır. Örnek olarak Şekil-2.31 de verilen devredeki doğru akım kaynağının iç direncinin bir sonraki katın giriş direnci yanında genellikle çok büyük olacağı (ideal sayılabileceđi) göz önünde bulundurularak gerilim kazancı

$$\begin{aligned}
 K_{v1} &= \frac{v_2}{v_1} = -\frac{r_y}{r_{e1}} \\
 r_y &= \beta_{F2} (R_{E2} + r_{e2}) \\
 K_{v1} &= -\beta_{F2} \frac{(R_{E2} + r_{e2})}{r_{e1}}
 \end{aligned} \tag{2.48}$$

bulunur.



Şekil-2.31. Kolektör direnci yerine bir akım kaynağı kullanılmış ve bir sonraki kata doğrudan bağlanmış bir ortak emetörlü devre.

Böyle bir devrede, belirli bir  $r_y$  yükü için en uygun çalışma noktası (çıkıştan maksimum kırılmızsız çıkış geriliminin elde edilebilmesi için gerekli  $I_{CQ}$  kolektör sükûnet akımı değeri) Şekil-2.32 de gösterilen

dönüşümlerden yararlanılarak hesaplanırsa  $I_{CQ} = I/2$  bulunur. Bu sonuca, devre üzerinde akıl yürütülerek de ulaşılabilir: Giriş gerilimi tranzistoru kesime sokacak kadar küçük bir değere sahip olduğunda tranzistor akım akıtmayacağına göre akım kaynağının  $I$  akımının tümü  $r_y$  direnci üzerinden akar ve kolektör gerilimi  $I.r_y$  değerini alır. Tranzistordan akabilecek en büyük akım ise  $I$  dir ve bu durumda tranzistor doyma bölgesinde olacağından kolektör-emetör gerilimi yaklaşık olarak sıfırdır. Ohalde çıkış geriliminin tepeden tepeye değişim aralığının iki tarafa doğru eşit olabilmesi için çalışma noktasına karşı düşen kolektör akımının  $I_{CQ}=I/2$  olması gerekir. Bu durumda kolektör geriliminin tepeden tepeye değişim aralığı da  $V'_{CC}=I.r_y$ <sup>10</sup> olur.

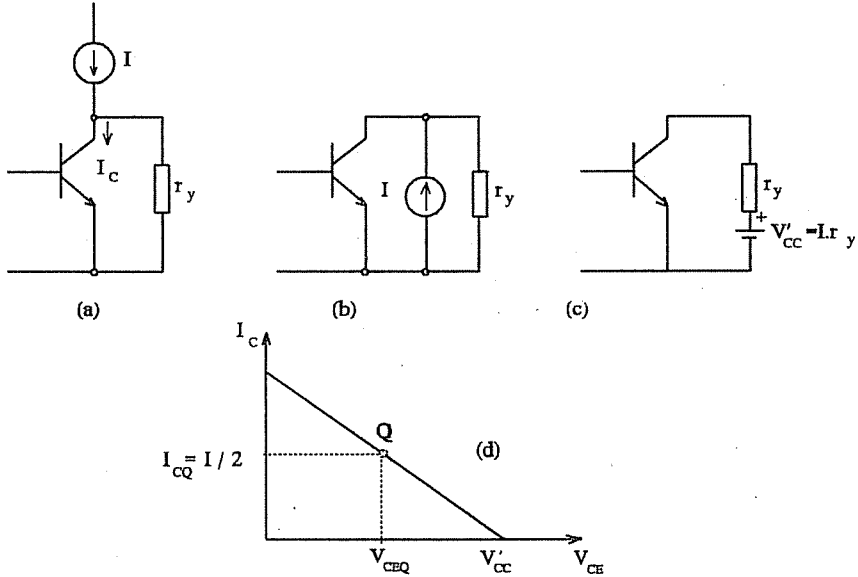
### ÖRNEK:

Şekil-2.33 de, emetör direnci de bulunan ve kolektör doğru akımı bir basit akım kaynağı devresi ile sağlanmış olan bir ortak emetörlü kuvvetlendirici verilmiştir. Devrenin yükü  $r_y=10$  k ohm'dur. Gerilim kazancının  $K_v=-10$  olması isteniyor.  $R_E$  direncinin değeri, uygun çalışma noktası,  $I$  kaynak akımının değeri, bunu sağlamak için gerekli  $R_1$  direncinin ve  $V_B$  baz kutuplama geriliminin değeri ile kuvvetlendiricinin giriş direnci soruluyor.

$R_E$ , (2.44) bağıntısından yararlanılarak ve  $T_1$  ve  $T_2$  tranzistorlarının çıkış dirençlerinin yük direnci yanında ihmal edilebilecek kadar büyük olduğu göz önünde bulundurularak hesaplanabilir:

$$R_E = r_y / |K_v|, \quad R_E = 10k/10 = 1k$$

<sup>10</sup> Akım kaynağının Şekil-2.12 de verilmiş olan devre veya bir benzeri olacağı göz önünde bulundurulursa, çıkış geriliminin ancak  $V_{CC}-V_{CE(sat)}$  değerine kadar yükselebileceği ve bu nedenle  $V'_{CC} \leq V_{CC}-V_{CE(sat)}$  koşulunun da sağlanmasının gerekli olduğu anlaşılır.



Şekil-2.32. Kolektör akımı bir akım kaynağından sağlanan ortak emetörlü devrede en uygun çalışma noktasının bulunması.

Çıkış geriliminin ( $T_1$  in kolektör geriliminin) alabileceği en büyük değer,  $T_2$  tranzistorunun doyma gerilimi için  $V_{CE(sat)2} = 0,2$  V kabulü ile

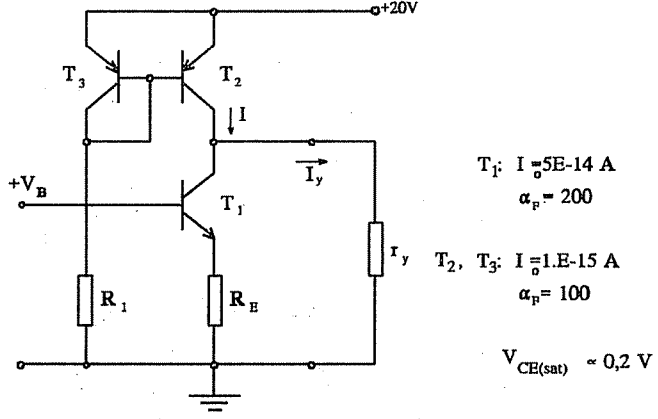
$$V_{C(max)} = V_{CC} - V_{(CEsat)2} = 19,8V$$

bulunur. Bu gerilime,  $I$  akımının tümü yük direncinden aktığında, yani giriş işareti  $T_1$  tranzistorunu kesime soktuğunda ulaşılır. Bu durumda  $r_y$  den akacak olan akım  $I$  kaynak akımına eşittir ve değeri

$$I = V_{C(max)} / r_y = 1,98 \text{ mA}$$

olarak hesaplanabilir.

Çıkış işareti alabileceği en küçük  $V_{C(min)}$  değerini,  $T_1$  tranzistoru doyma bölgesi sınırına kadar sürüldüğünde alır. Bu durum için



Şekil-2.33. Yüke doğrudan bağlanmış bir ortak emetörlü devre, kolektör sükûnet akımı kaynağı ile birlikte .

$$V_{C(min)} = I_{C(sat)} \cdot R_E + V_{CE(sat)}$$

$$I_y = V_{C(min)} / r_y \text{ ve } I = I_y + I_{C(sat)}$$

yazılabilir. Bu bilgilerle,

$$V_{C(min)} = \frac{[I \cdot R_E + V_{CE(sat)}] \cdot r_y}{r_y + R_E}$$

$$= 1,98 \text{ V}$$

elde edilir. Çıkış geriliminin iki tarafa doğru değişim aralığının eşit olabilmesi için kolektör sükûnet geriliminin

$$V_{CQ} = (V_{CE(max)} + V_{CE(min)}) / 2$$

koşulunu sağlaması, yani değerinin

$$V_{CQ} = (19,8 + 1,98) / 2 = 10,89 \text{ V}$$

olması gerekir. Buradan, sükûnet halinde yükten akan akım

$$I_{yQ} = V_{CQ}/r_y = 10,89/10k = 1,089 \text{ mA}$$

tranzistorun sükûnet akımı

$$I_{CQ} = I - I_{yQ} = 1,98 - 1,089 = 0,891 \text{ mA}$$

bu akım için gerekli baz-emetör gerilimi

$$\begin{aligned} V_{BEQ} &= V_T \cdot \ln(I_{CQ}/I_s) \\ &= 25 \cdot 10^{-3} \cdot \ln(0,891 \cdot 10^{-3}/5 \cdot 10^{-14}) = 0,590 \text{ V} \end{aligned}$$

bu çalışma noktasının sağlanması için gerekli baz kutuplama gerilimi

$$V_{BQ} = V_{BEQ} + V_{EQ} = 0,590 + 0,891 = 1,48 \text{ V}$$

bulunur.  $I_{CQ} = 0,891 \text{ mA}$  için  $r_e = 28 \text{ ohm}$  olduğundan devrenin küçük işaret giriş direnci

$$r_i = \beta_F (R_E + r_e) = 100 \cdot (1000 + 28) = 102,8 \text{ k ohm}$$

çıkar (yukardaki hesaplarda baz akımlarının kolektör akımları yanında ihmal edilebilecek kadar küçük olduğu kabul edilmiş ve Early olayının  $\beta_F$ ,  $I_s$  ve tranzistorların çıkış direnci üzerindeki etkileri gözardı edilmiştir. Bu parametreler için  $V_{AF} = 100 \text{ V}$  ile hesaplanacak değerleri kullanılarak hesaplar yeniden yapılırsa sonuçlar arasındaki farkın eleman değerlerinin toleransları içinde kaldığı; dolayısı ile yapılan ihmallerin geçerli olduğu görülür).

Akım kaynağının  $I$  akımını belirleyen  $R_I$  direnci ise

$$R_I = (V_{CC} - V_{BE2})/I \cdot [1 + (2/\beta_{F2})] \approx (V_{CC} - V_{BE2})/I$$

$$V_{BE2} = V_T \cdot \ln(1,98 \cdot 10^{-3}/1 \cdot 10^{-15}) = 0,708 \text{ V}$$

$$R_I = (20 - 0,708)/1,98 \cdot 10^{-3} = 9,74 \text{ k ohm}$$

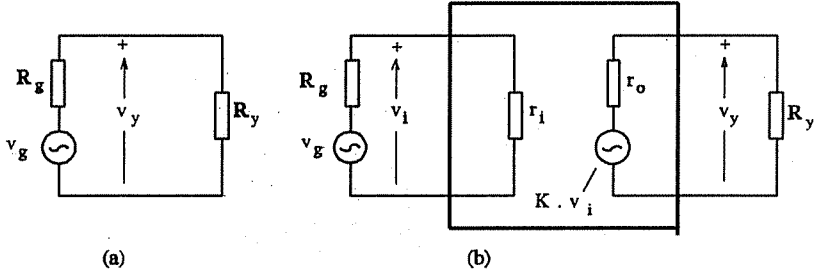
bulunur.

## 2.2.2. Emetör Çıkışlı Devre

Bipolar tranzistorlu elektronik devrelerde ve tümdevrelerde çok kullanılan temel devrelerden biri de emetör çıkışlı devredir. **Giriş direnci çok büyük** ve **çıkış direnci çok küçük** olan bu devrenin, gerilim kazancının - yaklaşık olarak - "+1" olmasına rağmen yaygın olarak kullanılmasının nedeni, büyük iç dirençli bir işaret kaynağı ile küçük değerli bir yük direnci arasında bir "empedans transformatörü" olarak kullanılabilmesidir. Şekil-2.34(a) daki gibi, iç direnci  $R_g$  olan bir kaynağın, değeri  $R_y$  olan bir yüke doğrudan doğruya bağlanması halinde yükün uçlarına gelen gerilim

$$v_y = v_g \cdot \frac{1}{1 + (R_g/R_y)} \quad (2.49)$$

dir ve  $(R_g/R_y)$  oranı büyüdükçe  $v_y$  küçülür. Şekil-2.34(b) de ise yük kaynağa, giriş direnci  $r_i$ , çıkış iç direnci  $r_o$  ve kazancı  $K$  olan bir gerilim kuvvetlendiricisi aracılığı ile bağlanmıştır. Bu durumda yükün uçlarındaki gerilim



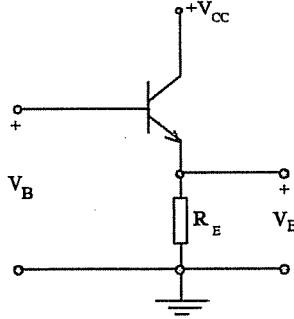
Şekil-2.34. Yükün gerilim kaynağına (a) doğrudan doğruya, (b) bir gerilim kuvvetlendiricisi aracılığı ile bağlanması.

$$v_y = v_g K \frac{1}{(1 + R_g/r_i)} \frac{1}{1 + (r_o/R_y)} \quad (2.50)$$



bulunur ve  $r_i \gg R_g$  ve  $r_o \ll R_y$  koşulları sağlanıyorsa  $K=+1$  için  $v_y \approx v_g$  olur; yani **yükün kaynağa doğrudan bağlanması haline göre**  $[1+(R_g/R_y)]$  defa büyür. Böylece, dirençler arasında uygun koşulların sağlanması ile **dolaylı** bir kazanç sağlanmış olur.

Emetör çıkışlı devre en yalın hali ile Şekil-2.35 de verilmiştir. Devrede kolektör genellikle şekilde görüldüğü gibi doğrudan, doğru akım besleme kaynağına bağlanır. Ancak, bazı durumlarda kolektörden de bir çıkış alınması yahut uç durumlarda akımın sınırlandırılması gibi gerekçelerle kolektör ucu ile besleme kaynağı arasına da bir direnç bağlanması gerekebilir. Ancak bu durum, çıkış geriliminin tepeden tepeye değişim alanının küçülmesi dışında, aşağıda incelenmiş olan küçük işaret davranışlarında herhangi bir değişikliğe neden olmaz.



Şekil-2.35. Emetör çıkışlı devre.

Tranzistor lineer aktif bölgede bulunacak şekilde bir  $V_B$  gerilimi ile kutuplanmış olup  $V_E = V_B - V_{BE}$  dir. Yani çıkış gerilimi giriş gerilimini daima  $V_{BE}$  farkı ile **izler**. Bu nedenle devreye **emetör izleyicisi (emitter follower)** da denir.

Emetör çıkışlı devrede giriş gerilimi ile çıkış gerilimi arasındaki yukarıda verilmiş olan ilişki

$$V_E \approx I_C R_E, \quad V_B \approx I_C R_E + V_T \ln \frac{I_C}{I_S}$$

bağıntılarından yararlanılarak

$$V_B = V_E + V_T \ln \frac{V_E}{R_E I_S}$$

şeklinde yeniden yazılıp buradan, baz gerilimindeki küçük bir değişimin emetör gerilimini ne kadar değiştireceğini ifade etmek üzere  $V_E$  nin  $V_B$  ye göre türevi, yani gerilim kazancı hesaplanırsa,

$$K_v = \frac{dV_E}{dV_B} = \frac{1}{1+(V_T/V_E)} = \frac{1}{1+(r_e/R_E)} \quad (2.51)$$

$$R_E \gg r_e \text{ ise ; } K_v \approx +1$$

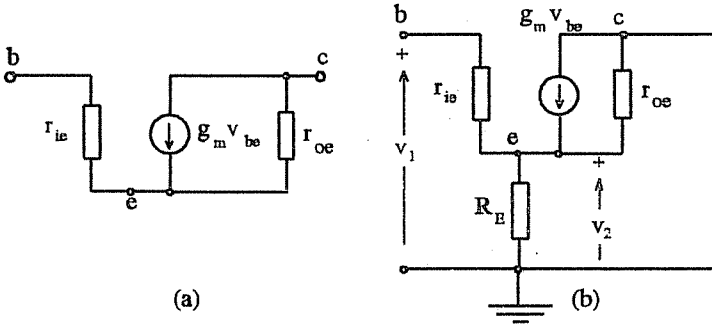
elde edilir. Küçük değişimler için çıkartılmış olan bu bağıntı, devrenin küçük işaret eşdeğeri yardımı ile de elde edilebilir. Bu amaçla Şekil-2.36 da verilmiş olan eşdeğer devrede tranzistor  $r_{ie} = \beta_F r_e$ ,  $g_m = I/r_e$  ve  $r_{oe}$  parametreleri ile temsil edilmiştir. Eşdeğer devreden  $v_2$  çıkış gerilimi,  $r_{oe}$  nin, paralel geldiği  $R_E$  direnci yanında genellikle çok büyük olduğu, yani  $(R_E/r_{oe}) \approx R_E$  kabul edilebileceği göz önünde bulundurulur

$$\begin{aligned} v_2 &= \left( i_1 + \frac{1}{r_e} v_{be} \right) R_E = \left( \frac{v_{be}}{\beta_F r_e} + \frac{v_{be}}{r_e} \right) R_E \\ &= v_{be} R_E \frac{1}{r_e} \left( \frac{1}{\beta_F} + 1 \right) \approx v_{be} R_E \frac{1}{r_e} \end{aligned} \quad (2.52)$$

elde edilir. Devrede  $v_{be} = v_1 - v_2$  olduğu göz önünde bulundurulur yukardaki bağıntı yeniden düzenlenirse buradan gerilim kazancı kolayca hesaplanabilir:

$$v_2 = (v_1 - v_2) \frac{R_E}{r_e} \quad (2.53)$$

$$K_v = \frac{v_2}{v_1} = \frac{1}{1 + (r_e / R_E)}$$



Şekil-2.36. (a) Tranzistorun ortak emetörlü küçük işaret eşdeğeri (basitleştirilmiş), (b) Emetör çıkışlı kuvvetlendiricinin eşdeğeri.

Devrenin giriş direnci ise, (2.52) bağıntısından yararlanılarak

$$\begin{aligned} v_1 &= v_{be} + v_2 = v_{be} [1 + (R_E / r_e)] \\ &= i_1 \beta_F r_e [1 + (R_E / r_e)] \end{aligned} \quad (2.54)$$

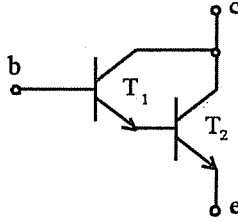
$$r_i = \frac{v_1}{i_1} = \beta_F (r_e + R_E)$$

bulunur.

Görüldüğü gibi bir emetör çıkışlı devre, özellikle büyük bir  $R_E$  direnci ile kurulmuş olması halinde, bunun  $\beta_F$  katı mertebesinde, **çok büyük** bir giriş direncine sahip olacaktır. Bu büyük giriş direnci, devrenin bir önceki kata doğrudan bağlanmayıp  $V_B$  geriliminin bir baz kutuplama devresi ile elde edilmiş olması halinde, kutuplama devresinin eşdeğer direncinin paralel

gelmesi nedeni ile küçülecektir. Bu tür, bir önceki kata kondansatörle bağlanmış olan devrelerde giriş direncinin kutuplama devresi nedeni ile küçülmemesi, özel kutuplama düzenleri ile sağlanabilir.

Belirli bir  $R_E$  direncine sahip olan emetör çıkışlı bir devrenin giriş direncinin büyüklüğünün yeterli olmaması halinde giriş direncini daha da büyütmek için en çok kullanılan yöntem, tranzistörün Şekil-2.37 de görüldüğü şekilde bağlanmış iki tranzistörden oluşan yapı ile değiştirilmesidir. **Darlington montajı** adı verilen bu yapının çıkış akımı ( $T_1$  ve  $T_2$  nin kolektör akımlarının toplamı) ile giriş akımının ( $T_1$  in baz akımının) oranı olan eşdeğer  $\beta_F$  değerinin



Şekil-2.37. Darlington montajı.

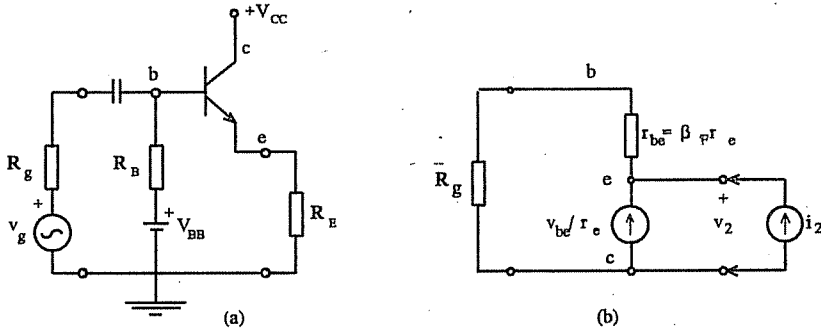
$$\beta_F = \beta_{F1} + (\beta_{F1} + 1) \cdot \beta_{F2} \approx \beta_{F1} \cdot \beta_{F2} \quad (2.55)$$

olacağı kolayca görülebilir.

Bir emetör çıkışlı devrede çıkış direncinin ( $R_E$  yükünün gördüğü direncin), kuvvetlendiriciyi süren işaret kaynağının  $R_g$  iç direnci ile baz kutuplama devresinin  $R_B$  eşdeğer direnci de hesaba katılarak bulunması için, eşdeğer devrede Şekil-2.38 de görüldüğü gibi çıkışa bir  $i_2$  akım kaynağı bağlandıktan sonra bunun çıkış uçlarında meydana getirdiği  $v_2$  bulunup bunlar oranlanmalıdır:

$$\begin{aligned}
v_2 &= \left(i_2 + \frac{v_{be}}{r_e}\right) (\beta_F r_e + \bar{R}_g), & \bar{R}_g &= R_g // R_B \\
v_{be} &= -\left(i_2 + \frac{v_{be}}{r_e}\right) \beta_F r_e, & v_{be} &= \frac{-i_2 r_e \beta_F}{(1 + \beta_F)} \\
v_2 &= i_2 (\beta_F r_e + \bar{R}_g) \frac{1}{(1 + \beta_F)} \approx i_2 \left(r_e + \frac{\bar{R}_g}{\beta_F}\right) \\
r_o &\approx r_e + \frac{\bar{R}_g}{\beta_F}
\end{aligned} \tag{2.56}$$

Elde edilen bağıntı, çıkış direncinin ilk terim nedeni ile büyük sükûnet akımlarında daha küçük olacağını, ayrıca işaret kaynağı iç direncinin  $\beta_F$  de birine eşit bir bileşene sahip olduğunu gösterir.

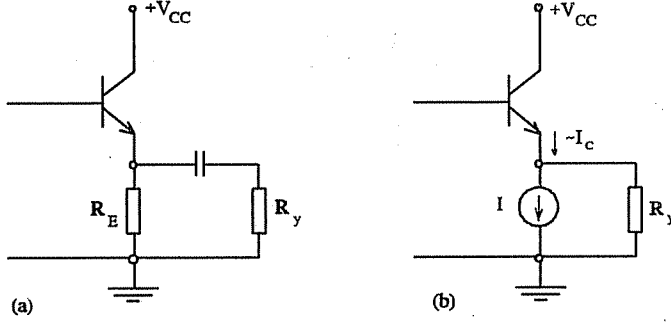


Şekil-2.38. (a) Emetör çıkışlı devrenin işaret kaynağı ve kutuplama devresi ile şeması, (b) çıkış direncinin hesabında yararlanılan eşdeğer devre.

Devrenin ideal bir gerilim kaynağından sürülmesi halinde çıkış direncinin  $r_o = r_e$  olacağı açıktır.

Emetör çıkışlı bir kuvvetlendiricinin yükü bazı durumlarda doğrudan doğruya  $R_E$  direncidir. Yahut  $R_E$  tranzistörün emetör doğru akımının yolunu tamamlama ve çalışma noktasını belirleme görevini yapar, asıl yük çıkışa Şekil-2.39(a) da görüldüğü gibi bir kondansatör aracılığı ile bağlanır. Bu durumda toplam değişken işaret yükünün  $R_E$  ile  $R_y$  nin paralel eşdeğeri

olacağı, yukarıda çıkartılmış olan giriş direnci ve kazanç ifadelerinde  $R_E$  yerine bu eşdeğer direncin konulması gerekeceği açıktır.



Şekil-2.39. Emetör çıkışlı devrede (a) yükün kondansatörle bağlanması, (b) akım kaynağı doğrudan bağlama.

Kuvvetlendiricinin doğru gerilimler veya çok yavaş değişen işaretler için de kullanılabilmesi için bağlama kondansatöründen kurtulmak gerekir. Yüke doğrudan doğruya bağlanması gereken emetör çıkışlı devreler için sıkça yararlanılan bir yöntem Şekil-2.39(b) de gösterilmiştir. Bu durumda tranzistörün  $|I_E^0| \approx I_C$  sükûnet akımının bir bölümü  $I$  akım kaynağı üzerinden, kalan kısmı ise  $R_y$  yük direnci üzerinden akar ve çıkış ucunun sükûnet gerilimi

$$V_E = (I_C - I) \cdot R_y$$

olur. Baz kutuplama geriliminin ise  $(V_E + V_{BE})$  değerinde olması gereği açıktır. Tranzistörün girişine uygulanmış olan gerilim arttırılırsa emetör akımı artar, akım kaynağının akımı değişmeyeceğinden yük direncinden akan akım ve buna bağlı olarak çıkış gerilimi artar. Tranzistörün girişine yeterince büyük bir gerilim uygulanması halinde çıkış gerilimi alabileceği en büyük değer olan  $V_{E(max)} = V_{CC} - V_{CE(sat)}$ 'a ulaşır<sup>11</sup>. Giriş gerilimi azaltıldığında ise

<sup>11</sup> Devre genellikle olduğu gibi, aynı besleme kaynağından beslenen bir kuvvetlendiricinin çıkışından sürülüyorsa, bazına gelebilecek en büyük gerilim  $V_{CC}$  olacağından, çıkış gerilimi en fazla  $V_{CC} - V_{BE}$  değerine kadar yükselebilir

emetör gerilimi bununla birlikte,  $V_{BE}$  farkı ile azalır. Bunun sonucu olarak yük direncinden akan akım küçülür. Tranzistorun akımı  $I$  akımına eşitlendiğinde yükten akan akım ve dolayısı ile çıkış gerilimi sifıra düşer<sup>12</sup>. Çıkış geriliminin minimum değeri -yaklaşık olarak- sıfır, maksimum değeri  $V_{E(max)}$  olduğuna göre çıkış geriliminin iki tarafa doğru değişim aralığının eşit olabilmesi için sükûnet geriliminin ve sükûnet akımının

$$V_{EQ} = \frac{V_{E(max)}}{2} = \frac{V_{CC} - V_{CE(sat)}}{2} \quad (2.57)$$

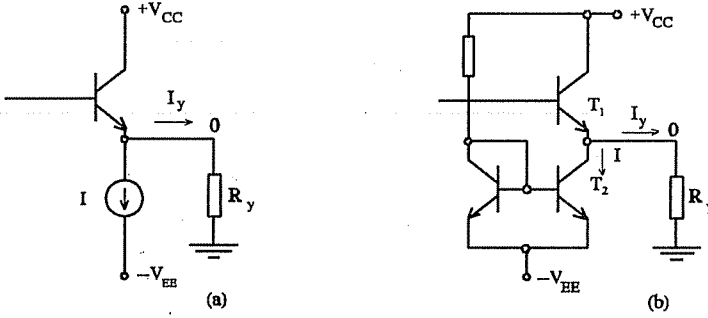
$$I_{EQ} = I + I_{yQ} = I + \frac{V_{EQ}}{R_y}$$

olması gerekir. Bu çıkış sükûnet geriliminin sağlanabilmesi için baz kutuplama geriliminin  $V_{BQ} = V_{EQ} + V_{BE}$  değerinde olması gerektiği açıktır.

Emetör çıkışlı devre bir doğru gerilim kuvvetlendiricisinin çıkış katı olarak kullanıldığında genellikle çıkış geriliminin sükûnet değerinin **sıfır** olması istenir. Bu koşulun sağlanması halinde çıkış geriliminin hem pozitif yönde, hem negatif yönde değişebilmesi için referansa göre negatif olan, ikinci bir doğru gerilim kaynağının kullanılması zorunludur. Şekil-2.40(a) da devrenin prensip şeması ve Şekil-2.40(b) de akım kaynağı olarak basit bir tranzistorlu akım kaynağı kullanılması halinde devrenin alacağı şekil gösterilmiştir. Bu devrede, girişin en fazla  $V_{CC}$  değerinde bir gerilimle sürüleceği kabul edilirse; 11 ve 12 numaralı dip notlarda belirtilmiş olan hususlar değerlendirilerek çıkış gerilimi için mümkün olan en yüksek değer  $V_{E(max)} = V_{CC} - V_{BE1}$  ve en düşük değer  $V_{E(min)} = -V_{EE} + V_{BE2}$  yazılabilir.  $T_1$  tranzistorunun emetöründen dışarıya doğru akan akım, daima  $I$  kaynak akımı ile  $I_y = V_E / R_y$  yük akımının toplamına eşittir. Giriş geriliminin sükûnet değerinden daha büyük değerleri için, sükûnette sıfır olmasını öngördüğümüz  $V_E$  gerilimi pozitif olacağından yük akımı da pozitifdir. Giriş

---

<sup>12</sup> Akım kaynağı olarak örneğin Şekil-2.5 deki gibi bir devre kullanılması halinde çıkış gerilimi en fazla, akım kaynağı tranzistorunun kolektör-emetör geriliminin doyma bölgesine girme sınırı olan  $V_{BE}$  değerine kadar düşebilir.



Şekil-2.40 Emetör çıkışlı devrede çıkış sükûnet geriliminin sıfır yapılması; (a) prensip şeması, (b) devre şeması.

geriliminin sükûnet değerinden daha küçük değerleri için  $V_E$  negatif olacağından, gerilim negatif yönde arttırıldıkça tranzistorun emetör akımı küçülür ve sonunda tranzistor kesime girer. Bu durumda çıkış gerilimi alabileceği en düşük değere sahip olup  $V_E = -I.R_y$  dir. Bu değer,  $V_{EE}$  kaynağının belirlediği ve yukârda belirtilmiş olan  $V_{E(min)}$  değerine kadar düşebilmesi için  $I$  kaynak akımının

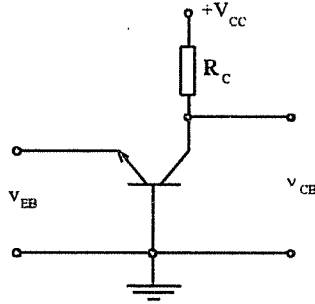
$$I = \frac{|-V_{EE} + V_{BE2}|}{R_y}$$

koşulunu sağlaması gerekir. Akımın bu değerden küçük olması halinde çıkış geriliminin  $V_{E(min)}$  değerine kadar düşmeyeceği, büyük olması halinde ise tranzistorun kesime kadar sürülemediği (yani sükûnet akımının gerektiğinden fazla olduğu, dolayısı ile gereksiz fazladan güç sarfiyatı olacağı) kolayca görülebilir.



### 2.2.3. Ortak Bazlı Devre

Emetör çıkışlı devrenin aksine, **giriş direnci çok küçük, çıkış direnci çok büyük** olan bir kuvvetlendirici gerektiğinde prensip şeması Şekil-2.41 de verilmiş olan ortak bazlı devreden yararlanır. Giriş ucu emetör, çıkış ucu kolektör olan ortak bazlı devrede akım kazancı  $\alpha_F \approx 1$  dir. Bu devreden, ideal olmayan (sonlu bir paralel iç dirence sahip olan) bir akım

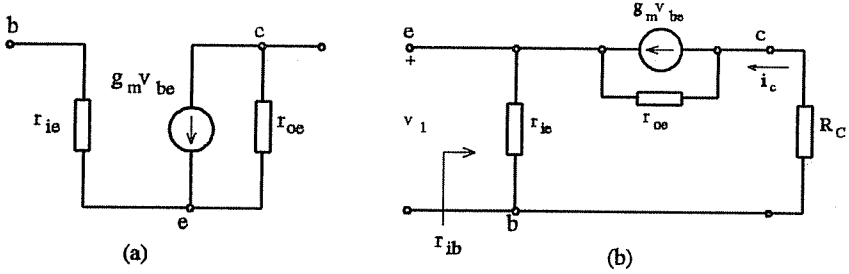


Şekil-2.41. Ortak bazlı devrenin prensip şeması.

kaynağı ile büyük değerli bir yükün sürülmesi gerektiğinde bir empedans transformatörü olarak yararlanılabileceği, emetör çıkışlı devrenin gerekçesi anlatılırken yapılan akıl yürütmeye paralel bir yol izlenerek anlaşılabilir. Ortak bazlı devrenin yararlı olduğu bir başka alan da yüksek frekans kuvvetlendiricileridir. Ortak emetörlü veya emetör çıkışlı devrede çıkış ucu ile giriş ucu arasında kaçınılmaz olarak bir kapasite (bir jonksiyon kapasitesi) bulunmasına karşılık ortak bazlı devrede böyle bir kapasitenin bulunmaması, yüksek frekanslarda çıkış-giriş kapasitesi üzerinden oluşan geribeslemenin bazı durumlarda ortaya çıkardığı olumsuzluklardan kurtulmak bakımından önemli bir avantajdır.

Lineer aktif bölgede kutuplanmış bir ortak bazlı devrenin küçük işaret eşdeğeri, daha yaygın olarak kullandığımız ortak emetörlü devre parametreleri ( $\beta_F$ ,  $r_{ie}$ ,  $r_{oe}$ ) cinsinden çizilebilir (Şekil-2.42).

Bu eşdeğer devreden,  $r_{oe}$  çıkış direncinin devredeki öteki dirençlere göre çok büyük olması nedeni ile ihmal edilebileceği varsayımı ile yapılan basitleştirme ile, gerilim kazancı kolayca hesaplanabilir:



Şekil-2.42. (a) ortak emetörlü devre küçük işaret eşdeğeri, (b) bu eşdeğer yardımı ile elde edilmiş ortak bazlı devre eşdeğeri.

$$\begin{aligned}
 v_{be} &= -v_1 \\
 v_2 &= -R_C \cdot i_c \\
 i_c &= g_m \cdot v_{be} = -g_m \cdot v_1 \\
 K_v &= \frac{v_2}{v_1} = +g_m \cdot R_C
 \end{aligned} \tag{2.58}$$

Elde edilen sonuç, ortak bazlı devre ile sağlanan gerilim kazancının, aynı çalışma noktasına (dolayısı ile aynı parametre değerlerine) sahip bir ortak emetörlü devre ile sağlanacak gerilim kazancı ile aynı değerde, ancak **pozitif işaretli** olduğunu (çıkış işaretindeki değişimlerin giriş işaretindeki değişimlerle aynı yönde, başka bir deyişle periyodik işaretler için çıkış geriliminin giriş gerilimi ile **aynı fazda** olduğunu) gösterir.

Devrenin giriş direnci hesaplanırsa,

$$r_{ib} = \frac{v_1}{i_e} = \frac{\beta_F \cdot r_e}{1 + \frac{\beta_F \cdot r_e}{r_e}} \approx r_e \tag{2.59}$$

bulunur ki bu sonuç, ortak bazlı devrenin küçük işaret giriş direncinin, aynı çalışma noktasında çalışan ortak emetörlü devrenin giriş direncine göre  $\beta_F$  defa küçük olduğunu gösterir.

Ortak bazlı devrenin çıkış direnci hesaplanırken eşdeğer devredeki  $r_{oe}$  bileşeninin ihmal edilmemesi gerektiği açıktır. Bu ihmal yapılmadan, devrenin ideal bir gerilim kaynağı yahut küçük iç dirençli bir kaynak ile sürülürkenki çıkış direnci Şekil-2.42(b) deki eşdeğer devre yardımı ile hesaplanırsa,  $r_{oe}$  ye eşit olduğu sonucuna varılır. Devrenin ideal bir akım kaynağı yahut büyük iç dirençli bir kaynak tarafından sürülmesi halinde ise çıkış direnci yaklaşık olarak  $\beta_F \cdot r_{oe}$  çıkar, yani çok büyüktür.

Aşağıda bir bipolar tranzistor için üç temel devreye (ortak emetörlü, emetör çıkışlı ve ortak bazlı devrelere) ilişkin önemli özellikler, aynı çalışma noktası ve devrenin ideal bir gerilim kaynağı ile sürülmesi hali için, karşılaştırmalı olarak verilmiştir:

	<u>Ortak E.</u>	<u>E. çıkışlı</u>	<u>Ortak B.</u>
<i>Giriş direnci:</i>	$\beta_F \cdot r_e$	$\beta_F(r_e + R_E)$	$r_e$
<i>Çıkış direnci:</i>	$r_{oe}$	$r_e$	$r_{oe}$
<i>Gerilim kazancı:</i>	$-g_m R_c$	$\approx +1$	$+g_m R_c$
<i>Akım kazancı:</i>	$\beta_F$	$\beta_F$	$\approx -1$

#### 2.2.4. Emetör Bağlamalı Devre

Günümüzde bipolar tranzistorlu devrelerde, özellikle tümdevrelerde en çok kullanılan temel kuvvetlendirici yapısı, emetör bağlamalı devre (yahut biçimi nedeni ile verilen adla "uzun kuyruklu devre")dir. Emetör bağlamalı devrenin daha önce incelediğimiz tek bir tranzistorla gerçekleştirilen temel yapılara göre biraz daha karmaşık olmasına rağmen çok yaygın olarak kullanılmasının bazı önemli nedenleri vardır:

- Köprüleme kondansatörü gerektirmeden kat başına yüksek bir gerilim kazancı sağlar.

- Bağlama kondansatörü gerektirmeden, doğrudan bağlamalı çok katlı kuvvetlendiricilerin gerçekleştirilmesine uygundur.

- Bu iki özellik, yani **kondansatör gerektirmemesi** nedeni ile tümdevrelerde kullanılmaya çok elverişlidir.

- Sıcaklığa karşı duyarlılığı küçüktür.

- Devrenin doğal olarak iki giriş ucu vardır ve çıkış gerilimi bu iki uç arasındaki gerilimle orantılıdır; yani devre bir **fark kuvvetlendiricisi (diferansiyel kuvvetlendirici)** dir.

- Benzer şekilde, çıkış tarafında da biribiri ile zıt fazda ve eşit iki çıkış gerilimi (diferansiyel çıkış) elde etme olanağı vardır.

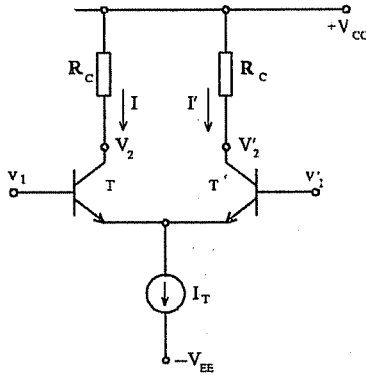
- Devre sıfır frekanstan (doğru gerilimden) yüksek frekanslara kadar düzgün bir frekans karakteristiğine sahiptir.

- Bütün bu özellikleri nedeni ile emetör bağlamalı devre bipolar tranzistorlu lineer tümdevrelerin temel yapı taşı oluşturur.

- Ayrıca, günümüzün en önemli bipolar tranzistorlu sayısal (dijital) devre türü olan **emetör bağlamalı lojik (ECL)** ailesinin temel yapı taşı da emetör bağlamalı devredir.

Bir emetör bağlamalı devre en yalın hali ile Şekil-2.43 de verilmiştir. T ve T' tranzistorları ile kolektör yük dirençleri birbirinin eşidir. Devrenin giriş uçlarının sükûnet gerilimlerinin "sıfır" olmasını sağlamak amacı ile emetörlere bağlı olan  $I_T$  akım kaynağının alt ucu, referansa göre negatif bir  $V_{EE}$  gerilim kaynağına bağlanmıştır<sup>13</sup>. Devrenin akımının bir akım kaynağı tarafından belirlenmiş olması nedeni ile sükûnet akımının sıcaklığa karşı duyarlılığı akım kaynağı tarafından belirlenir ve genellikle küçüktür.

$V_I = V'_I = 0$  iken (sükûnet halinde), tranzistorların  $\beta_F$  lerinin yeterince büyük, yani kolektör akımlarının yaklaşık olarak emetör akımlarına eşit olduğu göz önünde bulundurularak  $I = I' \approx I_T/2$  yazılabilir. Bu durumda kolektör gerilimleri de birbirine eşit ve



Şekil-2.43. Emetör bağlamalı devre.

<sup>13</sup> Giriş uçlarının sükûnet gerilimlerinin sıfır olması gereği yoksa, akım kaynağının alt ucu referansa bağlanarak devre tek bir  $V_{CC}$  gerilim kaynağı ile beslenebilir. Bu durumda giriş uçlarının uygun bir pozitif kutuplama gerilimi ile kutuplanmalarının gerekeceği açıktır.

$$V_2 = V_2' = V_{CC} - R_C I = V_{CC} - R_C \frac{I_T}{2} \quad (2.60)$$

olup diferansiyel çıkış sükûnet gerilimi (devrenin iki çıkış ucunun gerilimleri arasındaki fark)  $V_o = V_2 - V_2' = 0$  dır.

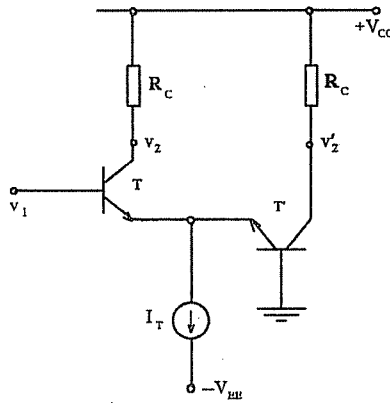
#### 2.2.4.1. Fark İşaret Kazancı (Diferansiyel Kazanç)

Görüldüğü gibi emetör bağlamalı devrenin, daha önce incelenmiş olan temel devrelerden farklı olarak iki tane giriş ucu ve iki tane çıkış ucu vardır. Giriş uçlarından birinin gerilimi (örneğin  $v_1$ ) sıfır iken öbür uca bir  $v_1$  işaret gerilimi uygulandığında bu, çıkış uçlarında  $v_2$  ve  $v_2'$  gibi iki çıkış geriliminin doğmasına neden olur. Devrenin çıkış gerilimi olarak, **iki çıkış ucunun arasındaki** ( $v_2 - v_2'$ ) gerilimi de kullanılabilir. Çıkış uçları arasındaki gerilimlerin **farkına** eşit olan bu gerilime devrenin **diferansiyel çıkış gerilimi** denir. Devrenin iki ucuna birden işaret uygulanması halinde çıkış uçlarında meydana gelecek gerilim değişimleri -genliklerin devrenin **lineer sayılabileceği** kadar küçük olması koşulu ile- süperpozisyon ilkesi gereğince, giriş gerilimlerinin ayrı ayrı uygulandıkları haldeki çıkış gerilimlerinin toplamı olarak hesaplanabilir. Devrenin giriş gerilimi olarak giriş uçları **arasındaki** gerilim (yani giriş uçlarının herbirinin referansa göre gerilimlerinin **farkı**) alınırsa buna devrenin **diferansiyel giriş gerilimi** adı verilir. Bu açıklamalara göre emetör bağlamalı bir kuvvetlendirici için çeşitli kazanç tanımları yapılabilir. Bunlardan en önemli olan ve daha çok kullanılanlar, **diferansiyel girişten çıkışların herbirine** veya **diferansiyel girişten diferansiyel çıkışa** olan kazançlardır.

Bir emetör bağlamalı kuvvetlendiricinin diferansiyel kazancı, devrenin küçük işaret eşdeğer devresi yardımı ile kolayca hesaplanabilir. Kazanç hesabı aşağıda, devrenin davranış mantığının daha iyi anlaşılmasına yardımcı olacak bir başka yoldan yapılacaktır. Bunun için devre, Şekil-2.44 de görüldüğü gibi, bir emetör çıkışlı devre ile bunun çıkışına bağlanmış bir ortak bazlı devre şeklinde ele alınacak ve küçük işaret özellikleri (gerilim

kazancı, giriş direnci v.b.) bu temel devreler için bulunmuş olan sonuçlardan yararlanılarak bulunacaktır:

Önce devredeki  $T'$  tranzistorunun bazını referansa bağlayarak devrenin  $T$  tranzistorunun bazından,  $v_1$  işaret gerilimi ile sürüldüğünü kabul edelim.  $I_T$  ideal bir akım kaynağı ise iç direnci sonsuz olduğundan devrenin küçük işaret özelliklerini etkilemez. Emetör çıkışlı olarak gördüğümüz  $T$  tranzistorunun emetör ucuna bağlı olan yük, emetöründen sürülen (ortak



Şekil-2.44. Emetör bağlamalı devrenin bir emetör çıkışlı devre ile bir ortak bazlı devrenin art arda bağlanması ile oluşturulması.

bazlı)  $T'$  tranzistorunun giriş direnci olan  $r_e$  dir. Emetör çıkışlı devre için çıkartmış olduğumuz (2.51) bağıntısında yük direnci olarak bu değer kullanılırsa  $T$  nin **bazından emetörüne gerilim kazancı**,  $T$  ve  $T'$  nin kolektör sükunet akımlarının, dolayısı ile  $r_e$  parametrelerinin eşit olduğu göz önünde bulundurulur,

$$K_{(be)} = +\frac{1}{2}$$

bulunur. Ortak bazlı  $T'$  tranzistorunun emetöründen kolektörüne gerilim kazancı ise, (2.58) bağıntısı gereğince

$$K_{(e'c')} = +g_m R_C = +\frac{R_C}{r_e}$$

dir. O halde T tranzistorunun bazından T' tranzistorunun kolektörüne gerilim kazancı bu iki kazancın çarpımı, yani

$$K' = \frac{v_2'}{v_1} = +\frac{R_C}{2.r_e} \quad (2.61)$$

olur.

Devredeki T tranzistoru, emetöründe T' tranzistorunun giriş direnci olan  $r_e$  direnci, kolektöründe de  $R_C$  direnci bulunan bir ortak emetörlü devre olarak da, bazına uygulanmış olan  $v_1$  gerilimini (2.44) bağıntısı gereğince

$$K = \frac{v_2}{v_1} = -\frac{R_C}{r_e+r_e} = -\frac{R_C}{2.r_e} \quad (2.62)$$

kazancı ile kendi kolektörüne taşır. Böylece, T tranzistorunun bazından  $v_1$  gerilimi ile sürülen bir emetör bağlamalı kuvvetlendiricide T ve T' tranzistorlarının kolektörlerindeki çıkış gerilimlerinin,

$$v_2 = -\frac{R_C}{2 r_e} \cdot v_1 \quad v_2' = +\frac{R_C}{2 r_e} \cdot v_1 \quad (2.63)$$

olacağı sonucuna varılır. Bu bağıntılar devrenin girişlerinin birinden sürülmesi halinde **eşit fakat zıt fazda** iki çıkış işareti vereceğini gösterir.

Devrenin  $v_1$  giriş geriliminin  $i_c$  ve  $i'_c$  akımları üzerindeki etkilerini belirleyen **eşdeğer geçiş iletkenliklerinin** de



$$\bar{g}_m = \frac{i_c}{v_1} = \frac{1}{2 r_e} \quad \bar{g}'_m = \frac{i'_c}{v_1} = -\frac{1}{2 r_e} \quad (2.64)$$

olduğu kolayca görülebilir.

(2.63) ile verilmiş olan çıkış gerilimi bağıntılarından yararlanılarak T tranzistorunun bazından  $v_1$  işaret gerilimi ile sürülen bir emetör bağlamalı kuvvetlendiricinin **diferansiyel çıkış gerilimi** hesaplanırsa

$$v_{od} = (v_2 - v'_2) = -\frac{R_C}{r_e} v_1$$

bulunur. Buna göre **T nin bazından diferansiyel çıkışa gerilim kazancı**

$$K_{do} = \frac{v_{od}}{v_1} = \frac{(v_2 - v'_2)}{v_1} = -\frac{R_C}{r_e} \quad (2.65)$$

olup, çıkışın kolektörlerin birinden alınması durumundaki kazancın iki katıdır.

T tranzistorunun bazının referansa bağlanıp devrenin T'nün bazından bir  $v'_1$  işaret gerilimi ile sürülmesi hali için, benzer şekilde kolayca,

$$v_2 = +\frac{R_C}{2 r_e} v'_1 \quad v'_2 = -\frac{R_C}{2 r_e} v'_1 \quad (2.66)$$

yazılabilir.

Devrenin iki girişine küçük genlikli  $v_1$  ve  $v'_1$  işaret gerilimlerinin **birlikte** uygulanması hali için çıkış gerilimleri, genlikler küçük olduğu için **devrenin lineer varsayılabilirliği** kabulü ile, iki giriş geriliminin ayrı ayrı uygulanmaları halinde elde edilecek değerlerin **süperpozisyonu** olarak (2.63) ve (2.66) bağıntıları yardımı ile hesaplanabilir:

$$v_2 = -\frac{R_C}{2 r_e} (v_1 - v_1') \quad v_2' = +\frac{R_C}{2 r_e} (v_1 - v_1') \quad (2.67)$$

Elde edilen bağıntılar devrenin iki çıkışından elde edilen gerilimlerin, eşit genlikli fakat ters işaretli (zıt fazda) ve giriş gerilimlerinin farkı ile orantılı olacağını gösterir. Bu nedenle emetör bağlamalı devreye fark kuvvetlendiricisi (diferansiyel kuvvetlendirici) de denir. Bu bilgilerle devrenin diferansiyel girişten çıkışlardan herbirine gerilim kazancı

$$K_{di} = \frac{v_2}{(v_1 - v_1')} = -\frac{R_C}{2 r_e} \quad (2.68)$$

$$K_{di}' = \frac{v_2'}{(v_1 - v_1')} = +\frac{R_C}{2 r_e}$$

ve diferansiyel girişten diferansiyel çıkışa gerilim kazancı

$$K_{dd} = \frac{(v_2 - v_2')}{(v_1 - v_1')} = -\frac{R_C}{r_e} \quad (2.69)$$

bulunur.

Yukarda, giriş ve çıkışın değişik durumları için elde edilmiş olan bağıntıların hepsinde kazanç  $r_e$  ye, dolayısı ile tranzistorların sükûnet akımlarına bağlıdır<sup>14</sup>. Sükûnet akımlarının toplamı olan ve bir akım kaynağı tarafından sağlanan  $I_T$  akımının  $V_{CC}$  ve  $V_{EE}$  besleme kaynaklarının gerilimlerine ve sıcaklığa karşı duyarlılığı, kullanılan akım kaynağı devresinin yapısına bağlıdır ve yeterince küçük yapılabilir. Emetör bağlamalı devre için önemli bir husus da sükûnette  $I_T$  akımının iki tranzistor arasında eşit

<sup>14</sup> Bu özellik, kuvvetlendiricinin küçük işaret kazancının  $I_T$  akım kaynağının değeri ile kontrol edilmesi (veya programlanması) olanağını verir

paylaşıp paylaşılmamasıdır. Paylaşımın tamı tamına eşit olması için tranzistorların  $I_s$  akımlarının ve sıcaklıklarının eşit olması gerekir. Bu iki koşul tümdevrelerde, tranzistorların eşit geometriye olacak şekilde tasarlanmış ve birlikte gerçekleştirilmiş olmaları, ayrıca aynı bir yarıiletken kırkık (chip) üzerinde ve çok yakın konumda bulunmaları nedeni ile kendiliğinden, iyi bir şekilde sağlanır. Bununla beraber, tranzistorların parametrelerinin ve sıcaklıklarının **tamı tamına** eşit olması mümkün olmadığından, bir **dengesizlik** daima vardır. Bir diferansiyel kuvvetlendiricide giriş gerilimleri eşit yapıldığında sıfır olması beklenen fakat yukarıda açıklanan nedenlerle sıfır olmayan diferansiyel çıkış gerilimini sıfır yapmak için giriş uçları arasına uygulanması gereken gerilime kuvvetlendiricinin **giriş dengesizlik gerilimi (off-set voltage)** adı verilir. Değeri genellikle mV'lar mertebesinde olan bu gerilim, bir diferansiyel kuvvetlendiricinin **iyiliğini** belirleyen önemli kriterlerden biridir.

Elde edilen sonuçlar emetör bağlamalı devrenin kullanılacağı yerdeki gereksinmeye göre, tek girişli-tek çıkışlı, diferansiyel girişli- tek çıkışlı veya diferansiyel girişli-diferansiyel çıkışlı olarak kullanılabileceğini, elde edilen kazancın bir ortak emetörlü kuvvetlendirici ile sağlanabilecek kazanç mertebesinde olduğunu ve herhangi bir bağlama veya köprüleme kondansatörü kullanılmadığı için yukarıda hesaplanmış olan kazanç değerlerinin sıfır frekansa kadar aynı değeri koruyacağını gösterir. Bağlama ve köprüleme kondansatörleri gibi büyük kapasiteli kondansatörlere ihtiyaç bulunmaması, emetör bağlamalı kuvvetlendiricilerin **tümdevre yapılarının temel elemanlarından biri olmasının** en önemli nedenidir.

#### 2.2.4.2. Ortak İşaret Kazancı

Emetör bağlamalı devre için elde edilmiş olan (2.67) ve (2.69) kazanç bağıntılarına göre çıkışların herhangi birinden, veya çıkış uçları arasından elde edilen gerilimler giriş gerilimlerinin  $(v_i - v'_i)$  farkı ile orantılıdır. Buna göre,  $v_j$  ve  $v'_j$  gerilimleri birbirlerine eşit olmak kaydı ile

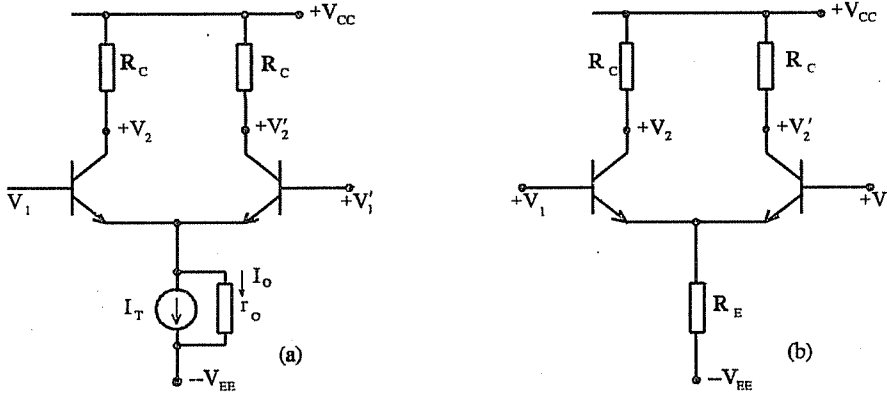
ne kadar büyük olursa olsun çıkış geriliminin sıfır olması gerekir. Ancak **gerçekte durum böyle değildir**; girişlere eşit gerilimler uygulandığında çıkışta bununla orantılı ama küçük bir çıkış geriliminin ortaya çıktığı görülür. Bu, emetörlere bağlı olan akım kaynağının ideal olmamasının, sonlu bir iç dirence sahip olmasının sonucudur.

Şekil-2.45(a) da bir emetör bağlamalı devre, emetör akımlarını sağlayan kaynağın  $r_o$  iç direnci ile birlikte gösterilmiştir. Şekil-2.45(b) de de akım kaynağı Şekil-2.3 de gösterilen yoldan, büyük değerli bir  $R_E$  direnci kullanılarak oluşturulmuş bir emetör bağlamalı devre verilmiştir. Şekil-2.45(a) daki devrede iki tranzistordan akan akımların toplamı akım kaynağının sağladığı sabit  $I_T$  akımı ile, akım kaynağının  $r_o$  iç direncinden akan ve bazlara uygulanan  $V_1 = V'_1$  gerilimi ile değişen  $I_o$  akımının toplamıdır. Bu şekilde, devrenin her iki girişine aynı bir  $V_1$  geriliminin uygulanması halinde  $V_2$  çıkış geriliminin nasıl değişeceğini, yani devrenin  $K_C$  ile göstereceğimiz **ortak işaret kazancı**'nı hesaplayabilmek için  $V_1$  gerilimi ile  $V_2$  gerilimini birbirine bağlayan bağıntının elde edilmesi gerekir:

$$\begin{aligned}
 V_2 &= V_{CC} - I_C R_C ; & I_C &= \frac{(V_{CC} - V_2)}{R_C} \\
 2I_C &= (I_T + I_o) ; & I_o &= 2I_C - I_T \\
 V_1 &= V_{BE} + V_E , & V_E &= -V_{EE} + I_o r_o \\
 V_1 &= V_T \ln \frac{I_C}{I_s} - V_{EE} + (2I_C - I_T) r_o \\
 V_1 &= V_T \ln \frac{(V_{CC} - V_2)}{R_C I_s} - V_{EE} + 2(V_{CC} - V_2) \frac{r_o}{R_C} - I_T r_o
 \end{aligned} \tag{2.70}$$

Buradan ortak işaret kazancı, yani iki girişe birden uygulanmış olan  $V_1$  geriliminin  $V_2$  çıkış gerilimini nasıl değiştireceği,  $V_2$  nin  $V_1$  e göre türevidi alındıktan sonra bağıntıda  $r_e = V_T / I_C$  konularak aşağıdaki şekilde elde edilir:

$$K_C = \frac{dV_2}{dV_1} = - \frac{R_C}{r_e + 2r_o} \approx - \frac{R_C}{2r_o} \tag{2.71}$$



Şekil-2.45. (a) Emetör akım kaynağı ideal olmayan emetör bağlamalı devre, (b) akım kaynağının büyük değerli bir dirençten yararlanılarak gerçekleştirilmesi.

Devredeki akım kaynağının Şekil-2.45 (b) de gösterildiği gibi büyük değerli bir  $R_E$  direncinden yararlanılarak gerçekleştirilmesi halinde akım kaynağının iç direnci  $R_E$  olacağından, ortak işaret kazancı

$$K_C = -\frac{R_C}{r_e + 2R_E} \approx -\frac{R_C}{2R_E} \quad (2.72)$$

olur.

Bir emetör bağlamalı devrede ortak işaret kazancı, emetördeki akım kaynağının iç direncinin (veya emetör direncinin) tipik değerleri için genellikle 1'den küçük (çok küçük) bir değere sahip olur.

Girişe küçük değerli bir diferansiyel işaretin yanısıra büyük değerli bir ortak işaret uygulandığında çıkış işaretinde ortak işaret nedeni ile ortaya çıkan bileşen, fark işaretle orantılı olan bileşen yanında yeterince küçük kalmayabilir. Bu ilişki, yani çıkışta ortak işaretin etkisinin fark işaretin etkisi yanında ne ölçüde küçük kaldığı, **ortak işareti bastırma oranı** (common

mode rejection ratio, **CMRR**) ile belirtilir:

$$\begin{aligned} CMRR &= \frac{|K_d|}{|K_c|} = \frac{R_C / 2 r_e}{R_C / (r_e + 2 R_E)} \\ &= \frac{(r_e + 2 R_E)}{r_e} = 2 \frac{R_E}{r_e} \end{aligned} \quad (2.73)$$

Kuvvetlendiricinin diferansiyel çıkışlı olarak kullanılması (çıkış işareti olarak iki tranzistorun kolektör uçları arasındaki gerilimin alınması) halinde, ortak işaret nedeni ile kolektör akımlarında ve dolayısı ile kolektör gerilimlerinde meydana gelen ve eşit olan değişimler birbirini götüreceğinden ortak işaret etkisi görülmez.

Girişe uygulanacak (yahut gelebilecek) ortak işaretle ilgili önemli bir husus, bu gerilimin pozitif yahut negatif yönde alabileceği en büyük değerdir. Devrenin giriş katının yapısına bağlı olarak bu gerilimin, giriş tranzistorlarının yahut emetörlere ve kolektörlere bağlı akım kaynağı devrelerinin tranzistorlarının lineer çalışma bölgelerinin dışına çıkmalarına sebep olabilecek değerlere ulaşmaması gerekir.

### 2.2.4.3. Diferansiyel Kuvvetlendiricinin Giriş Dirençleri

Diferansiyel kuvvetlendiricinin giriş uçlarından birinin geriliminin sabit tutulup öteki ucundan sürülmesi hali için giriş direnci, Şekil-2.44 den yararlanılarak kolayca bulunabilir. Görüldüğü gibi T tranzistorunun emetörüne bazı referansa bağlı olan T'tranzistorunun emetörü bağlanmış, yani T, T' nün ortak bazlı devredeki küçük işaret direnci olan  $r_e$  ile yüklenmiştir. Buradan, (2.42) bağıntısı yardımı ile

$$r_i = \beta_F (r_e + r_e) = 2 \cdot \beta_F \cdot r_e \quad (2.74)$$

elde edilir. Devrenin iki giriş ucu arasından diferansiyel olarak sürülmesi hali için giriş direncinin aynı değere sahip olduğu devre üzerinde akıl yürütülerek yahut küçük işaret eşdeğer devresi yardımı ile hesaplanarak görülebilir. Her iki durum için de bu direnç **diferansiyel giriş direnci** adı ile anılır.

İki girişin aynı bir işaret kaynağından sürülmesi halinde T ve T' tranzistorlarının girişleri paralel bağlanmış durumdadır. Kolektör gerilimleri de daima eşit olacak olan bu iki tranzistor, bir "eşdeğer tranzistor" ile temsil edilebilir. Akımı tranzistorların herbirinin akımının iki katına eşit olan bu "eşdeğer tranzistor"un  $r_{e(eşd)}$  parametresi, tranzistorların herbirinin  $r_e$  parametresinin yarısına eşittir. Bu eşdeğer tranzistorun emetörüne de akım kaynağının  $r_o$  iç direnci bağlıdır. Bu bilgilerle, bu duruma karşı düşen giriş direnci (**ortak işaret giriş direnci**) için

$$r_{ic} = \beta_F \cdot \left( \frac{r_e}{2} + r_o \right) = \beta_F \cdot r_o \quad (2.75)$$

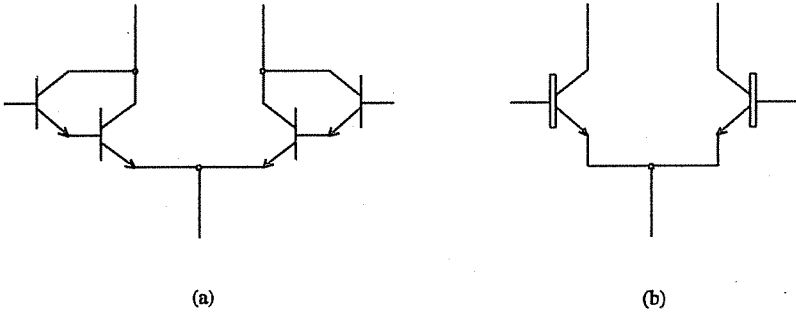
bulunur. Akım kaynağının iç direncinin yahut bunun yerine kullanılan direncin değeri genellikle büyük olduğundan, ortak işaret giriş direnci çok büyük bir değere sahip olacaktır.

Bir emetör bağlamalı kuvvetlendiricinin diferansiyel giriş direncini yahut ortak işaret giriş direncini belirleyen en önemli parametrenin, tranzistorların  $\beta_F$  parametresi olduğu (2.74) ve (2.75) bağıntılarından görülmektedir. Bu parametre ayrıca, belirli bir kolektör sükûnet akımı için tranzistorların bazlarından akıtılması gereken  $I_{BQ}$  baz kutuplama akımlarını da belirler;  $\beta_F$  ne kadar büyükse, belirli bir kolektör sükûnet akımı için giriş kutuplama akımı o kadar küçük olur. Bu nedenlerle, giriş dirençlerinin çok büyük yahut giriş kutuplama akımlarının çok küçük olmasının gerekli olduğu durumlar için yeni çözümler bulmak gerekir.

Bunlardan biri T ve T' tranzistorları yerine, Şekil-2-46 (a) da görüldüğü gibi birer darlington çifti kullanmaktır. Darlington çiftinin eşdeğer  $\beta_F$  si, çifti oluşturan tranzistorların  $\beta_F$  lerinin çarpımına eşit olduğundan, giriş direnci  $\beta_F$  defa artar, giriş kutuplama akımı ise aynı oranda azalır. Bu

çözümün bir sakıncası, devrenin iki yanı arasındaki simetrisinin daha zor sağlanması ve bunun sonucu olarak devrede meydana gelen **dengeşizliğin** temel devredesine oranla daha büyük olmasıdır.

Giriş direncini büyütmek ve giriş kutuplama akımını küçültmek için ikinci yol, giriş transistörleri olarak baz genişlikleri özel olarak çok küçük yapılmış, dolayısı ile  $\beta_F$  leri çok büyük olan **süper- $\beta$** 'lı transistörler kullanılmaktadır. Şekil-2.46(b) de özel sembolleri ile gösterilmiş olan bu transistörlerin  $\beta_F$  leri alışılmışın çok üstünde, 5 000...10 000 mertebesindedir. Süper- $\beta$ 'lı transistörlerin bir sakıncası, baz genişlikleri çok küçük olduğu için kolektör-emetör erişme geriliminin çok küçük (genellikle 1...2 V) olması ve bu nedenle devrede transistörlerin kolektör-emetör gerilimlerinin bu sınır değerin altında kalması için gerekli önlemlerin alınması zorunluluğudur. Tümdevre olarak gerçekleştirilecek emetör bağlamalı kuvvetlendiriciler bakımından ikinci bir sorun da, süper- $\beta$ 'lı transistörlerin gerçekleştirilebilmesi için devredeki öteki (normal) transistörlerin gerçekleştirilmesi için uygulanan işlemlere ek bazı işlemlerin daha uygulanmasının gerekmesidir.



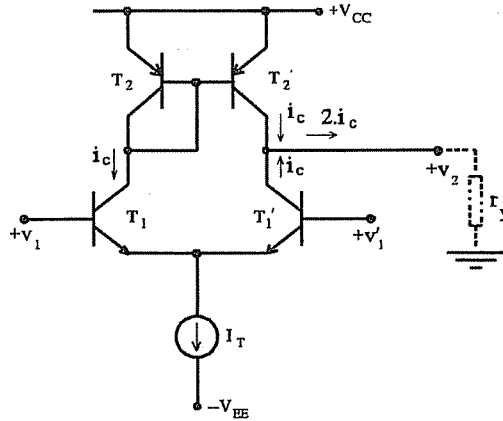
Şekil-2.46 Giriş transistörleri olarak (a) darlington çiftleri, (b) süper- $\beta$  lı transistörler kullanılmış fark kuvvetlendiricisi.

Giriş direncinin sonsuz büyük yahut giriş kutuplama akımının sıfır sayılabilecek kadar küçük olmasının gerektiği çok özel durumlar için ise giriş transistörleri yerine jonksiyonlu alan etkili transistörler (JFET'ler) yahut MOS transistörler kullanılması yoluna gidilir.



### 2.2.4.4. Emetör Bağlamalı Devrede Akım Kaynağı Yük

Emetör bağlamalı devrede de, ortak emetörlü devrede yapıldığı gibi, kolektör dirençleri yerine birer akım kaynağı kullanılabilir. Ancak devreden diferansiyel çıkış alınmayacaksa, Şekil-2.47 de görülen devreden yararlanılarak kazancın **iki katına** yükseltilmesi olanağı vardır. **Aktif yüklü** diferansiyel kuvvetlendirici olarak da anılan bu devrede  $T'_1$  tranzistorunun kolektörüne bağlanan çıkış yükü (örneğin bir sonraki katın giriş direnci)  $r_y$  ile gösterilmiştir. Giriş gerilimi sükûnet durumuna göre -örneğin-  $v_1$  kadar artırılırsa,  $T_1$  in kolektör akımı bir  $i_c$  artımı gösterir. Tranzistorların akımlarının toplamı sabit olduğundan  $T'_1$  nün akımı da  $i_c$  kadar azalır.  $T_1$  in kolektör akımındaki artım  $T_2$  ve  $T'_2$  tranzistorlarının oluşturduğu akım aynası tarafından  $T'_2$  nün kolektör akımına "yansıtılır" ve yük direncinden akan akım ( $2 i_c$ ) ve çıkış gerilimi  $v_2 = (2 i_c r_y)$  olur.  $i_c$  nin  $v_1$  cinsinden değeri (2.64) den yararlanılarak yerine konursa devrede  $T_1$  tranzistorunun girişinden  $T'_1$  tranzistorunun çıkışına gerilim kazancı



Şekil-2.47. Akım aynası ile yüklenmiş emetör bağlamalı devre.

$$K = \frac{v_2}{v_1} = \frac{r_y}{r_{el}} \quad (2.76)$$

ve devrenin diferansiyel ( $v_1-v'_1$ ) girişinden  $v_2$  çıkışına gerilim kazancı da, süperpozisyon ilkesinden yararlanılarak

$$K_{di} = \frac{v_2}{(v_1-v'_1)} = \frac{r_y}{r_{el}} \quad (2.77)$$

bulunur. Görüldüğü gibi bu kazanç değerleri devrede akım aynası kullanılmaması halinde elde edilecek olanın iki katıdır.

Buraya kadar çıkartılan bağıntılarda, tranzistorların  $V_A$  Early gerilimlerinin ve bunun sonucu olarak çıkış dirençlerinin çok büyük olduğu varsayılmıştır. Bu varsayım bir başka anlatımla, tranzistorların çıkış dirençlerinin, bu çıkışa bağlı olan yük dirençlerine göre çok büyük olduğunun kabul edilmesi demektir. Ancak bu her zaman geçerli olmayabilir. Örneğin Şekil-2.47 deki devrede, bir sonraki katın küçük işaret giriş direnci olan  $r_y$  genellikle, kolektörleri çıkış düğümüne bağlı olan  $T_1$ ' ve  $T_2$ ' tranzistorlarının çıkış dirençlerinin paralel eşdeğeri ile aynı mertebededir. Bu durum için (2.77) bağıntısında  $r_y$  yerine, çıkış düğümüne bağlı olan dirençlerin toplam paralel eşdeğerinin konulması gerekir:

$$K_{di} = \frac{(r_y // r'_{o1} // r'_{o2})}{r_{el}} \quad (2.78)$$

Şekil-2.47 de verilmiş olan devre bîpolar tranzistorlu lineer tümdevre yapılarında, örneğin işlemsel kuvvetlendiricilerde en çok kullanılan temel devredir. Burada bir direnç olarak gösterilmiş olan yük gerçekte, genellikle bir sonraki katın girişi, yani bir tranzistorun bazıdır. Bu bazın sükûnet akımının da ilk katın çıkışı tarafından sağlanması gerekir. Bir sonraki katın

bir npn tipi tranzistorla gerçekleştirilmesi halinde bu akım ilk katın çıkışından *dışarıya doğru*, bir pnp tipi tranzistorla gerçekleştirilmesi halinde ise *içeriye doğru* olmalıdır. Giriş katında  $T_1$  tranzistorunun kolektör akımının zaten  $T_1$  tranzistorunununkinden ( $2I_{B2}$ ) kadar büyük olduğu göz önünde bulundurulursa, bir sonraki katın bir pnp tipi tranzistorla gerçekleştirilmesinin daha uygun olacağı, ayrıca giriş katının simetrisinin bozulmaması için bu tranzistorun sükûnet akımının ilk katın  $I_T$  akımı mertebesinde seçilmesinin yararlı olacağı sonucuna varılır (Şekil-2.48).

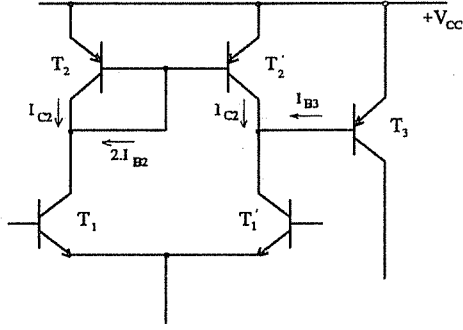
Buraya kadar yapılan incelemelerde bir diferansiyel kuvvetlendiricide tranzistorların sükûnet akımları büyüdükçe kazancın artacağını, ama bunun bedeli olarak giriş direncinin küçüleceğini ve giriş kutuplama akımlarının büyüyeceğini gördük. Bir başka önemli husus da tranzistorların sükûnet akımları arttıkça ısı gürültülerinin büyümesidir. Gürültünün küçük yapılabilmesi için işlemsel kuvvetlendirici ve benzeri devrelerde giriş katı olan diferansiyel kuvvetlendiriciler genellikle  $5..10 \mu A$  gibi çok küçük kolektör sükûnet akımları ile çalışacak şekilde gerçekleştirilir. Giriş kutuplama akımı ve gürültü bakımından daha avantajlı görünmekle beraber **daha da küçük** akımlarla çalışılmamasının nedeni, gerilim kazancının düşmesi ve çok küçük akımlara gidildiğinde  $\beta_F$  nin değerinin küçülmesi nedeni ile giriş kutuplama akımındaki azalmanın sınırlı kalmasıdır.

### ÖRNEK:

Bir işlemsel kuvvetlendiricinin giriş katının şeması Şekil-2.49(a) da verilmiştir.Devrede kullanılan tranzistorların parametreleri

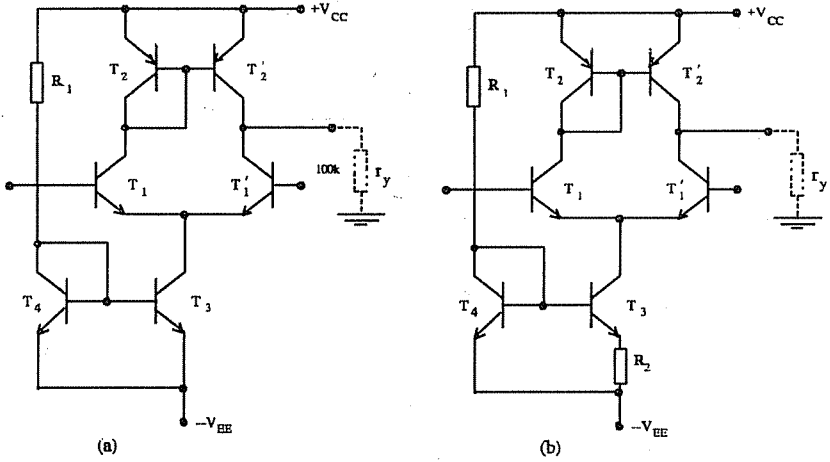
$$\begin{aligned} \text{nnp tranzistorlar için: } I_s &= 10^{-15} \text{ A, } \beta_{Fn} \geq 200, V_{AFn} = 80 \text{ V} \\ \text{pnp tranzistorlar için: } I_s &= 10^{-15} \text{ A, } \beta_{Fp} \geq 100, V_{AFp} = 120 \text{ V} \end{aligned}$$

olarak verilmiştir. Sükûnetteki giriş kutuplama akımının  $I_T \leq 50 \text{ nA}$  olması isteniyor. Bir sonraki katın giriş tranzistoru pnp tipi olup sükûnet akımı ile ilgili herhangi bir koşul belirtilmemiştir.  $R_I$  direncinin değeri ve önemli devre



Şekil-2.48. Akım aynası ile yüklenmiş npn tranzistorlu bir diferansiyel kuvvetlendiricinin pnp tipi bir ortak emetörlü devre ile yüklenmesi halinde sükünnet akımları.

özellikleri hesaplanacaktır.



Şekil-2.49 (a) Örnek devre, ilk hali ile. (b) Direnç değerlerinin tümdevre teknolojisine uygun hale getirilmesi için yapılan değişiklik.

Devrenin olabildiği kadar yüksek bir kazanç sağlayabilmesi için

tasarımının, giriş direnci ve/veya giriş kutuplama akımı koşullarının sağlandığı en yüksek kolektör akımı olacak şekilde yapılması gerekir.  $T_1$  tranzistoru için  $\beta_F \geq 200$  verildiğine göre baz akımının 50 nA den büyük olmaması için  $\beta_F = 200$  "en kötü hal" değeri kullanılarak  $I_T = 200 \cdot 50 \cdot 10^{-9} = 10 \mu A$  bulunur. Ohalde  $T_3$  akım kaynağı tranzistorunun ve bunun referans akımı olan  $I_4$  ün (baz akımlarından gelecek olan hata ihmal edilirse)  $20 \mu A$  olması gerekir.  $T_4$  tranzistorunun baz-emetör gerilimi

$$V_{BE4} = V_T \ln \frac{I_{C4}}{I_{s4}} = 25 \cdot 10^{-3} \ln \frac{20 \cdot 10^{-6}}{10^{-15}} = 592,97 \text{ mV} \approx 600 \text{ mV}$$

buradan da  $R_1$  direncinin uçları arasındaki  $V_{R1}$  geriliminin ve  $R_1$  direncinin değeri

$$V_{R1} = V_{CC} - V_{EE} - V_{BE4} = 15 - (-15) - 0,6 = 29,4 \text{ V}$$

$$R_1 = \frac{V_{R1}}{I_T} = \frac{29,4}{20 \cdot 10^{-6}} = 1,47 \text{ M}\Omega$$

çıkar. Ancak bipolar tümdevre teknolojisinde bu kadar büyük değerli dirençlerin iyi bir şekilde gerçekleştirilmesi zordur; dirençlerin birkaç on  $k\Omega$  dan büyük olması istenmez. Bu durum karşısında akım kaynağında  $T_4$  tranzistorundan daha büyük bir akım akıtılması,  $T_3$  tranzistorunun akımının istenen -küçük- değere sahip olması için de Şekil-2.6 daki gibi emetörüne uygun değerde bir  $R_2$  direncinin bağlanması gerekir (Şekil-2.49(b)).  $R_1$  direncinin değeri hangi oranda küçültülürse  $I_4$  akımının da -büyük yaklaşıklıkla- aynı oranda büyüyeceği açıktır. Örneğin  $R_1$  için  $30 \text{ k}\Omega$  mertebesinde bir değer uygun görülerek  $(I_1/I_2) = 50$  alınırsa, (2.7) bağıntısından

$$R_2 = \frac{25 \cdot 10^{-3} \ln 50}{20 \cdot 10^{-6}} = 4,89 k\Omega$$

$R_1$  in deęeri de

$$\begin{aligned} V_{BE4} &= I_T \cdot R_2 + V_{BE3} \\ &= 20 \cdot 10^{-6} \cdot 4,89 \cdot 10^3 + 0,6 = 0,698 \approx 0,7 \text{ V} \end{aligned}$$

olduęundan,

$$R_1 = \frac{30 - 0,7}{50 \cdot 20 \cdot 10^{-6}} = 29,3 \text{ k}\Omega$$

bulunur.

Devrenin diferansiyel gerilim kazancı,  $T_1$  ve  $T_1'$  için  $r_{le} = 2500 \Omega$  ve  $T_1'$  ve  $T_2'$  nün çıkış dirençlerinin  $r_y$  ye göre çok büyük olduęu göz önünde bulundurularak (2.77) baęıntısı yardımı ile hesaplanırsa,

$$K_{di} = \frac{r_y}{r_{el}} = \frac{100 \text{ k}}{2,5 \text{ k}} = 40$$

elde edilir. Diferansiyel giriş direnci de (2.74) baęıntısından,

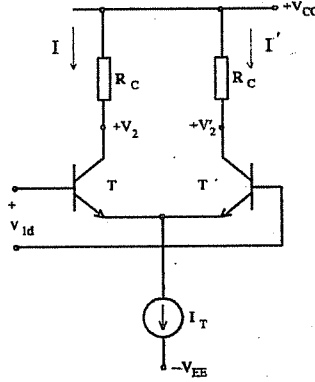
$$r_i = 2 \cdot \beta_{Fn} \cdot r_e = 2 \cdot 200 \cdot 2500 = 1 M\Omega$$

olarak bulunur.

#### 2.2.4.5. Emetör Baęlamalı Devrenin Büyük İřaret Davranıřı

Buraya kadar küçük iřaret davranıřlarını ele aldıęımız emetör baęlamalı devre, ařaęıda, giriş uçları arasına büyük deęerli bir gerilim uygulanması hali için incelenecektir. Bu durumda küçük iřaret eřdeęer

devresinin kullanılamayacağı, hesapların Ebers-Moll bağıntılarından (veya bunların ileri aktif mod için basitleştirilmiş şekillerinden) yararlanılarak yapılması gereği açıktır. İnceleme, Şekil-2.50 de görülen direnç yüklü devre



Şekil-2.50. Büyük işaret davranışı incelenecek olan emetör bağlamalı devre.

üzerinde yapılacaktır. Bazlar arasında uygulanmış olan  $V_{1d}$  diferansiyel giriş gerilimi transistörlerin baz-emetör gerilimleri cinsinden yazıldıktan sonra  $(I+I')=I_T$  olduğu da göz önünde bulundurularak, kolektör akımları

$$\begin{aligned}
 V_{1d} &= V_{BE} - V'_{BE} \\
 &= V_T \ln \frac{I}{I_s} - V_T \ln \frac{I'}{I_s} = V_T \ln \frac{I}{I'} \\
 \frac{I}{I'} &= e^{V_{1d}/V_T}, \quad \frac{I+I'}{I'} = 1 + e^{V_{1d}/V_T} \\
 I' &= \frac{I_T}{1 + e^{V_{1d}/V_T}}, \quad I = I_T \frac{e^{V_{1d}/V_T}}{1 + e^{V_{1d}/V_T}}
 \end{aligned}$$

ve buradan diferansiyel çıkış gerilimi

$$\begin{aligned}
V_{2d} &= (V_2 - V_2') = -R_C (I - I') \\
&= -R_C I_T \frac{e^{V_{ld}/V_T} - 1}{e^{V_{ld}/V_T} + 1} \\
&= -R_C I_T \tanh\left(\frac{V_{ld}}{2V_T}\right)
\end{aligned} \tag{2.79}$$

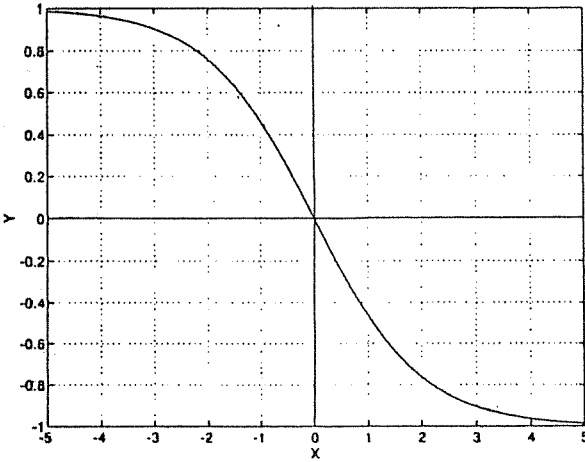
bulunur.

Diferansiyel çıkış geriliminin diferansiyel giriş gerilimi ile değişimini ifade eden (2.79) bağıntısı Şekil-2.51 de grafik olarak gösterilmiştir. Bu grafiğin incelenmesi ile aşağıdaki sonuçlar çıkartılabilir:

- Diferansiyel giriş geriliminin değerinin pozitif veya negatif yönde yaklaşık olarak  $4V_T \approx 100$  mV dan büyük değerleri için diferansiyel çıkış gerilimi  $|R_C I_T|$  değerine ulaşarak sabit kalır. Bunun nedeni,  $V_{ld} > 4V_T$  için kaynak akımının tümünün T tranzistoru üzerinden akması ve T' nün kesime girmesi,  $V_{ld} < -4V_T$  için ise tüm akımın T' üzerinden akması ve T nin kesime girmesidir. Yani devre giriş geriliminin yaklaşık olarak 200 mV luk bir değişim aralığında emetörlere bağlı akım kaynağının akımını T tranzistorunun bulunduğu koldan T' tranzistorunun bulunduğu kola aktaran **iki konumlu bir anahtar** görevi yapar. Emetör bağlamalı devrenin bu "iki durumlu" davranışından, başta günümüzde en önemli bipolar tranzistorlu sayısal devre ailesi olan **emetör bağlamalı lojik (ECL)** devreleri olmak üzere çeşitli devrelerde yararlanır. ECL devrelerinde iletimde olan tranzistorun doyma bölgesine girmesi ve bunun sonucu olarak baz bölgesinde biriken yük nedeni ile devrenin durum değiştirmesinin gecikmesi, çalışma koşullarının uygun seçilmesi ile önlenabilir.

Diferansiyel kuvvetlendiricilerden yararlanan bir başka kullanım alanı da **dalga şekli biçimlendirmedir**. bir kondansatörün sabit bir akım





$$X = \frac{V_{1d}}{V_T}$$

$$Y = \frac{V_{2d}}{R_C I_T}$$

Şekil-2.51. Direnç yüklü emetör bağlamalı devrede diferansiyel çıkış geriliminin diferansiyel giriş gerilimine bağlı olarak değişimi.

kaynağı üzerinden doldurulup boşaltılması esasına dayanan ve kolay bir şekilde gerçekleştirilebilen bir **üçgen dalga** osilatörünün çıkış işaretini yaklaşık olarak bir sinüs işaretine dönüştürmek için üçgen dalga diferansiyel kuvvetlendiricinin baz uçları arasına uygulanır. İşaret genliğinin uygun bir değeri için, kolektör uçları arasından alınan çıkış geriliminin yaklaşık olarak bir sinüs dalgası biçiminde olacağı Şekil-2.51 üzerinde akıl yürütülerek görülebilir.

- Devrenin diferansiyel giriş, diferansiyel çıkış için **küçük işaret** kazancının, bu eğrinin  $V_{1d}=0$  noktasındaki eğimine eşit olması gerekir. Gerçekten (2.79) daki fonksiyonun türevinin bu noktadaki değeri hesaplanırsa, beklendiği gibi (2.69) deki bağıntı çıkar:

$$K_{dd} = \left. \frac{dV_{2d}}{dV_{1d}} \right|_{V_{1d}=0} = -R_C I_T \frac{1}{2V_T} \frac{1}{\cosh^2(V_{1d}/2V_T)} \Big|_{V_{1d}=0}$$

$$K_{dd} = -\frac{R_C}{V_T I_T / 2} = -\frac{R_C}{r_e}$$

### 2.2.5. MOS Tranzistorlu Kuvvetlendiriciler

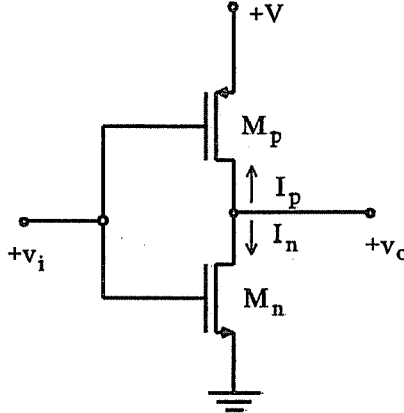
Daha önce de değinildiği gibi MOS tranzistorlardan günümüzde büyük çoğunlukla, çok geniş ölçekte tümleştirilmiş (Very Large Scale Integrated, VLSI) analog, sayısal veya karma devrelerin temel bileşeni olarak yararlanılmaktadır. MOS tranzistorların tümdevreler dışında kullanıldıkları birkaç alan arasında **iki geçitli MOS tranzistorlar** ile gerçekleştirilen kazanç ayarlı yüksek frekans kuvvetlendiricileri ve frekans karıştırıcı devreler, **büyük güçlü MOS tranzistorlar** kullanılarak gerçekleştirilen güç kuvvetlendiricileri ve çok büyük giriş direncinin gerekli olduğu yerlerde kullanılan elektronik devrelerin giriş katları sayılabilir.

MOS tümdevre yapılarında, özel durumlar dışında direnç elemanları yerine, direnç olarak çalıştırılan MOS tranzistorlardan yararlanır. Bu nedenle direnç yüklü MOS tranzistorlu kuvvetlendiriciler üzerinde hiç durulmayacak, CMOS sayısal tümdevrelerin temel yapı taşı olmasının yanı sıra analog (lineer) uygulamalarda da yararlanan **CMOS evirici** devreleri ile MOS tranzistorlu lineer devrelerin temel yapı taşını oluşturan **MOS diferansiyel kuvvetlendirici** devreleri incelenecektir.

CMOS yapılarda NMOS tranzistorların gövdesini oluşturan yarıiletken bölgeler (p-tipi bölgeler), devredeki en düşük potansiyelli noktaya (besleme kaynağının negatif ucuna veya çift kaynaktan beslenen devrelerde negatif besleme noktasına), PMOS tranzistorların gövdesini oluşturan n-tipi bölgeler ise en yüksek potansiyelli (pozitif) uca bağlanır. Bu durumda devredeki tranzistorların bazılarında kaynak-gövde gerilimleri sıfır olamayacağından, **gövde etkisi** ile eşik gerilimleri farklılaşacaktır. Aynı cinsten birden fazla tranzistorun seri bağlanmasını gerektiren devrelerde eşik gerilimlerinde gövde etkisi nedeni ile ortaya çıkan bu değişimin hesaba katılması gerekeceği açıktır.

### 2.2.5.1. CMOS Evirici

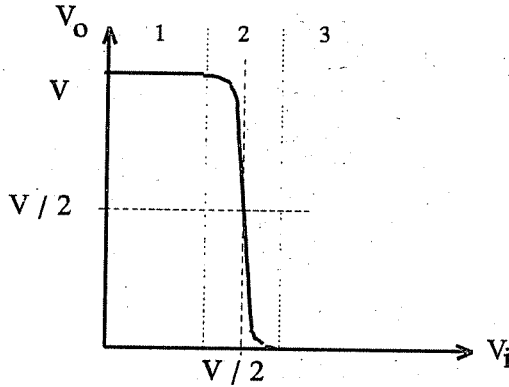
NMOS ve PMOS tranzistorların bir arada kullanıldığı devreler genellikle **CMOS devreler** olarak anılır. En basit CMOS devre, şeması Şekil-2.52 de görülen ve her ikisi de **kanal oluşturmali** tipten olan bir NMOS tranzistor ve bir PMOS tranzistorla gerçekleştirilen "**CMOS evirici**"dir. NMOS tranzistorun kaynak (source, S) ucu referansa (besleme kaynağının negatif ucuna), PMOS tranzistorun kaynak ucu ise  $+V$  besleme gerilimi kaynağına bağlanmıştır.  $V$  gerilimi tranzistorların eşik gerilimlerine göre yeterince büyük değerdedir. Geçit (gate, G) elektrodları birbirine bağlanarak kuvvetlendiricinin giriş ucu ve savak (drain, D) elektrodları birbirine bağlanarak kuvvetlendiricinin çıkış ucu oluşturulmuştur.  $V_i$  giriş geriliminin NMOS tranzistorun  $V_{TN}$  eşik geriliminden küçük değerleri için  $M_N$  tranzistoru kesimde, buna karşılık  $V_{GS}$  gerilimi negatif ve büyük bir değere sahip olan  $M_P$  tranzistoru iletim durumundadır.  $V_i$  gerilimi arttırılıp NMOS tranzistorun eşik geriliminden büyük bir değere yükseltildiğinde  $M_N$  tranzistoru da iletime geçer. Giriş gerilimi daha da arttırılıp  $(V - |V_{TP}|)$  değerinin üstüne çıkartılırsa bu defa  $M_P$  tranzistoru kesime girer.



Şekil-2.52. CMOS evirici (PMOS ve NMOS tranzistorlar için farklı semboller kullanıldığına dikkat edin).

Görüldüğü gibi devrenin birbirinden farklı üç çalışma bölgesi vardır.  $V_i < V_{TN}$  koşulunun geçerli olduğu birinci bölgede  $M_p$  iletimde olmasına rağmen  $M_N$  kesimde olduğu için devreden bir akım akmaz. Geçit gerilimi tranzistorun iletimde olmasını sağlayacak değerde olan fakat içinden bir akım akmayan  $M_p$  tranzistorunun kaynak-savak geriliminin **sıfır** olacağı, tranzistorun savak akımını geçit ve savak gerilimleri cinsinden veren bağıntıdan kolayca görülebilir. Bu nedenle bu durumda devrenin çıkış gerilimi  $V$  besleme gerilimine eşit olacaktır.  $V_i > (V - |V_{TP}|)$  koşulunun geçerli olduğu üçüncü bölgede de, benzer şekilde, çıkış gerilimi sıfırdır. Bu iki çalışma bölgesi sayısal uygulamalarda yararlanılan, devrenin çıkışında lojik "1" ve lojik "0" değerlerini sağlayan bölgelerdir. Her iki tranzistorun da iletimde olduğu bölge ise, çıkış geriliminin giriş gerilimi değerine bağlı olarak  $0 \dots V$  aralığında değerler alabildiği ve giriş geriliminin çıkış gerilimini sürekli olarak kontrol edebildiği **lineer çalışma bölgesidir** (Şekil-2.53).

Besleme gerilimi tranzistorların eşik gerilimi değerlerine göre yeterince büyükse, lineer çalışma bölgesinin **büyük bir bölümünde** her iki tranzistor için  $|V_{DS}| \geq |V_{GS} - V_T|$  koşulu sağlandığından, ikisi de kısımla bölgesindedir. Bu durumda akımlar, şekilde gösterilmiş olan referans yönleri kullanılarak ve



Şekil-2.53. CMOS eviricide çıkış geriliminin giriş gerilimine bağlı olarak değişimi.

$$V_{GSN} = V_i, \quad V_{DSN} = V_o, \quad V_{GSP} = (V_i - V), \quad V_{DSP} = (V_o - V)$$

olduğu göz önünde bulundurularak

$$I_N = \frac{\beta_N}{2} (V_{GSN} - V_{TN})^2 (1 + \lambda_N V_{DSN}) = \frac{\beta_N}{2} (V_i - V_{TN})^2 (1 + \lambda_N V_o)$$

$$I_P = -\frac{\beta_P}{2} (V_{GSP} - V_{TP})^2 (1 - \lambda_P V_{DSP}) = -\frac{\beta_P}{2} [(V_i - V) - V_{TP}]^2 [1 - \lambda_P (V_o - V)]$$

yazılabilir. Böyle bir devrenin çıkışı genellikle girişinde bir MOS tranzistor bulunan bir sonraki katın girişine bağlıdır. Bu nedenle çıkış ucundan bir doğru akım akmadığı için  $M_N$  ve  $M_P$  tranzistorların akımları daima birbirine eşittir ve akımların Şekil-2.52 de gösterilmiş olan referans yönleri ile,

$$I_N = -I_P \quad (2.80)$$

dir.

Bir CMOS evirici genellikle benzer özelliklere sahip NMOS ve PMOS tranzistorlarla gerçekleştirildiği için<sup>15</sup>,

$$\beta_N = \beta_P = \beta, \quad V_{TN} = -V_{TP} = V_T, \quad \lambda_N = \lambda_P = \lambda$$

olduğu kabul edilerek (2.80) den

$$(V_i - V_T)^2 (1 + \lambda V_o) = (V_i - V + V_T)^2 [1 - \lambda (V_o - V)] \quad (2.81)$$

yazılabilir. Buradan  $V_i = V/2$  için çıkış geriliminin alacağı değer hesaplanırsa  $V_o = V/2$  bulunur.

---

<sup>15</sup> NMOS ve PMOS tranzistorların parametrelerinin büyüklükleri eşit olmasa da devrenin temel davranış biçimi parametrelerin eşit olması halindekinden fazla farklı olmaz.

Şekil-2.53, bir CMOS eviricinin girişinin  $V/2$  değerinde bir gerilimle kutuplanması (çalışma noktasının lineer çalışma bölgesinin ortasında olması) halinde giriş gerilimindeki küçük değişimlerin çıkış geriliminde büyük değişimler doğuracağını, yani devrenin bir **lineer gerilim kuvvetlendiricisi** olarak kullanılabileceğini gösterir. Gerilim kazancının değeri, gerilim geçiş eğrisinin çalışma noktasındaki eğimi olarak hesaplanabilir. Bunun için (2.81) bağıntısı

$$\left( \frac{(V_i - V_T)}{(V_i - V + V_T)} \right)^2 = \frac{(1 - \lambda V_o + \lambda V)}{(1 + \lambda V_o)}$$

şeklinde yeniden düzenlendikten sonra bunun

$$A(V_i) = B(V_o)$$

biçiminde olmasından yararlanılarak  $K_v$  gerilim kazancı

$$K_v = \frac{dV_o}{dV_i} = \frac{dA/dV_i}{dB/dV_o} \quad (2.82)$$

şeklinde hesaplanabilir. Bu bağıntıdaki türevler

$$\frac{dA}{dV_i} = 2 \frac{(V_i - V_T)(2V_T - V)}{(V_i - V + V_T)^3}, \quad \frac{dB}{dV_o} = \frac{-(2\lambda + \lambda^2 V)}{(1 + \lambda V_o)^2}$$

olarak hesaplanıp (2.81) bağıntısında yerine konur ve lineer bölgenin ortasında (çalışma noktasında)  $V_i = V_o = V/2$  olduğu göz önünde bulundurularak düzenlenirse,

$$K_v \approx - \frac{4}{\lambda(V - 2V_T)} \quad (2.83)$$

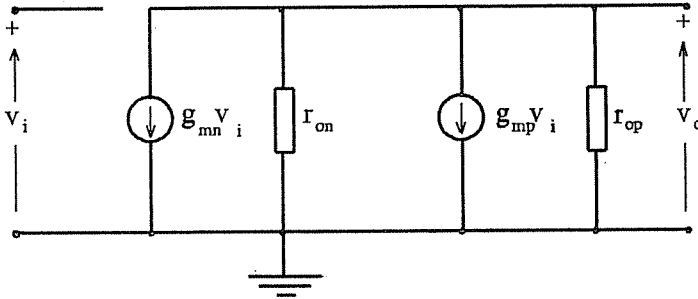
elde edilir.

Küçük genlikli değişimler için hesapladığımız bu gerilim kazancının, küçük işaret eşdeğer devresi yardımı ile de bulunabilmesi gerekir. Şekil-2.54 de verilmiş olan eşdeğer devrede NMOS ve PMOS tranzistorun eş oldukları yani  $g_{mN}=g_{mP}=g_m$ ,  $r_{oN}=r_{oP}=r_o$  eşitliklerinin geçerli olduğu varsayımı ile, küçük işaret parametreleri çalışma noktasındaki  $I_D$  akımı cinsinden

$$g_m = \sqrt{2 \beta \cdot I_D} \quad , \quad r_o = \frac{V_o + \frac{1}{\lambda}}{I_D} \approx \frac{1}{I_D \cdot \lambda}$$

olarak yazılabilir<sup>16</sup>. Bu değerler kullanılarak eşdeğer devreden

$$\begin{aligned} K_v &= - 2 g_m \cdot \frac{r_o}{2} \\ &= - \sqrt{2 \beta \cdot I_D} \cdot \frac{1}{I_D \cdot \lambda} = - \sqrt{\frac{2 \beta}{I_D}} \cdot \frac{1}{\lambda} \end{aligned}$$



Şekil-2.54. CMOS eviricinin küçük işaret eşdeğer devresi.

bulunur. Sükûnet akımının,  $V_{GS}=V/2$  olduğu göz önünde bulundurularak hesaplanan

<sup>16</sup>  $g_m$  için verilmiş olan bağıntı  $\lambda(V_{GS}-V_T) \ll 1$  için geçerlidir. Değilse, Sf.29 daki dipnotta verilen bağıntıdan yararlanılarak hesaplanabilir.

$$I_D = \frac{\beta}{2} \left( \frac{V}{2} - V_T \right)^2$$

değeri yerine konularak kazanç bağıntısı yeniden düzenlenirse, (2.83) deki kazanç ifadesine ulaşılır:

$$K_v = - \frac{1}{\lambda} \sqrt{\frac{2\beta}{\frac{\beta}{2} \left( \frac{V}{2} - V_T \right)^2}} = - \frac{4}{\lambda (V - 2V_T)}$$

CMOS evirici çok basit bir yapıya sahip olmakla beraber önemli bir sorunu vardır. Çalışma noktasının lineer bölgenin tam ortasında kalabilmesi için, giriş kutuplama geriliminin tam  $V/2$  değerinde olması gerekir; bu gerilimdeki çok küçük bir değişme çalışma noktasının lineer bölgenin dışına çıkmasına neden olur. Bu sorunun üstesinden, devrenin çıkış ucu ile giriş ucu arasına bir direnç bağlanarak gelinebilir (Şekil-2.55). Direnç, giriş gerilimi ile çıkış geriliminin birbirlerine eşit ve  $V/2$  değerinde olmalarını sağlar. Ancak direnç nedeni ile gerilim kazancı azalır. Bu durum için Şekil-2.56(a) da verilmiş olan küçük işaret eşdeğer devresi

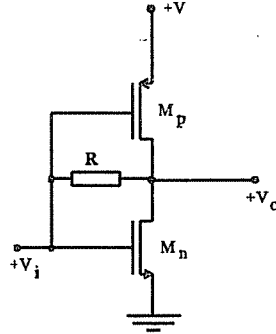
$$g'_m = 2 g_m, \quad r'_o = \frac{r_o}{2}$$

konularak ve girişteki işaret gerilimi kaynağı ile  $R$  direnci yerine Norton eşdeğer devresi konularak Şekil-2.56(b) de yeniden çizilmiştir. Buradan  $v_o/v_i$  gerilim kazancı hesab edilirse,  $G=1/R$  ve  $g'_o=1/r'_o$  olmak üzere

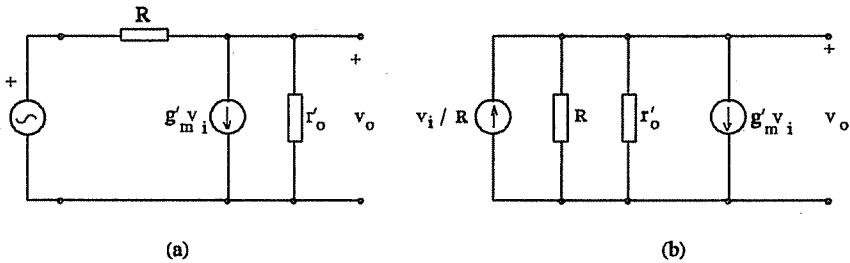
$$K_v = \frac{v_o}{v_i} = - \frac{(g'_m - G)}{(g'_o + G)} \quad (2.84)$$

bulunur. Bu bağıntı  $G$  büyüdükçe ( $R$  küçüldükçe) kazancın azalacağını gösterir. Örneğin,  $R=r'_o=r_o/2$  için kazanç,  $R$  direncinin bulunmadığı (çalışma noktasının kararlılığı için bir önlem alınmadığı) durumdaki kazancın yarı değerine sahiptir.





Şekil-2.55. Kuvvetlendirici olarak kullanılan CMOS eviricide giriş ile çıkış arasında bir direnç bağlanarak çalışma noktasının kararlılığının sağlanması



Şekil-2.56. Şekil-2.55 deki CMOS kuvvetlendiricinin küçük işaret eşdeğer devresi

$R$  direnci yerine, direnç bölgesinde çalışacak şekilde kutuplanmış bir MOS tranzistor bağlanırsa, bu tranzistorun kanal direnci geçit gerilimi ile değiştirilebileceğinden, devre gerilim kazancı  $R$  direnci yerine kullanılan tranzistorun geçit gerilimi ile kontrol edilebilen bir **gerilim kontrollü kuvvetlendirici**'ye dönüşmüş olur. Kuvvetlendiricinin girişi ile çıkışı arasında bir direnç bağlandığında giriş direncinin artık sonsuz büyük olamayacağı açıktır. Bu durum için giriş akımı

$$i_i = (v_i - v_o) G = G v_i \left( 1 + \frac{g_m' - G}{g_o' + G} \right)$$

olarak hesaplandıktan sonra giriş direnci,

$$r_i = \frac{v_i}{i_i} = \frac{1 + \frac{g_o'}{G}}{g_o' + g_m'} \quad (4.85)$$

bulunur.

### 2.2.5.2. MOS Diferansiyel Kuvvetlendirici

Bipolar tranzistorlu diferansiyel kuvvetlendiricilerin benzeri, MOS tranzistorlarla da gerçekleştirilebilir. MOS tranzistorlu diferansiyel kuvvetlendiricilerin bipolar tranzistorlu benzerlerinden farklı yanları şunlardır:

- Giriş kutuplama akımları sıfır, giriş dirençleri sonsuzdur<sup>17</sup>.

- Tranzistorların  $g_m$  geçiş iletkenlikleri benzer boyutlara sahip bipolar tranzistorlarınkine göre daha küçük olduğundan, devreden elde edilebilecek gerilim kazancı daha küçüktür.

- Bir sonraki katın girişinde de genellikle bir MOS tranzistor bulunacağından kuvvetlendiricinin bir sonraki katın giriş direnci ile yüklenmesi söz konusu değildir; kazancı geçiş iletkenliğinin yanısıra tranzistorun  $r_o$  çıkış direnci ile tranzistorun, savak akımının aktığı yük belirler. Yük direnci yerine bir akım kaynağı devresi kullanılması hali için

---

<sup>17</sup> Yüksek frekanslarda giriş direnci sonsuz büyük olmaz, frekans arttıkça küçülür. Bu durum Bölüm-5 de incelenecektir.

bu yük, akım kaynağı olarak kullanılan tranzistorun çıkış direncidir. Bu tür devreler için ilerde gösterileceği gibi kazanç, savak akımının kare kökü ile **ters orantılı** çıkar. Yani -bipolar tranzistorlu devrenin aksine- sükûnet akımının küçük değerleri için kazanç daha yüksektir.

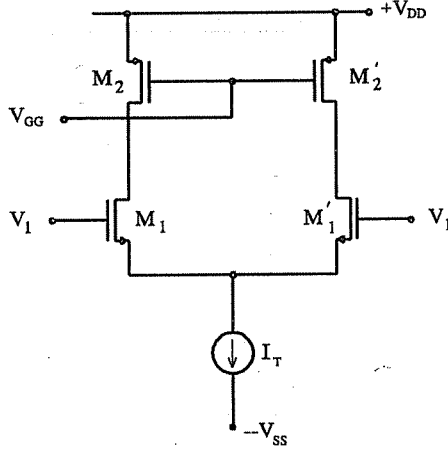
- Devre kanal oluşturmali tranzistorlarla da, kanal ayarlamali tranzistorlarla da gerçekleştirilebilir. Ancak sayisal (dijital) tümdevrelerle teknolojik uyumluluk sağlaması amacı ile genellikle kanal oluşturmali tranzistorlar tercih edilir.

- MOS diferansiyel kuvvetlendiriciler doğal olarak hem NMOS tranzistorlarla, hem PMOS tranzistorlarla gerçekleştirilebilir. Elektronların hareket yeteneklerinin deliklerinkine göre daha yüksek olması, NMOS tranzistorlu devrelerde kazanç değerini olumlu yönde etkiler. PMOS tranzistorlarla gerçekleştirilen devrelerde deliklerin hareket yeteneklerinin elektronlarınkine göre daha küçük olması kazanç bakımından bir dezavantaj ise de, ısıl gürültülerinin daha küçük olması nedeni ile düşük gürültülü olması istenen giriş katlarında PMOS diferansiyel kuvvetlendiriciler tercih edilir.

MOS tranzistorlu diferansiyel kuvvetlendiriciler, MOS tümdevre teknolojisi direnç gerçekleştirmeye elverişli olmadığı için ya **akım kaynağı yüklü** ya da **akım aynası yüklü** olarak gerçekleştirilir. Şekil-2.57 de ve Şekil-2.59 da, NMOS tranzistorlarla gerçekleştirilmiş tipik akım kaynağı yüklü ve akım aynası yüklü diferansiyel kuvvetlendiricilerin devre şemaları verilmiştir. Her iki devrede de girişteki NMOS tranzistorlara pozitif besleme kaynağından savak ucuna doğru bir akım sağlamak için akım kaynağı (yahut akım aynası olarak) PMOS tranzistorlar kullanılması gerekeceği kolayca görülebilir.

Şekil-2.57 de görülen devrede  $M_2$  ve  $M_2'$  tranzistorları birer akım kaynağı olarak çalışacak şekilde kısılma bölgesinde kutuplanmış PMOS tranzistorlardır. Bu tranzistorların sükûnet akımlarının toplamının, giriş tranzistorlarının kaynak akımlarının toplamı olan  $I_T$ 'ye eşit olmasının sağlanması, **devrenin önemli bir ön koşuludur.**

Devrenin iki çıkışı vardır. Tek çıkış istendiğinde bunlardan herhangi



Şekil-2.57. Giriş transistörleri birer akım kaynağı ile yüklenmiş MOS diferansiyel kuvvetlendirici.

(yahut uygun olan) bir tanesi, birbiri ile zıt fazda iki çıkış istendiğinde her ikisi kullanılabilir. Diferansiyel çıkış istendiğinde ise çıkış gerilimi bu iki çıkış arasından alınır. Kuvvetlendirici, genellikle olduğu gibi, girişinde MOS transistörler bulunan bir devreyi sürüyorsa, giriş transistörlerinden herbirinin alçak frekanslardaki yükü akım kaynağı olarak çalışan bir PMOS transistörün kanal direncinden ibarettir. Bu direncin değeri

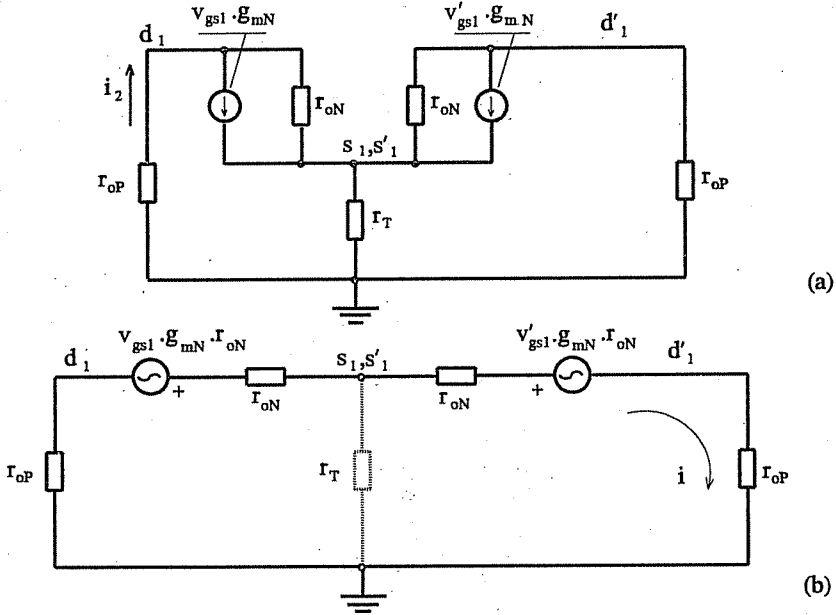
$$g_{oP} = \frac{dI_D}{dV_{DS}} = \frac{\beta}{2} (V_{GS} - V_T)^2 \lambda_P \approx I_D \lambda_P$$

bağıntısından yararlanılarak

$$r_{oP} = \frac{1}{g_{oP}} \approx \frac{1}{I_D \lambda_P}$$

bulunur ve görüldüğü gibi değeri,  $|I_D| = I_T/2$  sükûnet akımına ve PMOS transistörün  $\lambda_P$  parametresinin değerine bağlıdır.

Şekil-2.58(a) de kuvvetlendiricinin küçük işaret eşdeğeri verilmiştir. Şekil-2.58(b) de ise  $I_T$  doğru akım kaynağının  $r_T$  iç direncinin çok büyük olduğu kabulü ile ve bağımlı kaynaklar için Norton-Thevenin dönüşümü yapılarak eşdeğer devre basitleştirilmiştir.



Şekil-2.58 (a) Şekil-2-57 deki kuvvetlendiricinin eşdeğer devresi, (b) eşdeğer devrenin basitleştirilmiş hali.

Buradan,  $v_{1d}$  kuvvetlendiricinin diferansiyel giriş gerilimini göstermek üzere

$$i = \frac{(v_{gs1} - v'_{gs1}) g_{mN} r_{oN}}{2(r_{oP} + r_{oN})}$$

$$(v_{gs1} - v'_{gs1}) = (v_{g1} - v'_{g1}) = v_{1d}$$

yazılabileceğinden, diferansiyel giriş gerilimine bağlı olarak çıkış gerilimleri

$$\begin{aligned}
v_2 &= -r_{oP} i = -\frac{g_{mN}}{2} \frac{r_{oN} r_{oP}}{r_{oN} + r_{oP}} v_{1d} = -\frac{g_{mN}}{2} \frac{1}{g_{oN} + g_{oP}} v_{1d} \\
v_2' &= +r_{oP} i = +\frac{g_{mN}}{2} \frac{r_{oN} r_{oP}}{r_{oN} + r_{oP}} v_{1d} = +\frac{g_{mN}}{2} \frac{1}{g_{oN} + g_{oP}} v_{1d}
\end{aligned} \quad (2.86)$$

ve devrenin  $v_{2d}$  diferansiyel çıkış gerilimi

$$v_{2d} = (v_2 - v_2') = -g_{mN} \frac{1}{(g_{oN} + g_{oP})} v_{1d}$$

bulunur. Buradan devrenin diferansiyel girişten diferansiyel çıkışa gerilim kazancı

$$K_{dd} = -\frac{g_{mN}}{(g_{oN} + g_{oP})}$$

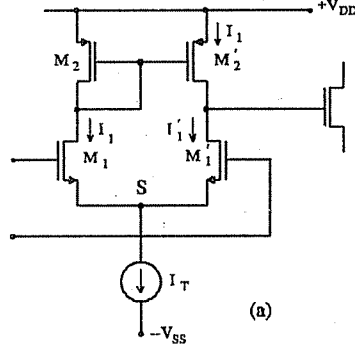
ve bu bağıntıda parametrelerin bilinen değerleri yerine konularak

$$K_{dd} = -2 \sqrt{\frac{\beta_N}{I_T}} \frac{1}{(\lambda_N + \lambda_P)} \quad (2.87)$$

elde edilir.

CMOS diferansiyel kuvvetlendiricilerde de, bipolar tranzistorlu devrelerdeki gibi, devreden diferansiyel çıkış alınmayacaksa, doğru akım yükü olarak yararlanılan akım kaynakları bir akım aynasında birleştirilerek kazanç iki katına çıkartılabilir. Bu çözüm ayrıca, Şekil-2.57 deki devrede söz konusu olan akım kaynaklarının akımlarının denkleştirilmesi koşulunu da ortadan kaldırır. Şekil-2.59 da verilmiş olan devrede sükûnet durumunda giriş tranzistorlarının geçit doğru gerilimleri birbirine eşit (yani  $V_{1d}$  diferansiyel giriş gerilimi sıfır) olup tranzistorların akımlarının  $I_1 = I_1' = I_T/2$  olmasının sağlayacak değerdedir. Bu durumda  $M_1$  in  $M_2$  den de akan ve  $M_2$  ile

aynalanana  $I_1$  akımı, bir sonraki katın girişinden (geçidinden) bir akım akamayacağından, zaten  $I_1$  ye eşit olmak zorundadır.



Şekil-2.59. Akım aynası yüklü CMOS diferansiyel kuvvetlendirici. Sükûnet halinde  $I_1=I_1'$ 'dür.

Şimdi devrenin girişine  $M_1$  in akımını artırıp  $M_1'$  nün akımını azaltacak yönde küçük genlikli bir  $V_{ld}$  geriliminin uygulanmış olduğunu düşünelim.  $M_1$  in akımında meydana gelecek olan artma ( $i_1$ ) ve  $M_1'$  nün akımında meydana gelecek olan azalma ( $i_1'$ ), tranzistorların akımlarının toplamı  $I_T$  akım kaynağı ile sabit tutulduğundan birbirine eşit olmak zorundadır (Şekil-2.60(a)).

$M_1$  tranzistoru geçiti savağına bağlanarak bir direnç gibi kullanılan  $M_2$  tranzistoru ile yüklüdür.  $M_2$  nin bu durumda, yani  $V_{GS}=V_{DS}$  iken gösterdiği direnç ( $r_{oP}$ ) yaklaşık olarak bu akımdaki  $g_{mP}$  geçiş iletkenliğinin tersine eşit ve  $M_1$  in  $r_{oN}$  çıkış direncine göre çok küçüktür.  $v_{ld}$  diferansiyel giriş geriliminin,  $M_1'$  in girişine düşen kısmı  $v_{gs1}$  ile gösterilirse bu tranzistorun akımında meydana gelecek olan değişim

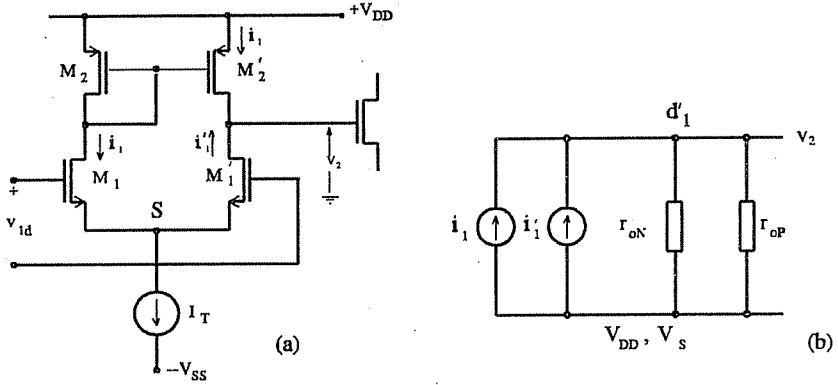
$$i_1 \approx g_{mN} v_{gs1}$$

bağıntısı ile ifade edilebilir. Bu akım  $M_2$  ve  $M_2'$  tarafından aynalanarak  $M_2'$  üzerinden çıkış düğümüne doğru akan  $i_1$  bileşeninin meydana gelmesine neden olmaktadır. Aynı düğümüne doğru akan ikinci bir bileşen de  $M_1'$

tranzistorunun giriş geriliminde meydana gelen  $v'_{gs1}$  değişimi nedeni ile akıtacağı

$$i'_1 = -g'_{mN} v'_{gs1}$$

akımıdır. Çıkış düğümüne bağlı olan yükler ise  $M'_1$  ve  $M'_2$  nin  $r_{oN}$  ve  $r_{oP}$  çıkış dirençleridir. Bu bilgilerle çıkış düğümüne bağlı olan akım kaynakları ve yükler Şekil-2.60(b) de gösterildiği gibi çizilirse buradan,  $g_{mN}=g'_{mN}$  olduğu da göz önünde bulundurularak



Şekil-2.60 (a) Girişine diferansiyel olarak bir gerilim uygulanmış kuvvetlendiricide akım değişimi bileşenleri, (b) çıkış düğümüne ilişkin eşdeğer devre.

$$v_2 = (i_1 + i'_1) \frac{r_{oN} r_{oP}}{r_{oN} + r_{oP}}, \quad (i_1 + i'_1) = g_{mN} (v_{gs1} - v'_{gs1}) = g_{mN} v_{id}$$

olduğundan

$$v_2 = (i_1 + i'_1) \frac{r_{oN} r_{oP}}{r_{oN} + r_{oP}} = g_{mN} v_{id} \frac{r_{oN} r_{oP}}{r_{oN} + r_{oP}}$$

ve diferansiyel girişten çıkışa gerilim kazancı



$$K_{1d} = \frac{v_2}{v_{1d}} = g_{mN} \frac{r_{oN} r_{oP}}{r_{oN} + r_{oP}} = \frac{g_{mN}}{g_{oN} + g_{oP}} \quad (2.88)$$

elde edilir. Burada tranzistorlarının çıkış ve geçiş iletkenliği değerleri yapısal parametreler cinsinden

$$g_{oN} \approx \frac{1}{2} I_T \lambda_N, \quad g_{oP} \approx \frac{1}{2} I_T \lambda_P, \quad g_m = \sqrt{\beta_N I_T}$$

olarak yerine konulursa, diferansiyel girişten çıkışa gerilim kazancını veren bağıntı

$$K_{1d} = 2 \sqrt{\frac{\beta_N}{I_T}} \frac{1}{(\lambda_N + \lambda_P)} \quad (2.89)$$

şeklini alır.

(2.89) bağıntısı akım aynası yüklü bir MOS diferansiyel kuvvetlendiricide gerilim kazancının, bekleneceği gibi tranzistorların  $\beta$  parametresi büyüdükçe artacağını, bipolar tranzistorlu devrenin tersine sükûnet akımının küçük değerleri için daha büyük olacağını ve büyük bir gerilim kazancı sağlanabilmesi için gerek NMOS tranzistorların gerekse akım aynasını oluşturan PMOS tranzistorların  $\lambda$  parametrelerinin olabildiğince küçük değerli olması (kanal uzunluğu büyük olan tranzistorlar kullanılması) gerektiğini ifade eder.

Akım aynası yüklü bir MOS diferansiyel kuvvetlendiricinin kazancı aşağıda bir defa da küçük işaret eşdeğer devresinden yararlanılarak çıkartılmıştır:

Şekil-2.60(a) daki kuvvetlendiricinin küçük işaret eşdeğeri,  $M_2$  nin  $V_{GS}=V_{DS}$  iken gösterdiği direnç  $r'_{o2}$  ile ve  $I_T$  akım kaynağının iç direnci  $r_T$  ile gösterilerek Şekil-2.61(a) da verilmiştir. Burada,  $M_2$  tranzistoru üzerinden

akan ve aynalanarak  $M'_1$  nün savak ucuna aktarılan  $i_2$  değişken akımı, sağdaki  $i_2$  akım kaynağı ile temsil edilmiştir. Şekil-2.61(b) de, eşdeğer devredeki giriş tranzistorlarına ilişkin bağımlı akım kaynakları yerine Thevenin eşdeğerleri konulmuştur, daha sonra devre,  $r_T$  nin çok büyük ve  $(v_{gs1}-v'_{gs1})=v_{id}$  olduğu göz önünde bulundurularak Şekil-2.61(c) deki gibi basitleştirilmiştir. Bu eşdeğer devreden kuvvetlendiricinin çıkış geriliminin

$$v_o = 2 i_2 r_{oP} \quad (2.90)$$

olacağı görülür.  $i_2$  akımının değeri ise eşdeğer devrede bir Norton-Thevenin dönüşümü daha yapılarak elde edilen Şekil-2(d) den

$$i_2 = \frac{v_{id} g_{mN} r_{oN} - i_2 r_{oP}}{r_{o2}' + 2 r_{oN} + r_{oP}}$$

yazılarak düzenlenip,  $r'_{o2} \ll (r_{oN} + r_{oP})$  olduğu da göz önünde bulundurularak

$$i_2 = \frac{v_{id} g_{mN} r_{oN}}{r_{o2}' + 2 r_{oN} + 2 r_{oP}} \approx \frac{g_{mN} r_{oN}}{2(r_{oN} + r_{oP})} v_{id} \quad (2.91)$$

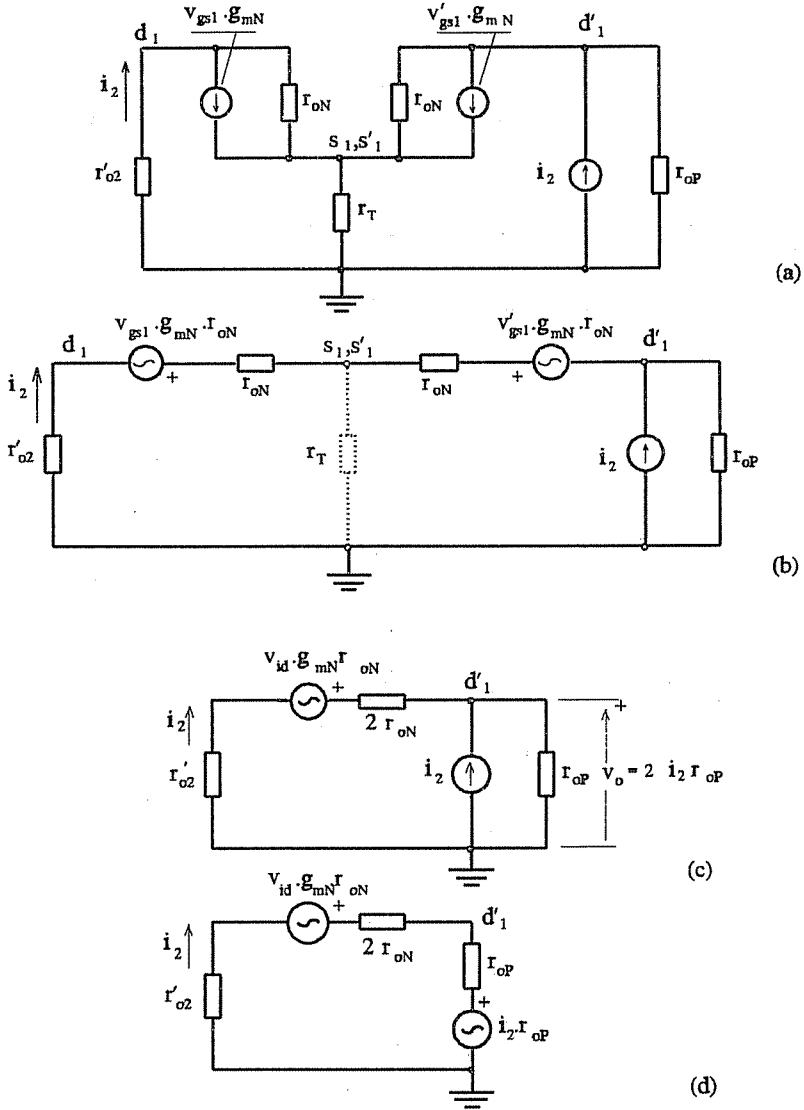
bulunur. Bu değer (2.90) bağıntısında yerine konulup düzenlenirse

$$v_o = g_{mN} \frac{r_{oN} r_{oP}}{(r_{oN} + r_{oP})} v_{id} = \frac{g_{mN}}{g_{oN} + g_{oP}} v_{id}$$

ve buradan diferansiyel girişten çıkışa gerilim kazancı

$$K_{1d} = \frac{g_{mN}}{g_{oN} + g_{oP}}$$

bulunur ki bu daha önce başka bir yoldan bulunmuş olan (2.88) bağıntısının - beklendiği gibi- aynıdır.



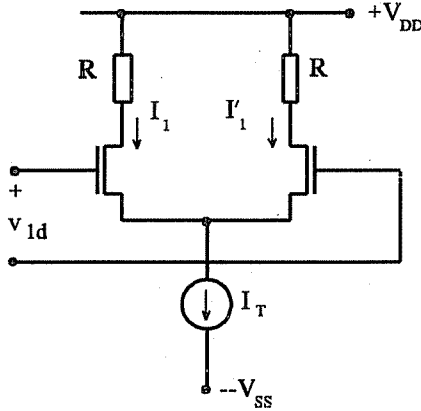
Şekil-2.61. Akım aynası yüklü MOS diferansiyel kuvvetlendiricinin küçük işaret eşdeğeri

### 2.2.5.3. MOS Diferansiyel Kuvvetlendiricinin Büyük İşaret Davranışı

MOS tranzistorlu bir diferansiyel kuvvetlendiricinin büyük giriş gerilimi değerleri için davranışı, bipolar tranzistorlu devre ile karşılaştırma yapabilmek amacı ile Şekil-2.62 de verilmiş olan direnç yüklü diferansiyel kuvvetlendirici üzerinde incelenecektir.

Devre eş elemanlarla ve sükûnet halinde (yani  $V_{GS}=V'_{GS}$  için) tranzistorlar kısılma bölgesinde olacak şekilde düzenlenmiştir. Kısa kanal etkisi ihmal edilerek

$$I = \frac{\beta}{2} (V_{GS} - V_T)^2$$



Şekil-2.62. Büyük işaretler için akım aktarma davranışı incelenecek olan MOS diferansiyel kuvvetlendirici.

ve buradan,

$$(V_{GS}-V_T) = \sqrt{\frac{2 I_1}{\beta}}, \quad (V'_{GS}-V_T) = \sqrt{\frac{2 I'_1}{\beta}}$$

$$V_{1d} = (V_G - V'_G) = (V_{GS} - V'_{GS})$$

$$= \sqrt{\frac{2 I_1}{\beta}} - \sqrt{\frac{2 I'_1}{\beta}}$$

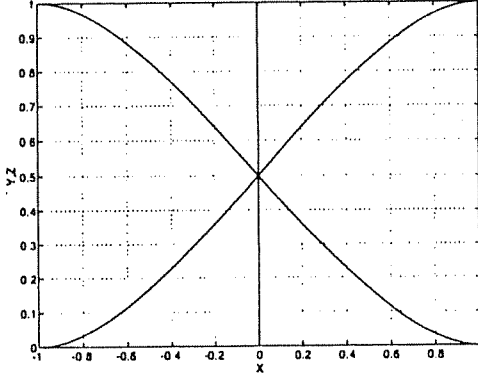
yazılabilir. Bu bağıntı ve  $I'_1 = I_T - I_1$  eşitliğinden yararlanılarak

$$\frac{V_{1d}}{\sqrt{2 I_T/\beta}} = \sqrt{\frac{I_1}{I_T}} - \sqrt{1 - \frac{I_1}{I_T}} \quad (2.92)$$

elde edilir.

Bu normalize edilmiş bağıntıdan yararlanılarak  $I_1$  nin  $V_{1d}$  diferansiyel giriş gerilimi ile nasıl değişeceği Şekil-2.63 de gösterilmiştir. Aynı şekil üzerinde  $I'_1$  akımının ne şekilde değişeceği de  $I_T = I_1 + I'_1$  bağıntısından yararlanılarak çizilmiştir. Beklendiği gibi,  $V_{1d}$  diferansiyel giriş gerilimi sıfır iken  $I_1 = I'_1 = (I_T/2)$  dir, yani kaynak akımı tranzistorlar arasında eşit şekilde paylaşılmaktadır.  $V_{1d}$  pozitif yönde arttırıldığında  $I_D$  artar,  $I'_D$ , iki akımın toplamı daima kaynak akımına eşit kalacak şekilde azalır. Bağıntıdan,  $V_{1d} = [2 I_T/\beta]^{1/2}$  için<sup>18</sup> kaynak akımının tümünün  $M_1$  tranzistoru üzerinden akacağı ve  $M'_1$  tranzistorunun bulunduğu koldan akan akımın sıfıra düşeceği, gerilimin negatif yönde aynı değeri alması hali için de kaynak akımının tümü ile  $M'_1$  tranzistoruna aktarılacağı görülmektedir. Diferansiyel kuvvetlendiricinin bu **iki konumlu anahtar** davranışından çeşitli elektronik devrelerde yararlanılmaktadır.

<sup>18</sup> Örneğin tipik değerler olarak  $KP=80 \cdot 10^{-6} \text{ A/V}^2$ ,  $W/L=2,5$ ,  $I_T=100 \mu\text{A}$  için bu gerilim 1 V bulunur ki bu, bipolar tranzistorlu devre için bulunmuş olan  $\approx 100 \text{ mV}$ 'a göre oldukça büyüktür. Aktarma aralığı, daha büyük  $W/L$  değerleri kullanılarak daraltılabilir.



Şekil-2.63. Direnç yüklü MOS diferansiyel kuvvetlendiricide savak akımlarının diferansiyel giriş gerilimine bağlı olarak değişimi.

$$X = \frac{V_{1d}}{\sqrt{2 \cdot I_T / \beta}}$$

$$Y = I_1 / I_T$$

$$Z = 1 - Y$$

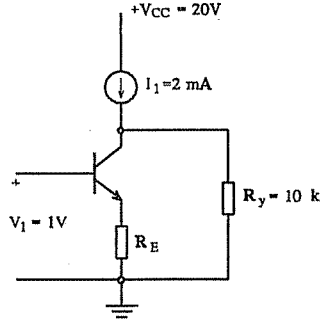
## PROBLEMLER

1.-a) Şekildeki devrede tranzistorun parametreleri  $I_s = 10^{-15}$  A,  $\beta_F = 100$  olarak verilmiştir.  $V_C = 10$  V olması için  $R_E$  direncinin değeri ne olmalıdır?

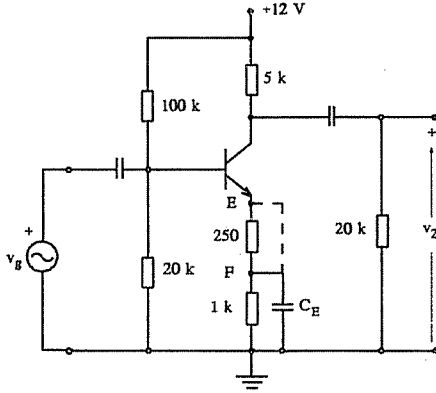
b) Devrenin  $v_o/v_i$  küçük işaret gerilim kazancının değeri nedir? (tranzistorların çıkış direnci -veya- Early gerilimi çok büyük kabul edilebilir.)

c) Devrenin küçük işaret giriş direncinin değeri nedir?

d) Devrenin küçük işaret gerilim kazancının değerinin 100 olması için nasıl bir değişiklik önerirsiniz?



2-a) Şekildeki kuvvetlendiricide tranzistörün parametreleri  $I_s = 10^{-14}$  A,  $\beta_F = 200$  olarak verilmiştir.  $v_g = 0$  için  $I_C$ ,  $V_E$ ,  $V_C$  ve  $V_B$  sükûnet değerlerini hesaplayın. (Sonucu iterasyonla yahut  $V_{BE} \approx 0,6$  V kabul ederek bulabilirsiniz).



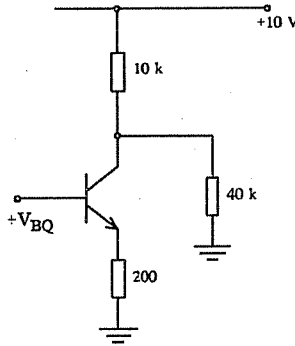
b)  $C_E$ , E noktasına bağlı iken  $v_2/v_g$  gerilim kazancını bulun. (Devredeki kondansatörlerin, kuvvetlendiricinin kullanılacağı frekanslar için kısa devre sayılabilecek kadar büyük kapasiteli olduğu kabul edilecektir).

c) Kazancı  $C_E$ , F noktasına bağlı iken hesaplayın.

d) (a), (b) ve (c) şıklarını SPICE ile çözerek sonuçları daha önce bulduğunuz değerlerle karşılaştırın.

3.- Şekil-2.20 deki devre için gerilim kazancının kolektör kutuplama akımına karşı bağıl duyarlılığını gösteren Sayfa 58 de verilmiş olan bağıntıyı çıkartın.

4.- Şekildeki kuvvetlendirici kendinden önceki ve sonraki katlara doğrudan bağlanmış olup baz kutuplama gerilimi  $V_{BQ}$  nun sükûnet değeri bir önceki katın çıkışı tarafından belirlenmektedir. Bir sonraki katın giriş direnci ise lineer varsayılabilir ve değeri 40k ohm dur.



a) Çıkışta kırılmıyız olarak iki yöne doğru olabildiğince büyük bir gerilim değişimi aralığı elde edilebilmesi için en uygun çalışma noktasını belirleyin (basitlik amacı ile tranzistorun  $V_{CE(sat)}$  doyma gerilimi sıfır kabul edilebilir). Bu çalışma noktasının sağlanması için gerekli  $V_{BQ}$  değeri nedir?

b) Devrenin küçük işaret gerilim kazancı ne kadardır? (Tranzistorun çıkış direnci sonsuz büyük kabul edilebilir.)

c) Yukarıda belirlediğiniz çalışma noktasını  $R_C$  yerine uygun bir akım kaynağı devresi kullanarak nasıl sağlayabilirsiniz? Devre şemasını çizerek gösterin.

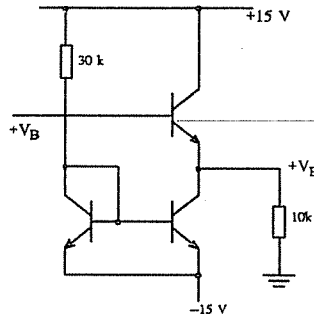
d) Baz geriliminin artması ve azalması hallerinde akım kaynağının sağladığı akımın tranzistorla yük direnci arasında nasıl paylaşılacağını irdeleyin ve bundan yararlanarak kolektör akımının ve kolektör-emetör



geriliminin alabileceği en büyük ve en küçük değerleri belirleyin. (Akım kaynağının ideal olmadığını, akım kaynağı görevi yapan tranzistorun doyma (satürasyon) bölgesine girmemesi gerektiğini gözardı etmeyin)

e) Devrenin bu durum için küçük işaret gerilim kazancını bulun.

5.-a) Şekildeki emetör çıkışlı devrede  $V_E$  sükûnet geriliminin 0 olması için bazı kutuplayan  $V_B$  doğru geriliminin değeri ne olmalıdır?



b) Devrenin küçük işaret gerilim kazancını ve giriş direncini hesaplayın.

c)  $V_E$  gerilimi  $V_B$  yi hangi gerilim aralığında izleyebilir?

d)  $V_B$ , -15V..+15V aralığında değiştirildiğinde  $V_E$  nin nasıl değişeceğini SPICE yardımı ile çıkartın. Bulduğunuz sonucu (c) ye verdiğiniz cevapla karşılaştırın.

e)  $V_E$  nin  $V_B$  yi izleme aralığının daha geniş olması için devrede nasıl bir değişiklik önerirsiniz?

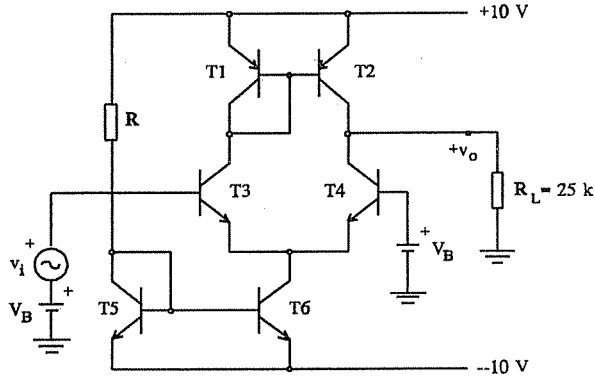
6.- Şekildeki kuvvetlendiricide T1 ile T2 ve T3 ile T4 eş tranzistorlardır. T6 ise dört T5 tranzistoruna eşdeğerdir. Early gerilimi T2 için 25 V, diğer tranzistorlar için sonsuz kabul edilebilecek kadar büyüktür. Bütün tranzistorlar için  $\beta_F=100$  ve  $|V_{BE}|=0,7$  V olarak alınabilir.

a) T3 ve T4 ün herbirinin kutuplama akımlarının 2 mA olması için  $R$  direncinin değeri ne olmalıdır?

b)  $R_L$  bu katı yükleyen değişken işaret direnci ve  $v_o$  bu direncin uçlarındaki değişken gerilim olduğuna göre  $v_o/v_i$  gerilim kazancını hesaplayın.

c)  $v_i$  giriş işareti kaynağının gördüğü direnci hesaplayın.

d) Tranzistorlar için  $|V_{CE(sat)}|=0,2$  V olarak verildiğine göre,  $v_i=0$  iken,  $V_B$  kutuplama gerilimi kaynaklarının alabileceği en büyük ve en küçük değerleri hesaplayın.



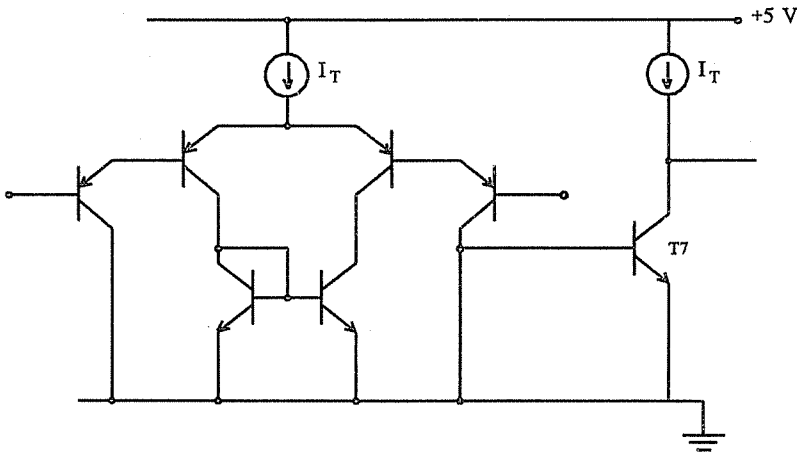
7.- Şekilde, pnp tranzistorlarla gerçekleştirilmiş bir işlemsel kuvvetlendirici giriş katının prensip şeması verilmiştir. Devre 5 V luk tek

bir kaynaktan beslenmekte olup giriş uçlarının kutuplama gerilimi 2,5 V dur.  
Tranzistorların parametreleri

$$\text{PNP: } \beta_F=30 \text{ (20...40), } I_s = 10^{-15} \text{ A, } V_{AF} = 100 \text{ V}$$

$$\text{NPN: } \beta_F=200, \quad I_s = 10^{-15} \text{ A, } V_{AF} = 50 \text{ V}$$

olarak verilmiştir.



a) Devrenin giriş kutuplama akımının 50 nA den daha büyük olmaması için  $I_T$  kaynak akımı en çok ne kadar olabilir ?

b) Süknet halinde ( giriş uçları 2,5 V ile kutuplanmışken)  $V_{B2}$ ,  $V_{E2}$  ve  $V_{B5}$  gerilimlerinin değeri nedir?

c) Devrenin diferansiyel girişinden T7 tranzistorunun bazına küçük işaret gerilim kazancının değeri nedir?

d) Tranzistorların lineer çalışma bölgelerinin dışına çıkmaması koşulu ile giriş ortak işaretinin minimum ve maksimum değerleri nedir?

e)  $I_T$  akım kaynağı olarak bir devre önererek eleman değerlerini hesaplayın.

f) Önerdiğiniz akım kaynakları ile birlikte devrenin SPICE simülasyonunu yaparak (b) deki gerilimleri ve (c) de sorulan kazancı bulun.

8.- Şekildeki akım kaynağı yüklü bir NMOS kuvvetlendiricide kullanılan tranzistorların parametreleri

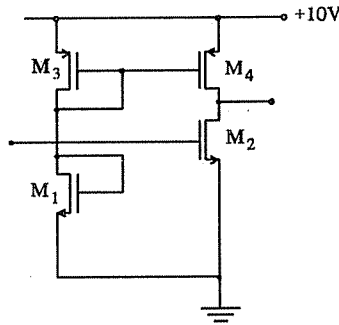
M1 ve M2 için;  $C_{ox} \cdot \mu_{ox} = 70 \cdot 10^{-6} \text{ A/V}^2$ ,  $W/L=16$ ,  $V_T=1\text{V}$ ,  $\lambda=0,02 \text{ V}^{-1}$

M3 ve M4 için;  $C_{ox} \cdot \mu_{ox} = 25 \cdot 10^{-6} \text{ A/V}^2$ ,  $W/L=8$ ,  $V_T=-1\text{V}$ ,  $\lambda=0,02 \text{ V}^{-1}$  olarak verilmiştir.

a)  $I_{D2}=0,5 \text{ mA}$  olması için M1 tranzistorunun  $W/L$  en-boy oranı ne olmalıdır?

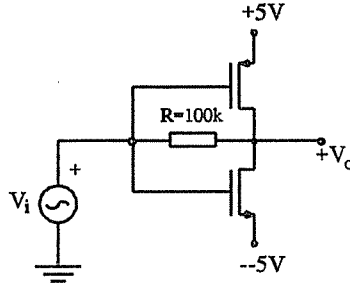
b) D2 çıkış ucunun sükünet geriliminin  $5\text{V}$  olması için  $V_{G2}$  kutuplama geriliminin değeri ne olmalıdır?

c) M2 nin geçidinden savağına küçük işaret gerilim kazancı nedir?



9.- Şekildeki CMOS eviricide M1 ve M2 tranzistorları için  $\beta=10^{-4} \text{ (A/V}^2)$ ,  $\lambda=0,01 \text{ (V}^{-1})$  ve  $V_T=\mp 1 \text{ V}$  dur.

- a) Devrenin  $v_o/v_i$  küçük işaret gerilim kazancını hesaplayın.
- b) Devrenin küçük işaret giriş direnci nedir?
- c) R direnci yerine geçit elektrodu +4 V luk bir gerilimle kutuplanmış bir NMOS tranzistor (M3) bağlandığında aynı kazancın sağlanması için bu tranzistorun  $\beta_3$  parametresinin değeri ne olmalıdır?
- d) M3 ün geçit gerilimi +3 V yapılırsa kazanç değeri ne olur?



10.-Şekilde verilmiş olan CMOS diferansiyel kuvvetlendiricideki tranzistorların parametreleri:

$$\text{NMOS: } V_T = +1\text{V}, K_P = 70 \cdot 10^{-6} \text{ A/V}^2, \lambda = 0,02 \text{ V}^{-1}, L = 3 \mu\text{m}, W = 45 \mu\text{m}$$

$$\text{PMOS: } V_T = -1\text{V}, K_P = 25 \cdot 10^{-6} \text{ A/V}^2, \lambda = 0,02 \text{ V}^{-1}, L = 3 \mu\text{m}, W = 30 \mu\text{m}$$

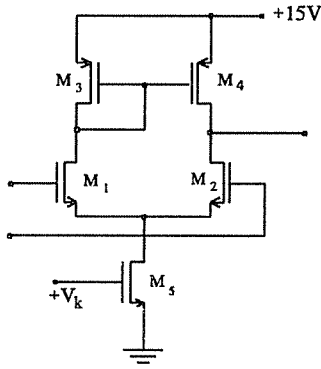
olarak verilmiştir. Giriş uçlarının sükûnet gerilimi 7,5 V dur.

- a) Giriş tranzistorlarının sükûnet akımlarının 0.5 mA olması için M5 tranzistorunun  $V_k$  kutuplama geriliminin değeri ne olmalıdır?
- b) Çıkış ucunun sükûnet geriliminin değeri nedir?

c) Devrenin diferansiyel gerilim kazancının değeri nedir?

d) SPICE yardımı ile devrenin diferansiyel giriş gerilimi  $-100\text{ mV} \dots +100\text{ mV}$  aralığında değiştirildiğinde çıkış geriliminin nasıl değişeceğini çıkartın ve yorumlayın.

e) SPICE ile hesaplayacağınız kazancı (c) de bulduğunuz değerle karşılaştırın.

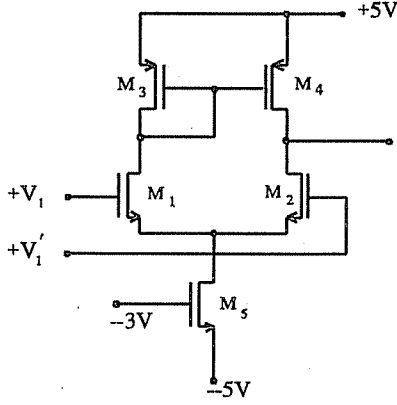


11.- Şekildeki CMOS diferansiyel kuvvetlendiricide tranzistörlerin kanal boyları  $3\mu\text{m}$ , NMOS tranzistörler için  $K_P=70 \cdot 10^{-6} \text{ A/V}^2$ ,  $\lambda=0,02 \text{ V}^{-1}$  ve  $V_T=+1 \text{ V}$ , PMOS tranzistörler için  $K_P=30 \cdot 10^{-6} \text{ A/V}^2$ ,  $\lambda=0,02 \text{ V}^{-1}$  ve  $V_T=-1 \text{ V}$  dur.

a)  $I_T=100 \mu\text{A}$  olması için M5 tranzistörünün kanal genişliği ne olmalıdır?

b)  $V_1=V'_1=0$  sükûnet hali için S düğümünün gerilimi nedir?  $V_{DS4}=V_{GS4}=-2,5 \text{ V}$  olması için M3 ve M4 ün kanal genişlikleri ne olmalıdır?

c) Devrenin küçük işaret diferansiyel gerilim kazancı nedir?

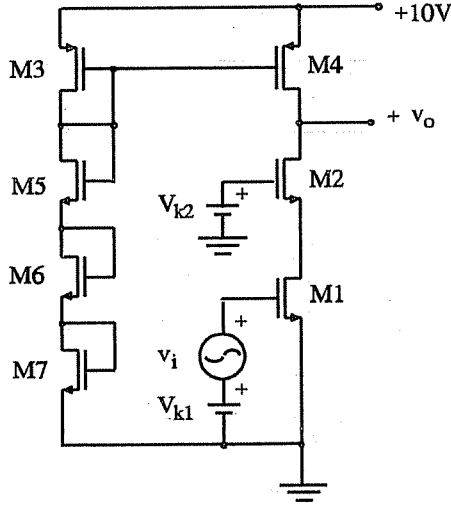


12.- CMOS **kaskod** devre, ortak kaynaklı bir tranzistorlu kuvvetlendiricide tranzistorun çıkışı ile yükü arasında, geçidi değişken işaretler bakımından referans potansiyelinde olacak şekilde kutuplanmış (yani ortak geçitli) bir tranzistor bağlanarak gerçekleştirilir. Özellikle, giriş tranzistorunun  $C_{dg}$  kapasitesinin, çıkış ucundan giriş ucuna sağladığı geribeslemenin kaskod devrede ortadan kalkması nedeni ile kuvvetlendiricinin yüksek frekans davranışında ortaya çıkan iyileşmeler nedeni ile bu devre geniş bir uygulama alanı bulmuştur. Diferansiyel kuvvetlendiricilerde giriş tranzistorları yerine birer kaskod devre kullanılması ayrıca, diferansiyel kuvvetlendiricinin simetrisini iyileştirerek dengesizliği azaltır.

Şekilde verilmiş olan temel kaskod devrede M1 ortak kaynaklı giriş tranzistoru ve M4 onun yükü olan akım kaynağı, M2 de aradaki ortak geçitli tranzistordur. M1 tranzistoru  $V_{k1}$  kutuplama gerilimi ile ve M2 tranzistoru  $V_{k2}$  kutuplama gerilimi ile, kısılma bölgesinde olacak şekilde kutuplanmışlardır. Tranzistorların parametreleri,

$$\begin{array}{lll} \text{NMOS: } V_T = +1\text{V}, & KP = 10^{-4} \text{ (A/V}^2\text{)}, & \lambda = 0,01 \text{ (V}^{-1}\text{)} \\ \text{PMOS: } V_T = -1\text{V}, & KP = 0,3 \cdot 10^{-4} \text{ (A/V}^2\text{)}, & \lambda = 0,01 \text{ (V}^{-1}\text{)} \end{array}$$

olarak verilmiştir.



a)  $I_{D1}=50 \mu\text{A}$  olması için birbirinin eşi olan M3 ve M4 tranzistorlarının  $W/L$  oranları ne olmalıdır?

b) Direnç olarak kullanılan ve birbirinin eşi olan M5, M6 ve M7 tranzistorlarının  $W/L$  oranları ne olmalıdır?

c)  $V_{D1}=4\text{V}$ ,  $V_{D2}=7\text{V}$  olması için  $V_{k1}$  ve  $V_{k2}$  kutuplama gerilimlerinin değerleri ne olmalıdır?

d) Ortak geçitli M2 tranzistorunun kaynağından görünen giriş direnci ve savağından görünen çıkış direnci değerlerini hesaplayın (giriş direncini bulurken M2 nin yükünün M4 akım kaynağının iç direnci olduğuna ve çıkış direncini bulurken M2 nin girişinin M1 in çıkış direnci ile kapatılmış olduğuna dikkat edin).

e) (d) de bulduklarınızdan yararlanarak M1 ve M2 nin oluşturduğu "bileşik" tranzistorun geçiş iletkenliği ve çıkış direnci parametrelerini hesaplayın ve devrenin  $v_o/v_i$  gerilim kazancını bulun. Bulduğunuz kazancı



M2 tranzistoru olmasa idi sağlanacak olan kazançla karşılaştırın ve yorumlayın.

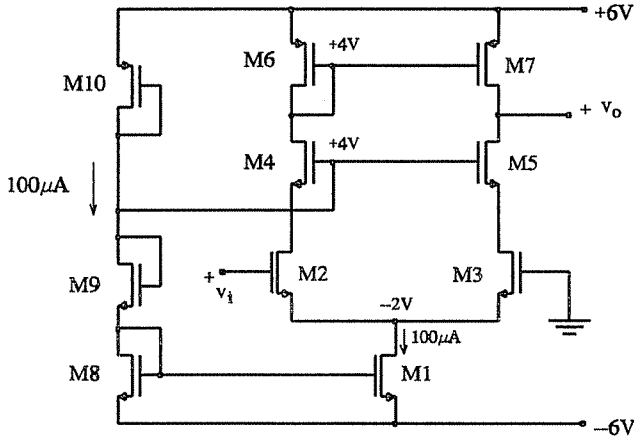
f) Yukarda hesapladıklarınızı SPICE ile tekrarlayın ve -varsa- sonuçlar arasındaki farkları yorumlayın.

13.- Şekilde bir CMOS kaskod diferansiyel kuvvetlendirici şeması verilmiştir. Devrede kullanılan tranzistorların parametreleri

NMOS tranzistorlar için;  $V_T=1V$ ,  $KP=10^{-4} A/V^2$ ,  $\lambda=0,01 V^{-1}$

PMOS tranzistorlar için;  $V_T=-1V$ ,  $KP=0,3 \cdot 10^{-4} A/V^2$ ,  $\lambda=0,01 V^{-1}$

dir.



a) Şekilde belirtilmiş olan sükûnet akımlarının ve gerilimlerinin sağlanabilmesi için tranzistorların  $W/L$  oranları ne olmalıdır? (Bu hesaplar için  $\lambda=0$  kabul edilebilir.)

b) Devrenin  $v_o/v_i$  küçük işaret gerilim kazancını bulun (bu hesaplar yapılırken  $\lambda$  lar ihmal edilmemelidir, neden?).

c) Devrenin sükûnet akım ve gerilimlerini ve gerilim kazancını, (a) da hesapladığınız boyutlar için ve SPICE'dan yararlanarak bulun. Önceki değerlerle farklar varsa, yorumlayın.

d) Devrenin M3'e bağlı girişi referansa bağlı iken, M2'ye bağlı  $v_i$  girişine uygulanan gerilimi  $-10$  mV ile  $+10$  mV arasında değiştirerek  $V(D5)=f[V(G2)]$  değişimini elde edin. Bundan yararlanarak küçük işaret gerilim kazancını bulun. Bulduğunuz değeri (.TF) komutu ile hesaplayacağınız küçük işaret kazancı ile ve (b) de bulduğunuz değerle karşılaştırın. Farklar varsa yorumlayın.

14.- Direnç yüklü bipolar tranzistorlu bir diferansiyel kuvvetlendiricide kuyruk akımı  $I_T=1$  mA ve kolektör yük dirençlerinin değeri  $10$  k ohm dur. Kuvvetlendiricinin bir girişine uygulana işaret tepe değeri  $25$  mV ve frekansı  $10$  MHz olan sinüzoidal bir gerilim, öteki girişine uygulanan işaret ise tepe değeri  $5$  mV ve frekansı  $11$  MHz olan bir sinüzoidal gerilimdir. Diferansiyel çıkış gerilimindeki;

- a)  $20$  MHz frekanslı,
- b)  $30$  MHz frekanslı,
- c)  $1$  MHz frekanslı,
- d)  $19$  MHz frekanslı

bileşenlerin genliklerini hesaplayın.

### 3. OK KATLI KUVVETLENDİRİCİLER

#### 3.1.Giriş

Bölüm-1 de belirtilmiş olduğu gibi bir kuvvetlendiriciyi tanımlayan temel özellikler kazanç ile giriş ve çıkış dirençleri (daha genel olarak, empedansları) dır. Belirli bir amaç için kullanılacak bir kuvvetlendiriciden istenen özelliklerin tümünü Bölüm-2 de incelenmiş olan temel kuvvetlendirici devrelerden birinin sağlayamaması halinde amaca, uygun yapıda ve sayıda temel devre Bölüm-1 de belirtildiği gibi art arda (kaskad) bağlanarak ulaşılır. Çok katlı bir kuvvetlendiricide ilk kat (**giriş katı**) kazanca katkıda bulunmanın yanı sıra kuvvetlendiriciden istenen giriş direnci koşulunu sağlayacak bir devre olmalıdır. Benzer şekilde son katın (**çıkış katının**) da çıkış işaretini, kuvvetlendiricinin çıkışına bağlanacak olan yüke en uygun biçimde aktaracak yapıda olması gerekir. Bu, genel olarak Bölüm-1 de belirtildiği şekilde, kuvvetlendiricinin çıkış empedansının yüke maksimum güç transferi koşulunu sağlayacak değerde gerçekleştirilmesi ile sağlanır<sup>1</sup>. Bu iki katın sağladığı kazancın (kuvvetlendiricinin kullanılacağı yerde

---

<sup>1</sup> Ancak bu durumda yüke aktarılan güç kadar bir gücün çıkış katındaki kontrol elemanında harcanması gerekir ki bu, büyük güçler söz konusu olduğunda, çıkış katındaki elemanların ısınması nedeni ile sakıncalıdır. Büyük çıkış güçleri için uygun devre yapıları Bölüm-4 de incelenecektir.

hangisi önemli ise; akım, gerilim veya güç kazancının) yeterli olmaması halinde uygun yapıda ve yeterli sayıda **ara kat**'ın kullanılması gerekir.

Günümüzde büyük kazanç değerleri gerekli olduğunda genellikle tümdevre olarak gerçekleştirilmiş devrelerden yararlanır. **İşlemsel kuvvetlendirici (operasyonel amplifikatör)** ailesini oluşturan ve günümüzde yaygın olarak kullanılan bu devrelere geçmeden önce, tek tek elemanlarla gerçekleştirilen çok katlı kuvvetlendiriciler ele alınacaktır.

### 3.2. Kondansatör Bağlamalı Kuvvetlendiriciler

Tümdevre teknolojisinin gelişmesinden önce en çok kullanılan devre yapısı olan kondansatör bağlamalı kuvvetlendiricilerin en önemli avantajı, bir katın çıkışındaki işaret geriliminin bir sonraki katın girişine aktarılması için kullanılan **bağlama kondansatörlerinin**, katları doğru akım ve gerilimler bakımından birbirinden ayırması nedeni ile, her katın kutuplanmasının bağımsız olarak sağlanabilmesidir. Devrede kullanılan bağlama ve köprüleme kondansatörlerinin, kuvvetlendiricinin kullanılacağı frekans bandı içinde değişken işaretler için kısa devre sayılabilecek kadar büyük kapasiteli olması gerekir<sup>2</sup>

Şekil-3.1 de tipik bir kondansatör bağlamalı gerilim kuvvetlendiricisi görülmektedir. Giriş katında, baz kutuplama dirençleri ile tranzistorun bazından görülen direnç tarafından belirlenen giriş direncinin büyük değeri olmasını sağlamak amacı ile emetör direnci köprülenmemiştir. İkinci katın büyük bir gerilim kazancı sağlayabilmesi için çalışma noktasının kararlılığı amacı ile öngörülmuş olan emetör direnci Şekil-2.28 de gösterildiği gibi

---

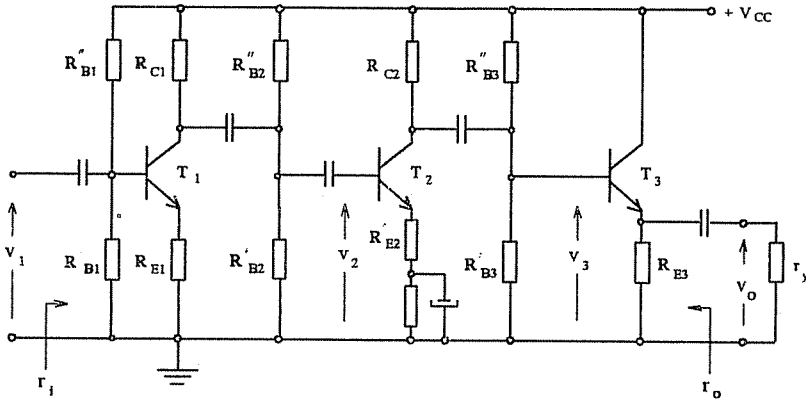
<sup>2</sup> Bağlama ve köprüleme kondansatörlerinin reaktanslarının alçak frekanslara doğru gidildikçe büyümesi nedeni ile kısa devre sayılamaları varsayımı geçerliliğini kaybeder. Bu nedenle kazançta meydana gelecek olan düşmenin, ayrıca giriş gerilimi ile çıkış gerilimi arasında meydana gelecek olan faz dönmesinin frekansa bağlı olarak değişimi ilerde incelenecektir.

kısmen köprülenmiştir. Çıkış katı ise küçük bir çıkış direnci elde edilebilmesi için emetör çıkışlı bir devre olarak gerçekleştirilmiştir.

Devrenin giriş direnci,  $R_{B1}=(R'_{B1}/R''_{B1})$  konularak ve (2.42) dan yararlanılarak hesaplanabilir:

$$r_i = \beta_{F1} (r_{e1} + R_{E1}) // R_{B1}, \quad r_{e1} \ll R_{E1}$$

$$r_i \approx \frac{\beta_{F1} R_{E1} \cdot R_{B1}}{\beta_{F1} R_{E1} + R_{B1}} \quad (3.1)$$



Şekil-3.1. Katları birbirine kondansatörle bağlanmış tipik bir gerilim kuvvetlendiricisi.

Birinci katın girişinden-ikinci katın girişine gerilim kazancı, ikinci katın  $r_{i2}$  giriş direnci yukardaki yoldan bulunduktan sonra (2.44) bağıntısı yardımı ile hesaplanırsa,

$$\frac{v_2}{v_1} = - \frac{R_{C1} // r_{i2}}{r_{e1} + R_{E1}} \quad (3.2)$$

çıkır. Benzer şekilde ikinci katın girişinden-üçüncü katın girişine gerilim kazancı da

$$r_{i3} = R_{B3} // \beta_{F3} \cdot [r_{e3} + (R_{e3} // r_y)]$$

olmak üzere

$$\frac{v_3}{v_2} = - \frac{R_{C2} // r_{i3}}{r_{e2} + R'_{E2}} \quad (3.3)$$

dir. Emetör çıkışlı olan üçüncü katın gerilim kazancı da  $\approx +1$  olduğundan kuvvetlendiricinin toplam gerilim kazancı

$$\begin{aligned} K_v &= \frac{v_o}{v_1} = \frac{v_o}{v_3} \frac{v_3}{v_2} \frac{v_2}{v_1} \\ &= (+1) \left( \frac{R_{C2} // r_{i3}}{r_{e2} + R'_{E2}} \right) \left( \frac{R_{C1} // r_{i2}}{r_{e1} + R_{E1}} \right) \end{aligned} \quad (3.4)$$

olur.

$R_y$  yük direncinin bağlandığı çıkış uçlarından görülen  $r_o$  çıkış direnci de (2.56) bağıntısından,

$$\bar{R}_g = R_{B3} // R_{C2} // r_{o2} \quad (3.5)$$

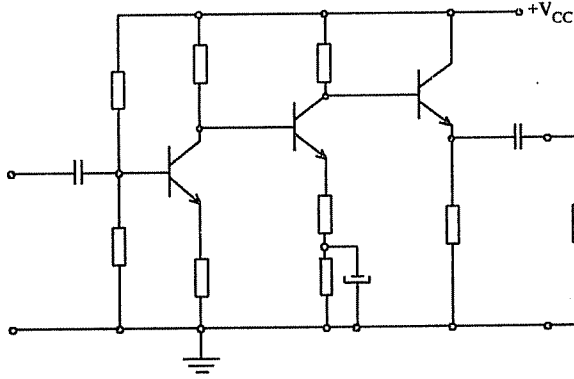
olduğu göz önünde bulundurularak hesaplanabilir:

$$r_o = r_{e3} + \frac{\bar{R}_g}{\beta_{F3}} \quad (3.6)$$

### 3.3. Doğrudan Bağlamalı Kuvvetlendiriciler

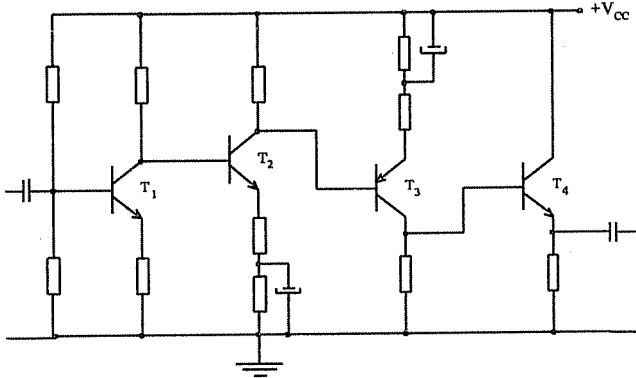
Art arda bağlanması gereken kuvvetlendiriciler, katlardan herbirinin çıkış sükûnet gerilimi bir sonraki kat için gerekli olan giriş kutuplama gerilimine eşit olacak şekilde tasarlanırsa, katlar arasında bağlama kondansatörü kullanmaya gerek kalmaz. Devrenin boyut ve maliyet bakımından iyileşmesinin yanısıra bağlama kondansatörleri nedeni ile alçak frekanslarda kazançta meydana gelecek düşme ve faz dönmesi de ortadan kalkar. Kuvvetlendiricinin tek bir doğru akım besleme kaynağından beslenmesi halinde giriş ve çıkış sükûnet doğru gerilimleri sıfır olamayacağından, işaret kaynağının girişe ve yükün çıkışa bağlanmasında yine de kondansatör kullanmak gerekir. Şekil-3.2 de katları birbirine doğrudan doğruya, işaret kaynağına ve yüke ise birer bağlama kondansatörü aracılığı ile bağlanmış tipik bir kuvvetlendirici görülmektedir. İlk katın kutuplaması bir gerilim bölücü yardımı ile sağlanmış, daha sonraki katlar için giriş ucunun sükûnet gerilimi olarak bir önceki katın çıkış ucundaki doğru gerilimden yararlanılmıştır. İkinci kat için bu şekilde belirlenen giriş sükûnet gerilimi değeri nedeni ile büyük bir emetör direnci gerektiğinden, bu direncin hiç köprülenmemesi halinde bu katın sağlayacağı gerilim kazancı çok küçük olacağından, emetör direnci kısmen köprülenerek kazancın yükseltilmesi sağlanmıştır.

npn tipi bipolar tranzistorlarla gerçekleştirilen doğrudan bağlamalı kuvvetlendiricilerde tranzistorlardan herbirinin kolektör ucunun sükûnet gerilimi baz ucununkinden daha büyük olduğundan, özellikle kat sayısı fazla olan kuvvetlendiricilerde çalışma noktalarının her kat için en uygun olan yerde olmasını sağlamak mümkün olmaz. Bu sorunun üstesinden, npn ve pnp tipi tranzistorlar bir arada ve uygun şekilde kullanılarak gelenebilir. Şekil-3.3 de görülen üç tane ortak emetörlü kazanç katı ile bir emetör çıkışlı katdan oluşan dört katlı kuvvetlendiricide üçüncü katta pnp tipi bir tranzistor kullanılmıştır. Böylece , npn tipi bir tranzistor kullanılmış olsa idi  $T_2$  nin kolektör doğru gerilimine göre daha pozitif olacak olan  $V_{B4}$  geriliminin negatif yönde ötelenerek çıkış katı için daha uygun bir çalışma noktasının



Şekil-3.2. Katları doğrudan bağlamalı üç katlı gerilim kuvvetlendiricisi

elde edilmesi sağlanmıştır.

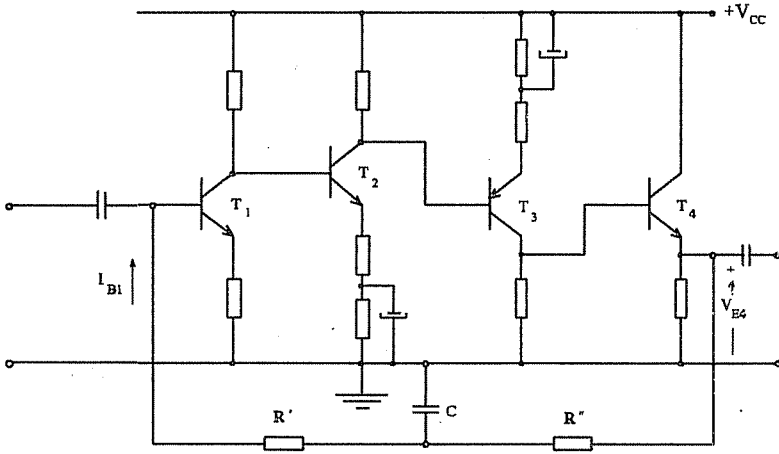


Şekil-3.3. npn ve pnp tipi tranzistorların bir arada kullanıldığı bir doğrudan bağlamalı kuvvetlendirici.

Doğrudan bağlamalı kuvvetlendiricilerde ilk katın çalışma noktasında sıcaklık v.b. nedenlerle meydana gelecek yavaş değişimler daha sonraki katları da etkiler. Örneğin Şekil-3.3 deki devrede  $T_1$  in baz geriliminde meydana gelecek küçük bir değişme  $T_4$  ün bazına,  $T_1$ ,  $T_2$  ve  $T_3$  ün sağladığı



**doğru gerilim kazancı**<sup>3</sup> ile çarpılarak ulaşır ve büyük değerler alabilir. Bu şekilde, özellikle son katlarda çalışma noktasının öngörülmesiyle olan yerden fazla uzaklaşmasını önlemek amacıyla **negatif geribeslemeden** yararlanılabilir. Örnek olarak Şekil-3.4 de verilmiş olan devre, Şekil-3.3 deki devrenin bu amaçla değiştirilmiş bir şeklidir.  $T_1$  transistörünün baz kutuplama akımı,  $T_4$  ün emetör sükünet geriliminden,  $R = R' + R''$  direnci yardımı ile elde edilmiş olup değeri  $I_{B1} = (V_{E4} - V_{B1})/R$  dir. Uygulanan



Şekil-3.4. Doğrudan bağlamalı bir kuvvetlendiricide çalışma noktası kararlılığının negatif geribesleme yardımı ile sağlanması.

geribeslemenin sadece **yavaş değişimlerde** etkili olması, kuvvetlendiricinin frekans bandı içinde geribesleme etkisi ile kazancın küçülmemesi için  $R$  direnci iki parçadan oluşturulmuş ve değişken işaretlere  $C$  kondansatörü üzerinden kolay bir yol verilerek girişe ulaşmalarını sağlamıştır. Aşağıda, uygulanmış olan geribeslemenin mantığı anlatılmaya çalışılırken,  $C$  kondansatörünün bu koşulu sağlayacak bir değerde olduğu, yani yavaş değişimler için açık devre davranışı gösterdiği varsayılmıştır.

<sup>3</sup> Çok alçak frekanslı değişimler için devredeki köprüleme kondansatörleri açık devre sayılabilir. Bu durumda devrenin sağladığı kazanç "doğru gerilim kazancı" denir.

Kuvvetlendiricinin çıkış ucundaki  $V_{E4}$  doğru gerilimi, herhangi bir nedenle, **örneğin artma yönünde değişirse**  $I_{B1}$  ve bununla orantılı olan  $I_{C1}$  de artar. Kolektör akımı artan  $T_1$  tranzistorunun kolektör direnci üzerinde meydana gelen gerilim düşümü artacağından, kolektör doğru gerilimi azalır, ki bu  $T_2$  nin baz gerilimidir. Baz gerilimi azalan  $T_2$  nin kolektör akımı azalır, kolektör gerilimi artar. Bu,  $T_3$  ün baz ucundaki doğru gerilimin artması, yani bir pnp tranzistor olan  $T_3$  ün bazı ile  $V_{CC}$  besleme kaynağı arasındaki gerilim farkının, dolayısı ile  $T_3$  ün akımının azalması demektir. Akımın azalması sonucunda kolektör direnci üzerindeki gerilim düşümü azalacağından, kolektör doğru gerilimi de azalır. Bu,  $T_4$  ün baz geriliminin ve bundan  $V_{BE4}$  kadar aşağıda olan çıkış doğru geriliminin **azalma yönünde değişmesi demektir**. Görüldüğü gibi  $V_{E4}$  geriliminde herhangi bir nedenle meydana geldiğini varsaydığımız **bir artma**, negatif geribesleme etkisi ile **bu gerilimi azalma yönünde değiştirecek bir tepki doğurmakta**, bir başka deyişle çalışma noktasındaki değişme frenlenmektedir.

Buraya kadar incelediğimiz doğrudan bağlamalı kuvvetlendiriciler, basit temel kuvvetlendirici devrelerinin art arda bağlanması ile gerçekleştirilmiş, giriş ve çıkışta bağlama kondansatörlerinden yararlanmayı, ara katlarda da -büyük bir kazanç elde edilebilmesi için- emetör köprüleme kondansatörleri kullanmayı gerektiren devrelerdir. Bağlama ve köprüleme kondansatörleri ne kadar büyük değerli olursa olsun alçak frekanslara doğru gidildiğinde kazanç düşeceğinden bu devreler doğru gerilim kuvvetlendiricisi olarak kullanılamazlar. Ayrıca, tümdevre teknolojilerinin büyük değerli kondansatörler gerçekleştirmeye elverişli olmaması nedeni ile tümdevre yapılarına da uygun değildir. Günümüzde gerek tümdevre olarak, gerekse tek tek elemanlarla gerçekleştirilen doğrudan bağlamalı çok katlı kuvvetlendiricilerde, köprüleme kondansatörü kullanmadan büyük bir gerilim kazancı sağlayan **emetör bağlamalı** kuvvetlendiriciler yaygın bir biçimde kullanılmaktadır. Böyle bir kuvvetlendiricinin **diferansiyel giriş** olanağını kendiliğinden sağlaması, ayrıca referansa göre biri pozitif öteki negatif iki ayrı doğru gerilim besleme kaynağı kullanılması halinde giriş ve çıkış sükûnet gerilimlerinin "sıfır" olmasının kolayca sağlanabilmesi, bu tür kuvvetlendiricilerin önemli olumlu özellikleridir. Böylece, günümüzde hemen

hemen her zaman **tümdevre** olarak gerçekleştirilmekte olan bir yapı ortaya çıkar ki buna **işlemsel kuvvetlendirici (operational amplifier)**<sup>4</sup> adı verilir.

### 3.4. İşlemsel Kuvvetlendiriciler

Önemli yapısal özellikleri yukarda kısaca belirtilmiş olan işlemsel kuvvetlendiriciler,

- Giriş katı bir diferansiyel kuvvetlendirici olan,

- Doğrudan bağlamalı, yapısında herhangi bir bağlama yahut köprüleme kondansatörü bulunmayan, dolayısı ile  $f=0$  dan (doğru gerilimden) başlayarak oldukça yüksek frekanslara kadar çok büyük (ideal olarak sonsuz) bir gerilim kazancı sağlayan,

- Çıkış gerilimi diferansiyel giriş katının giriş uçlarının gerilimlerinin farkı ile orantılı olan,

- Giriş uçlarının ve çıkış ucunun sükûnet gerilimleri "sıfır" olan,

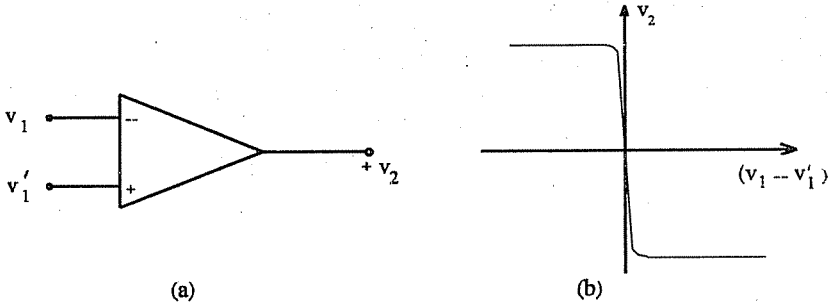
- Çok büyük (ideal olarak sonsuz) bir diferansiyel giriş direncine ve çok küçük (ideal olarak sıfır) bir çıkış direncine sahip olan devrelerdir. Bu temel özelliklere ek olarak üst kesim frekansının olabildiğince büyük ve frekans karakteristiğinin geribesleme uygulandığında kararsızlığa sebep olmayacak bir biçime sahip olması, ortak işaret kazancının olabildiğince küçük olması, besleme kaynağı gerilimindeki değişimlerin

---

<sup>4</sup> İşlemsel kuvvetlendirici adı, bu tür devrelerin dijital bilgisayarlardan önceki yıllarda, özellikle diferansiyel denklemlerin çözülmesinde yararlanılan **analog bilgisayarlarda** temel işlem (operasyon) elemanı olarak kullanılması nedeni ile kullanılmış ve oradan günümüze kalmıştır.

çıkışı olabildiğince az etkilemesi, giriş dengesizlik geriliminin olabildiğince az olması gibi ek olumlu özellikler de sayılabilir.

İşlemsel kuvvetlendiriciler için devre şemalarında kullanılan sembol Şekil-3.5(a) da verilmiştir. Devrenin iki girişine küçük genlikli birer işaret gerilimi uygulandığında çıkış gerilimi şemada (+) ile işaretlenmiş olan ucun gerilimi ile **aynı yönde**, (-) ile işaretlenmiş olan ucun gerilimi ile **zıt yönde** değişir. Çıkış geriliminin ( $v_1 - v'_1$ ) diferansiyel giriş gerilimi ile değişim şekli Şekil-3.5(b) deki gibidir. Değişimin eğimi, kuvvetlendiricinin küçük işaret gerilim kazancına eşittir. Çıkış geriliminin pozitif yönde ve negatif yöndeki sınırlarını besleme gerilimleri (ve çıkış katının yapısı) belirler.



Şekil-3.5. (a) İşlemsel kuvvetlendirici sembolü, (b) gerilim geçiş eğrisi.

Yukarda belirtilmiş olan temel özelliklere sahip işlemsel kuvvetlendiriciler günümüzde bipolar tranzistorlu yahut MOS tranzistorlu tümdevreler olarak gerçekleştirilmektedir. Bazı özel durumlar için bipolar tranzistorlar ve alan etkili tranzistorlar aynı tümdevre içinde birlikte kullanılır. Örneğin bipolar tranzistorlu bir işlemsel kuvvetlendiricinin çok büyük bir giriş direncine sahip olmasının sağlanması amacı ile giriş katında jonksiyonlu yahut MOS alan etkili tranzistorlar kullanılabilir. Yahut MOS tranzistorlarla gerçekleştirilen bir işlemsel kuvvetlendiricinin çıkış katının akım kapasitesinin artırılması amacı ile bu kat bipolar tranzistorlu olarak gerçekleştirilebilir.

### 3.4.1. Bipolar tranzistorlu İşlemsel Kuvvetlendirici Yapıları

Bipolar tranzistorlu işlemsel kuvvetlendiriciler genellikle aktif yüklü bir emetör bağlamalı giriş katı, akım kaynağı yüklü bir ortak emetörlü ara kat ve emetör çıkışlı bir çıkış katından oluşur. Böyle bir kuvvetlendirici ile 100.000 mertebesinde bir gerilim kazancı kolayca sağlanabilir ki bu pek çok uygulama için yeterli bir değerdir. Ayrıca bu yapıda, yüksek frekanslarda çıkış işaretinde meydana gelecek faz dönmelerinin, kuvvetlendiriciye geribesleme uygulanması halinde devrenin kararsız duruma girmesine (osilasyon yapmasına) sebep olacak kadar büyük olmaması, basit kompanzasyon yöntemleri ile sağlanabilir<sup>5</sup>. Daha yüksek bir kazanç elde etmek amacı ile daha fazla sayıda kazanç katı kullanılması halinde daha karmaşık kompanzasyon devreleri gerekli olur.

Şekil-3.6 da yukarıda belirtilen yapıya sahip bir kuvvetlendiricinin şeması verilmiştir. Giriş katı Şekil-2.49 da verilmiş olan aktif yüklü tipik bir emetör bağlamalı diferansiyel kuvvetlendiricidir.  $T_5$  tranzistorunun kolektör sükûnet geriliminin işareti ve değeri, ikinci katın pnp tipi bir tranzistorla gerçekleştirilmesini gerektirir<sup>6</sup>. Bu tranzistorun **akım kaynağı yükünü** oluşturan  $T_3$  tranzistoru için, giriş katının emetör akım kaynağı ile aynı referans geriliminden ( $T_1$  tranzistorunun baz-emetör geriliminden)

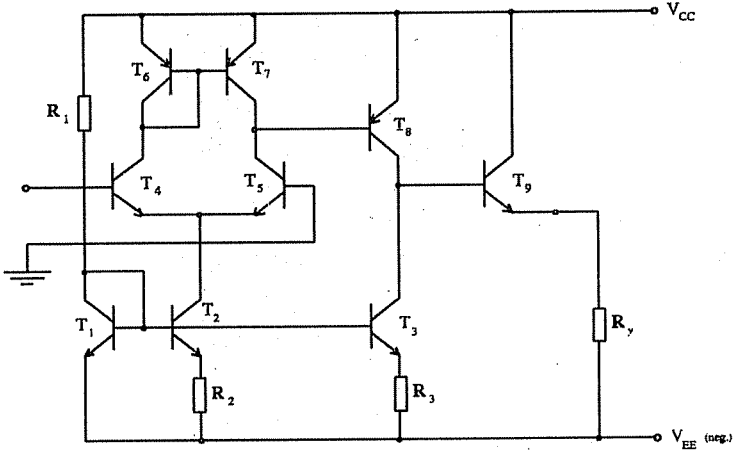
---

<sup>5</sup> Çıkışından girişine geribesleme uygulanan bir kuvvetlendiricide çıkıştan girişe gelen işarette giriş işaretinin aynı fazda olduğu frekansta kazanç 1'den büyükse devre bu frekansta **osilasyon yapar**. Kuvvetlendirici olarak kullanılması öngörülmesi olan bir devre için bu, istenmeyen bir durumdur ve yukarıda belirtilen osilasyon koşulunun **sağlanmaması** için önlem alınması gerekir ki buna **kompanzasyon** denir. Bu konu kuvvetlendiricilerin frekansa bağlı özellikleri incelenirken ele alınacaktır.

<sup>6</sup> İkinci katın sükûnet akımı giriş katındaki tranzistorların sükûnet akımının iki katına eşit seçilirse,  $T_4$  ün kolektör akımı  $T_6$  nın kolektör akımı ile  $T_6$  ve  $T_7$  nin baz akımlarının toplamına ve  $T_5$  in kolektör akımı da  $T_7$  nin kolektör akımı ile  $T_8$  in baz akımının toplamına eşit olduğundan,  $T_4$  ve  $T_5$  in kolektör akımları, dolayısı ile de baz-emetör gerilimleri eşit olur. Bu, tanımlanmış olan sükûnet durumunun sağlanması için diferansiyel giriş geriliminin sıfır olması (başka bir deyişle **giriş dengesizliğinin** sıfır olması) demektir.

yararlanılmıştır.  $T_8$  tranzistorunun kolektörü, emetör çıkışlı  $T_9$  tranzistorunun bazına bağlanmıştır.

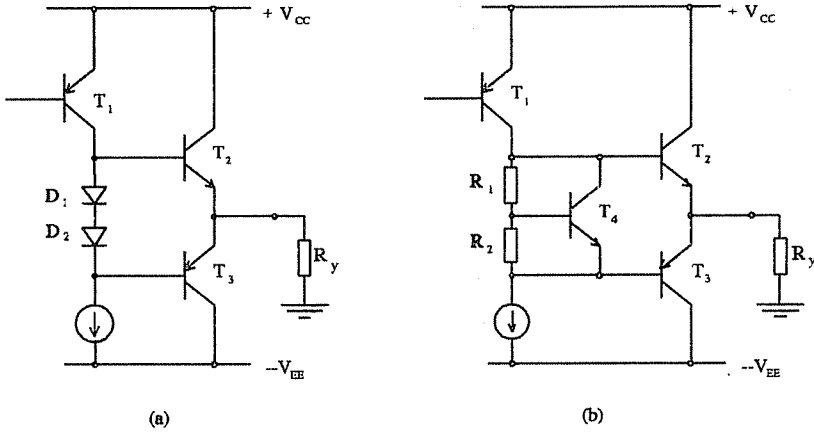
Bu en basit işlemsel kuvvetlendirici yapısında yük direncinin şekilde görüldüğü gibi emetör çıkışlı bir kuvvetlendirici olarak çalışan çıkış tranzistorunun emetörü ile negatif besleme kaynağı arasına bağlanması gerekir. Bu durum hem yükün bir ucunun referans noktasına değil de bir kaynak ucuna bağlanması, hem de çıkış katının sükûnet halinde sürekli ve yük direncinin değerine bağlı bir akım akıtarak güç harcaması nedeni ile pek istenmez. Bu sakıncaları ortadan kaldırmak için işlemsel kuvvetlendiricilerin çıkış katı olarak genellikle **emetör çıkışlı B sınıfı** devrelerden yararlanır.



Şekil-3.6. Basit ve tipik bir bipolar tranzistorlu işlemsel kuvvetlendirici.

B sınıfı bir çıkış katının prensip şeması, bir önceki katla birlikte Şekil-3.7(a) da verilmiştir.  $T_1$  tranzistorunun sükûnet akımının  $D_1$  ve  $D_2$  diyotları üzerinde meydana getirdiği gerilim düşümü, npn tipi  $T_2$  tranzistoru ile pnp tipi  $T_3$  tranzistorunun baz-emetör sükûnet gerilimlerinin toplamına eşit olup bu tranzistorları **iletim eşiğinde** tutacak değerdedir. Bu durumda yük direncinden de bir akım akmayacağından, çıkış ucunun sükûnet gerilimi sıfır

olur. Girişe uygulanan bir işaret  $T_1$  tranzistorunun akımını arttırırsa, yük olarak kullanılan akım kaynağının akımı değişmeyeceğinden kolektör akımındaki artım çıkış katındaki  $T_2$  tranzistorunun baz akımını arttırır ve bu tranzistor  $R_y$  yükü ile yüklenmiş bir emetör çıkışlı devre olarak çalışır. Yük direncinden akan akım ( $T_2$  tranzistorunun emetör akımı),  $i_b$  baz akımının  $(\beta_F+1)$  katıdır ve çıkış gerilimi  $R_y(\beta_F+1).i_b$  değerini alır. Bu durumda  $T_3$  tranzistoru kesimde kalmaya devam eder.  $T_1$  tranzistorunun kolektör akımının azalma yönünde değişmesi halinde ise, akım kaynağı akımının sabit



Şekil-3.7 (a) Emetör çıkışlı B sınıfı çıkış katı. (b) kutuplama geriliminin bir "V<sub>BE</sub> çoğaltıcı" devre ile elde edilmesi.

kalabilmesi için  $T_3$  tranzistorunun bazından bir akım çekilmesi, yani pnp tipi olan bu tranzistorun iletme sürülmesi gerekir. Bu durumda da  $T_3$  tranzistorunun emetör çıkışlı bir devre olarak çalışacağı ve çıkış geriliminin  $T_1$  in kolektör akımındaki değişimle orantılı ve referansa göre negatif bir değer alacağı açıktır.

Emetör çıkışlı B sınıfı çıkış katında tranzistorların tam iletim eşiğinde olacak şekilde kutuplanmaları, Şekil-3.7(b) de verilmiş olan devre ile de sağlanabilir. Bu devrede çıkış tranzistorlarını kutuplayan  $V_{CE4}$  gerilimi

$T_4$  tranzistorunun baz akımı sürücü tranzistorun kolektör akımı yanında ihmal edilerek hesaplanırsa,

$$V_{CE4} = V_{BE4} \left( 1 + \frac{R_1}{R_2} \right) \quad (3.6)$$

bulunur. Devre,  $V_{BE4}$  geriliminin iki direncin değeri ile belirlenebilen **istenen bir katını** elde etme olanağı sağladığı için " $V_{BE}$  çoğaltıcı" devre adı ile de anılır.

Çıkış katında yapılan böyle bir iyileştirme ile Şekil-3.6 daki işlemsel kuvvetlendirici devresi Şekil-3.8 deki hali alır. Devrenin sağlayacağı gerilim kazancı aşağıdaki gibi kolayca hesaplanabilir:

Giriş katının yükü  $-T_5$  ve  $T_7$  nin çıkış dirençlerinin  $T_8$  in giriş direnci yanında çok büyük olması nedeni ile-  $T_8$  in giriş direncinden ibaret kabul edilebilir. Bu kabulde birinci katın diferansiyel gerilim kazancı, (2.77) bağıntısından yararlanılarak hesaplanabilir:

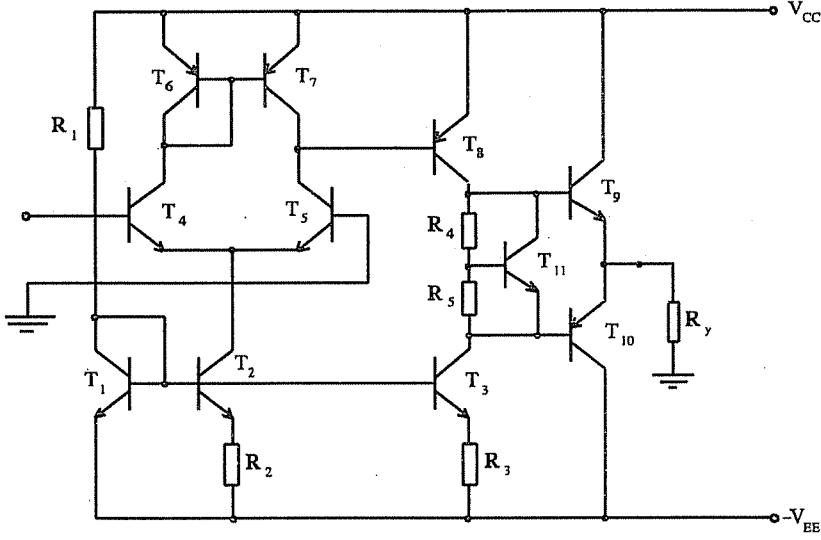
$$K_1 = \frac{v_2}{(v_1 - v_1')} = \frac{\beta_{F8} \cdot r_{e8}}{r_{e5}}$$

Ortak emetörlü bir kuvvetlendirici olan ikinci katın yük direnci, çıkış katının giriş direncidir. Çıkış katında, pozitif yarı peryotta  $T_9$  tranzistorunun, negatif yarı peryotta  $T_{10}$  tranzistorunun **emetör çıkışlı** bir devre olarak çalıştığı göz önünde bulundurulursa,  $\beta_{F9} \approx \beta_{F10}$  olduğu kabulü ile<sup>7</sup>

---

<sup>7</sup> pnp tipi tranzistorların  $\beta_F$  leri genellikle benzer yapıdaki npn tipi tranzistorların  $\beta_F$  lerinden daha küçük olduğu için bu kabul her zaman doğru değildir.  $\beta_F$  ler arasındaki fark nedeni ile kuvvetlendiricinin kazancı, npn tipi çıkış tranzistorunun aktif olduğu çıkış geriliminin pozitif değerleri için daha büyük olur. Bu nedenle gerilim geçiş eğrisinde meydana gelen eğrisellik, işlemsel kuvvetlendiriciler genellikle büyük negatif geribesleme uygulanarak kullanıldıkları için sorun olmaz.





Şekil-3.8. Çıkışında B sınıfı bir çıkış katı kullanılan basit işlemsel kuvvetlendirici

$$K_2 = - \frac{\beta_{F9} \cdot R_y}{r_{e8}}$$

çıkar<sup>8</sup>.

Çıkış katının gerilim kazancı da  $K_3 \approx +1$  olduğundan, girişten çıkışa toplam kazanç

<sup>8</sup> Bu bağıntı yazılırken kutuplamada kullanılan diyotların (yahut tranzistorlu devrenin) küçük işaret direnci ihmal edilmiştir. Devrede çıkış katındaki tranzistorların kutuplanmasında kullanılan diyotların küçük işaret direncinin yahut  $R_4$  ve  $R_5$  dirençleri ile birlikte  $T_{11}$  tranzistorunun çıkış direncinin, çıkış katının giriş direnci yanında ihmal edilebilecek kadar küçük olacağı gösterilebilir.

$$\begin{aligned}
K &= K_1 \cdot K_2 \cdot K_3 \\
&= \frac{\beta_{F8} r_{e8}}{r_{e5}} \left( - \frac{\beta_{F9} R_y}{r_{e8}} \right) (+1) \\
&= - \frac{\beta_{F8} \cdot \beta_{F9} \cdot R_y}{r_{e5}}
\end{aligned} \tag{3.7}$$

bulunur. Bu bağıntıdaki  $r_5$  in giriş katındaki  $I_T$  kaynak akımı cinsinden değeri hesaplanıp yerine konursa,

$$K = - \frac{\beta_{F8} \cdot \beta_{F9} \cdot R_y}{V_T / I_5} = - \frac{I_T}{2V_T} \beta_{F8} \cdot \beta_{F9} \cdot R_y \tag{3.8}$$

elde edilir.

### ÖRNEK:

Şeması Şekil-3.8 de verilen ve tümdevre olarak gerçekleştirilecek olan işlemsel kuvvetlendiricinin besleme kaynağı gerilimleri  $V_{CC}=+15V$ ,  $V_{EE}=-15V$  ve yük direnci  $R_y=10 \text{ k}\Omega$ , tümdevrede gerçekleştirilebilecek en yüksek direnç değeri  $30 \text{ k}\Omega$  dur. Devredeki transistörlerin parametreleri

$$\begin{aligned}
&\text{nnp tipi transistörler için; } \beta_{Fn}=200, I_s=10^{-15} \text{ A, } V_{AFn}=50 \text{ V} \\
&\text{pnp tipi transistörler için; } \beta_{Fp}=100, I_s=10^{-15} \text{ A, } V_{AFp}=100 \text{ V}
\end{aligned}$$

olarak verilmiştir. Giriş sükûnet akımlarının  $125 \text{ nA}$  den büyük olmaması koşulu ile sağlanabilecek en yüksek gerilim kazancının elde edilmesi amaçlanmakta ve bu kazancın değeri ile devredeki dirençlerin değerlerinin hesaplanması istenmektedir.

Giriş katının kazancı, giriş transistörlerinin  $r_e$  leri ile ters orantılı, yani kolektör sükûnet akımları ile doğru orantılı olduğundan, maksimum

giriş (baz) sükûnet akımları için verilmiş olan koşulu sağlayan en büyük kolektör akımı değeri kullanılmalıdır ki bu,

$$I_{C5} = I_{C4} = I_{B4} \cdot \beta_{Fn} = 125 \cdot 10^{-9} \cdot 200 = 25 \mu\text{A}$$

dir. Ohalde giriş katının emetör akım kaynağının değeri  $I_{C2} = 50 \mu\text{A}$  olmalıdır. Bu akım,  $T_1$  ve  $T_2$  tranzistorlarının oluşturduğu, Şekil-2.6 daki türden bir küçük akımlı akım kaynağı ile sağlanmıştır.  $T_1$  referans akımı tranzistorunun akımını belirleyen  $R_1$  direnci için, bu tümdevrede gerçekleştirilebilecek en büyük direnç değeri olan  $30 \text{ k}\Omega$  kullanılırsa

$$I_{C1} = \frac{(V_{CC} - V_{EE}) - V_{BE1}}{R_1}, \quad V_{BE1} = V_T \ln \left( \frac{I_{C1}}{I_s} \right)$$

bağıntılarında bilinen değerler yerlerine konulduktan sonra iterasyonla  $V_{BE1} = 690 \text{ mV}$  ve  $I_{C1} = 0,977 \text{ mA} \approx 1 \text{ mA}$  bulunur.  $I_{C2} = I_{C4} + I_{C5} = 50 \mu\text{A}$  olması gerektiğinden  $V_{BE2} = 616 \text{ mV}$  ve buradan  $R_2$  direncinin değeri

$$\begin{aligned} I_{E2} \cdot R_{E2} &= V_{BE1} - V_{BE2} \\ &= 690 - 616 = 74 \text{ mV} \\ R_{E2} &= \frac{74 \text{ mV}}{50 \mu\text{A}} = 1,48 \text{ k}\Omega \end{aligned}$$

çıkar.

Yukarda da belirtilmiş olduğu gibi, ikinci katın  $I_{C8}$  sükûnet akımı değerinin,  $T_6$  ve  $T_7$  tranzistorlarının akımlarının toplamına (dolayısı ile  $T_2$  nin akımına) eşit seçilmesi, giriş katının simetrisi bakımından faydalıdır. O halde  $R_3$  direncinin değerinin de  $1,48 \text{ k}\Omega$  olması gerekir.

Çıkıştaki  $T_9$  tranzistorundan akacak akımın maksimum değeri  $(V_{CC} - V_{CE(sat)})/R_y \approx 1,5 \text{ mA}$ , bunun simetriği olan  $T_{10}$  den akacak olan maksimum akım da aynı değerde olacaktır. İletim eşiğinde olması gereken çıkış tranzistorlarının sükûnet akımları maksimum akımlarının  $1/100$ 'ü olacak

şekilde (yani 15  $\mu\text{A}$ ) seçilirse, bu duruma karşı düşen baz-emetör gerilimleri 586 mV olarak hesaplanabilir. Ohalde  $R_4$  ve  $R_5$  dirençleri,  $T_{11}$  tranzistorunun kolektör-emetör geriliminin  $2 \times 586 \text{ mV} = 1172 \text{ mV}$  olmasını sağlayacak değerde olmalıdır.

$T_{11}$  in kolektör akımı, 50  $\mu\text{A}$  olan  $I_{C3}$  akımı ile,  $R_4$  ve  $R_5$  dirençlerinden akacak olan akımın farkına eşittir. Dirençlerden alacak akım 20  $\mu\text{A}$  seçilirse  $I_{C11}=30 \mu\text{A}$  olacağından  $V_{BE11}=603 \text{ mV}$  dur. Buradan, (3.6) bağıntısı yardımı ile  $(R_4/R_5)=0,94$  bulunur. Öte yandan bu iki direnç üzerinden akan akım ile uçları arasındaki gerilim bilindiğine göre ( $T_{11}$  in baz akımı çok küçük olduğu için ihmal edilerek)

$$(R_4+R_5)=1172 \text{ mV}/20 \mu\text{A}=58,6 \text{ k}\Omega$$

ve bu bilgilerle  $R_4=28,4 \text{ k}\Omega$ ,  $R_5=30,2 \text{ k}\Omega$  elde edilir.

Devrenin 10  $\text{k}\Omega$  luk bir yük direnci ile sağlayacağı gerilim kazancı (3.8) bağıntısı yardımı ile hesaplanabilir:

$$K = \frac{v_o}{(v_1 - v_1')} = -\frac{50 \cdot 10^{-6}}{2 \cdot 25 \cdot 10^{-3}} \cdot 100 \cdot 100 \cdot 10^4 = -100 \ 000$$

Kazancın işaretinin negatif olması, kolayca anlaşılacağı gibi, çıkış geriliminin  $v_1$  gerilimi ile zıt yönde olacağını (periyodik işaretler için  $v_1$  ile çıkış gerilimi arasında  $\pi$  kadar bir faz farkı olacağını) gösterir. Çıkış gerilimi ile  $v_1'$  nün ise aynı yönde değişeceği (çıkış geriliminin  $v_1'$  ile aynı fazda olacağı) açıktır.

Kuvvetlendiricinin giriş direnci (2.74) bağıntısı yardımı ile hesaplanabilir. Giriş tranzistorlarının kolektör akımlarının herbiri 25  $\mu\text{A}$  olduğundan  $r_e=1 \text{ k}\Omega$  ve diferansiyel giriş direnci

$$r_i = 2 \cdot 200 \cdot 1000 = 400 \text{ k}\Omega$$

çıkar.

Çıkış geriliminin değişim aralığının üst sınırı yük direncinin üst ucunun yükselebileceği en büyük değerdir ki bu değere ulaşıldığında  $T_8$  tranzistoru saturasyon sınırındadır:

$$V_{o(max)} = V_{CC} - (V_{CE8(sat)} + V_{BE9})$$

$V_{BE9}$  un değerinin 700 mV ve  $V_{CE8(sat)}$  nun değerinin 100 mV mertebesinde olacağı göz önünde bulundurulursa, çıkış geriliminin pozitif besleme kaynağı gerilimine  $\approx 800$  mV kadar yaklaşabileceği anlaşılır. Benzer şekilde çıkış geriliminin negatif yönde alabileceği en büyük değer de

$$V_{o(min)} = V_{EE} + I_3 \cdot R_3 + V_{CE3(sat)} + V_{BE10}$$

olarak hesaplanabilir. Sayısal büyüklükler yerine konulduğunda çıkış geriliminin negatif yönde, negatif besleme gerilimi kaynağına  $\approx 875$  mV kadar yaklaşabileceği sonucuna varılır.

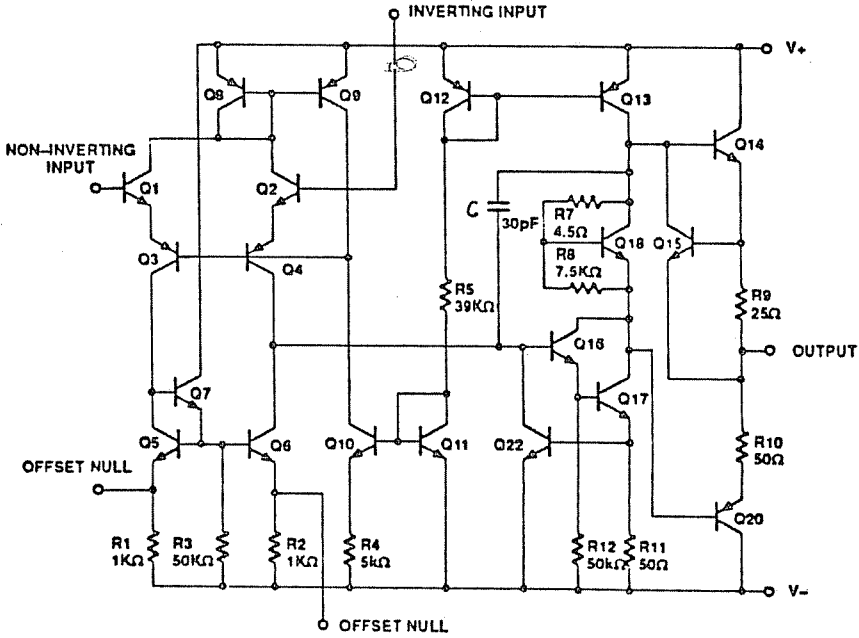
Yukarda incelenen devrenin **SPICE** yardımı ile analizine ilişkin giriş dosyası, sükûnet akım ve gerilimlerinin, gerilim kazancı, giriş direnci ve çıkış direnci sonuçlarının bulunduğu çıkış dosyası ve diferansiyel giriş geriliminin -5mV...+5mV aralığında değiştirilmesi halinde çıkış geriliminin ne şekilde değişeceğini gösteren gerilim geçiş eğrisi EK-3 de verilmiştir. Sonuçlar arasında gözlemlenen küçük farklar, elle hesap sırasında yapılmış olan, çalışma noktalarının hesabında Early gerilimlerinin etkisinin hesaba katılmaması, baz akımlarının ihmal edilmesi gibi bazı basitleştirici ihmal ve kabullerden kaynaklanmıştır.

-----

Görüldüğü gibi Şekil-3.8 de verilmiş olan devre, yapısının çok basit olmasına karşılık 100.000 gibi pek çok uygulama için yeterli bir gerilim kazancına, 400.000 k $\Omega$  gibi oldukça büyük bir giriş direncine sahip olan ve çıkış gerilimi tepeden tepeye geniş bir aralıkta değişebilen bir işlemsel kuvvetlendiricidir. Bu devre veya benzerleri bipolar tümdevre üreten firmalar tarafından standart işlemsel kuvvetlendirici olarak üretilip pazarlanmakta,

yahut çok sayıda alt devreden oluşan **sistem niteliğindeki** karmaşık tümdevrelerde, işlemsel kuvvetlendiricilerin gerekli olduğu yerlerde "yapı taşı" olarak kullanılmaktadır. Ancak belirtmek gerekir ki bazı uygulamalarda bu basit işlemsel kuvvetlendiricinin sağladığı özellikler yeterli olmaz; örneğin diferansiyel kazancın veya giriş direncinin daha büyük olması, ortak işaret bastırma oranının daha büyük olması, giriş dengesizlik geriliminin daha küçük olması ... gerekebilir. Bu koşullardan birinin veya daha fazlasının gerçekleşmesinin gerekli olduğu hallerde yukarıda incelenmiş olan devrede gerekli ilâve ve değişikliklerin yapılması gereği açıktır.

Örnek olarak Şekil-3.9 da **klâsik** bipolar işlemsel kuvvetlendiricilerden biri olan  $\mu A 741$  tümdevresinin şeması verilmiştir. Devre dikkatle incelenirse temelde, yukarıda incelenen yapıdan fazla farklı olmadığı görülür. Diferansiyel giriş katı, emetör çıkışlı Q1 ve Q2 tranzistorları ile bunların sürdüğü ortak bazlı Q3 ve Q4 dan oluşturulmuştur. Ortak bazlı tranzistorların yükü olarak Şekil-2i7 deki türden ve küçük akımlı bir akım aynası aktif yük kullanılmıştır. Ara kat, Q13 akım kaynağı ile yüklü bir Darlington çiftidir. Giriş katının çalışma noktasının kararlılığını iyileştirmek ve ortak işaret kazancını küçültmek amacı ile, giriş katının toplam akımını "ölçme" görevini yapan Q8 tranzistoru ve bununla bir akım aynası oluşturan Q9 dan yararlanılmıştır. Şöyle ki; Q 11 ve Q10 tranzistorlarının akımları besleme kaynakları ve  $R_5$  tarafından belirlenmiş olup sabittir. Giriş katının toplam akımı, dolayısı ile Q9'un akımı -örneğin- artarsa, Q3 ve Q4 tranzistorlarının baz akımları azalır, böylece giriş katının akımında meydana gelmiş olan artma frenlenir. Q15 ve Q22 tranzistorları, çıkış tranzistorlarının akımlarının, örneğin çıkışın kısa devre olması halinde sınır değerlerin üstüne çıkmasını önlemek amacı ile konulmuştur. C kapasitesi, frekans kompanzasyonunu sağlama görevi yapar. "Offset null" (dengesizlik sıfırlama) ile gösterilmiş olan uçlar, gerektiğinde dengesizliği dışardan bağlanan bir potansiyometre ile ayarlayarak minimum yapmak amacı ile çıkartılmıştır.



Şekil-3.9.  $\mu\text{A}$  741 tipi bipolar işlemsel kuvvetlendiricinin devre şeması

### 3.4.2. CMOS İşlemsel Kuvvetlendirici Devreleri

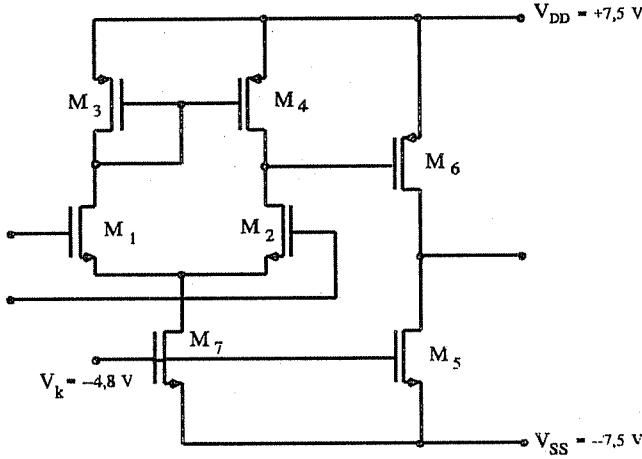
MOS tranzistorlu işlemsel kuvvetlendiriciler genel olarak bipolar tranzistorlu devrelere benzer yapıda gerçekleştirilirler. Diferansiyel giriş katımın akım aynası yüklü olarak gerçekleştirilebilmesi için NMOS ve PMOS tranzistorların bir arada kullanılması gerektiğinden bu tür devreler zorunlu olarak CMOS devre karakterinde olur.

Bipolar işlemsel kuvvetlendiricilerle MOS işlemsel kuvvetlendiriciler arasındaki önemli farklar şu şekilde özetlenebilir:

- Giriş dirençleri çok büyük (pratik olarak sonsuz büyük) tür,

- Kuvvetlendiricinin katlarının çıkışları bir sonraki katın giriş direnci tarafından yüklenmediği için kat kazançları, o kattaki MOS tranzistörün  $g_m$  geçiş iletkenliği ile çıkış direnci ve yük olarak kullanılan akım kaynağı tranzistörünün çıkış direnci tarafından belirlenir.

- MOS tranzistörlerin geçiş iletkenlikleri benzer akım değerleri için, benzer boyutta bipolar tranzistörlerinininkine oranla daha küçük olduğundan, MOS tranzistörlü kuvvetlendiricilerle elde edilen gerilim kazancı değerleri de genellikle daha küçüktür.



Şekil-3.10. Basit CMOS işlemsel kuvvetlendirici.

Şekil-3.10 da, bir diferansiyel giriş katı ve akım kaynağı yüklü bir kazanç katından oluşan basit bir işlemsel kuvvetlendiricisi devresi verilmiştir. Giriş katının akım kaynağını oluşturan  $M_7$  tranzistörünün akımı,  $V_k$  gerilimi ile belirlenmiştir. Bu gerilim, direnç olarak bağlanmış uygun geometride iki MOS tranzistörle oluşturulan bir **gerilim bölücü** yardımı ile elde edilebilir. Giriş katının diferansiyel girişinden çıkışına gerilim kazancı (2.89) bağıntısı gereğince



$$K_{dl} = 2 \sqrt{\frac{\beta_1}{I_7}} \cdot \frac{1}{\lambda_4 + \lambda_2}$$

dir. İkinci katın kazancı ise  $M_6$  tranzistorunun  $g_{m6}$  geçiş iletkenliği ile, bu tranzistorun ve akım kaynağı olarak görev yapan  $M_5$  tranzistorunun çıkış dirençlerinin paralel eşdeğerinden oluşan  $r_{y6} = (r_{o6} // r_{o5})$  yük direnci yardımı ile hesaplanabilir:

$$K_2 = -g_{m6} \cdot r_{y6}$$

bu bağıntıda kısılma bölgesinde kutuplanmış olan  $M_6$  ve  $M_7$  nin parametrelerinin

$$g_{m6} = \sqrt{2 \beta_6 I_6}, \quad r_{o6} = \frac{1}{I_6 \lambda_6}, \quad r_{o5} = \frac{1}{I_5 \lambda_5} = \frac{1}{I_6 \lambda_5}$$

$$r_{y6} = (r_{o6} // r_{o5}) = \frac{1}{I_6 (\lambda_6 + \lambda_5)}$$

değerleri yerine konursa,

$$K_2 = -\sqrt{2 \beta_6 I_6} \frac{1}{I_6 (\lambda_6 + \lambda_5)}$$

$$= -\sqrt{\frac{2 \beta_6}{I_6}} \frac{1}{(\lambda_6 + \lambda_5)}$$

elde edilir. Böylece devrenin toplam gerilim kazancı

$$K = -2 \sqrt{\frac{\beta_1}{I_7}} \frac{1}{(\lambda_2 + \lambda_4)} \sqrt{\frac{2 \beta_6}{I_6}} \frac{1}{(\lambda_6 + \lambda_5)} \quad (3.9)$$

bulunur. Devrenin giriş direnci, giriş MOS tranzistorların geçit oksidi ile tabandan izole edilmiş geçit elektrodlarına uygulanmış olduğu için pratik olarak sonsuz büyüktür. Çıkış direnci ise, ortak kaynaklı bir kuvvetlendirici

olarak çalışan  $M_5$  tranzistorunun ve bunun yükü olarak çalışan  $M_6$  akım kaynağı tranzistorunun çıkış dirençlerinin paralel eşdeğerine eşittir.

### ÖRNEK:

Şekil-3.10 daki işlemsel kuvvetlendirici, parametreleri aşağıda verilmiş olan MOS tranzistorlarla kurulmuştur:

$M_1$ : NMOS,  $L=6 \mu\text{m}$ ,  $W=48 \mu\text{m}$  ( $W/L=8$ )

$M_2$ : NMOS,  $L=6 \mu\text{m}$ ,  $W=48 \mu\text{m}$  ( $W/L=8$ )

$M_3$ : PMOS,  $L=6 \mu\text{m}$ ,  $W=48 \mu\text{m}$  ( $W/L=8$ )

$M_4$ : PMOS,  $L=6 \mu\text{m}$ ,  $W=48 \mu\text{m}$  ( $W/L=8$ )

$M_5$ : NMOS,  $L=6 \mu\text{m}$ ,  $W=90 \mu\text{m}$  ( $W/L=15$ )

$M_6$ : PMOS,  $L=6 \mu\text{m}$ ,  $W=72 \mu\text{m}$  ( $W/L=12$ )

$M_7$ : NMOS,  $L=6 \mu\text{m}$ ,  $W=120 \mu\text{m}$  ( $W/L=20$ )

NMOS lar için:  $V_{TN}=1,2 \text{ V}$ ,  $K_{pN}=\mu_n \cdot C_{ox}=70 \cdot 10^{-6} \text{ A/V}^2$ ,  $\lambda_N=0,01 \text{ V}^{-1}$

PMOS lar için:  $V_{TP}=-1 \text{ V}$ ,  $K_{pP}=\mu_p \cdot C_{ox}=25 \cdot 10^{-6} \text{ A/V}^2$ ,  $\lambda_P=0,005 \text{ V}^{-1}$

Devredeki tranzistorların tümünün kısılma bölgesinde çalışmaları gerekir. Hesaplar bu varsayım ile yapılacak, elde edilen gerilim değerlerinin bu varsayımı doğrulayıp doğrulamadığı kontrol edilecektir<sup>9</sup>.

Diferansiyel giriş katındaki  $M_7$  akım kaynağının akımı,  $M_7$  için

$$V_{GS7}=V_k - V_{SS} = -4,8\text{V} - (-7,5\text{V}) = +2,7 \text{ V}$$

olduğundan,

<sup>9</sup> Gerçekten, tranzistor parametrelerinin toleransları yahut devre içindeki doğru gerilimlerin öngörülmesi olan değerlerden biraz farklı olması, tranzistorların kısılma bölgesi dışında bir çalışma noktasına kaymasına neden olabilir. Ancak işlemsel kuvvetlendiricilerin hemen hemen her zaman negatif geribesleme uygulanarak kullanılması, çıkış ucunun öngörülmesi olan çalışma noktasında tutulmasını sağladığı gibi, bununla bağlantılı olarak devre içindeki bütün düğümlerin gerilimlerini de öngörülen değerlere çeker.

$$I_7 = \frac{\beta_7}{2} (V_{GS7} - V_{T7})^2, \quad \beta_7 = (W/L)_7 \cdot K_{pN}$$

$$= \frac{20 \cdot 70 \cdot 10^{-6}}{2} (2,7 - 1,2)^2 = 1575 \mu A$$

bulunur. O halde  $M_1$  ve  $M_2$  nin sükûnet akımları  $I_1 = I_2 = I_7/2 = 787,5 \mu A$  dir. Buradan bu iki tranzistorun geçit-kaynak gerilimleri hesaplanabilir:

$$I_1 = \frac{1}{2} \beta_1 (V_{GS1} - V_{TN})^2$$

olduğundan,

$$V_{GS1} = \sqrt{\frac{2I_1}{\beta_1}} + V_{TN} = \sqrt{\frac{2 \cdot 787,5 \cdot 10^{-6}}{8 \cdot 70 \cdot 10^{-6}}} + 1,2 = 2,88 \text{ V}$$

Giriş tranzistorlarının geçitlerinin sükûnet gerilimlerinin "sıfır" olduğu göz önünde tutularak  $V_{S1} = V_{D7} = -2,88 \text{ V}$  ve  $V_{DS7} = -2,88 - (-7,5) = 4,62 \text{ V}$  bulunur ki bu,  $V_{DS7} > (V_{GS7} - V_{Tn})$  olduğundan,  $T_7$  nin başta öngörüldüğü şekilde kısılma bölgesinde olduğunu gösterir.

Diferansiyel giriş katının yükü olan akım aynasının sükûnet akımı, giriş tranzistorlarının akımlarına eşit olacağından  $M_3$  PMOS tranzistorunun geçit-kaynak gerilimi,

$$V_{GS3} = -\sqrt{\frac{2I_3}{\beta_3}} + V_{TN3}$$

bağıntısında bilinen büyüklükler yerine konularak hesaplanırsa  $V_{GS3} = -3,8 \text{ V}$  bulunur. Buradan,

$$V_{G3} = V_{D3} = V_{DD} - V_{SG3} = +7,5 - 3,8 = +3,7 \text{ V}$$

elde edilir.

İkinci katın akım kaynağı yükünü oluşturan  $M_5$  tranzistorunun akımı

$$\begin{aligned} I_5 &= \frac{\beta_5}{2} (V_{GS5} - V_{T5})^2 \\ &= \frac{15 \cdot 70 \cdot 10^{-6}}{2} (2,7 - 1,2)^2 = 1181 \mu\text{A} \end{aligned}$$

ve aynı akımı akıtan  $M_6$  tranzistorunun geçit-kaynak gerilimi

$$V_{GS6} = - \sqrt{\frac{2 I_6}{\beta_6}} + V_{T6} = - \sqrt{\frac{2 \cdot 1181 \cdot 10^{-6}}{12 \cdot 25 \cdot 10^{-6}}} - 1 = -3,8 \text{ V}$$

çıkar ki bu aynı zamanda  $M_4$  tranzistorunun savak-kaynak gerilimidir<sup>10</sup>.

Böylece devredeki tranzistorların tümünün sükûnet akımlarının değerleri elde edilmiş olduğundan, devrenin toplam gerilim kazancı (3.9) bağıntısı yardımı ile hesaplanabilir:

$$K = - 2 \sqrt{\frac{8 \cdot 70 \cdot 10^{-6}}{1575 \cdot 10^{-6}}} \frac{1}{(0,01 + 0,005)} \cdot \sqrt{\frac{2 \cdot 12 \cdot 10^{-6}}{1181 \cdot 10^{-6}}} \frac{1}{(0,01 + 0,005)} = - 3771$$

Bu devreye ilişkin SPICE dosyası ve analiz sonuçları da EK-4 de verilmiştir.

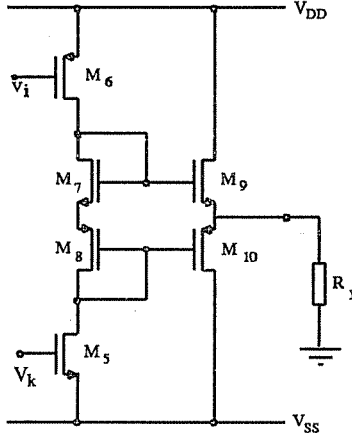
Sistem niteliğinde, büyük bir tümdevre içinde kullanılan işlemsel kuvvetlendiricilerde kuvvetlendirici genellikle bir başka MOS tranzistor girişi

---

<sup>10</sup> Bunun,  $M_3$  tranzistorunununkine yakın bir değerde olması, giriş katındaki dengesizliğin az olacağını gösterir. Dengesizliğin daha da az olması, tranzistor boyutlarına uygun değerler verilerek sağlanabilir.

devreyi sürdüğü için Şekil-3.10 daki gibi basit bir çıkış katı yeterli olur. Ancak işlemsel kuvvetlendiricinin bir direnci yahut büyük bir kapasiteyi direnci sürmesi nedeni ile çıkışından büyük bir akım akıtması gerektiğinde, çıkış katının bu büyük akımı akıtabilecek, küçük iç dirençli bir devre olarak gerçekleştirilmesi gerekir. Bu amaçla genellikle, bipolar tranzistorlu işlemsel kuvvetlendiricilerde olduğu gibi, B sınıfı simetrik devrelerden yararlanır.

Şekil-3.11 de B sınıfı bir CMOS çıkış katı, sürücü kat (işlemsel kuvvetlendiricinin ikinci katı) ile birlikte verilmiştir.  $M_6$  tranzistorundan



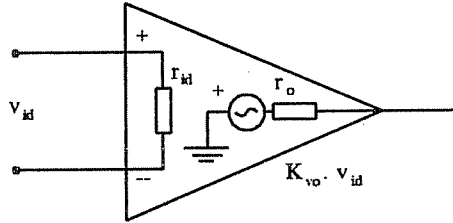
Şekil-3.11. CMOS işlemsel kuvvetlendirici için B sınıfı çıkış katı.

akan akımın yolu üzerine konulmuş olan  $M_7$  ve  $M_8$  tranzistorları birer direnç olarak kullanılmış olup, uçları arasındaki toplam gerilim düşümünün sükûnette  $M_9$  ve  $M_{10}$  çıkış tranzistorlarını iletim eşiğinde tutacak değerde olması sağlanmalıdır.  $M_6$  tranzistorunun sağlayacağı gerilim kazancını, bu tranzistorun çıkış direnci ile  $M_5$  akım kaynağının çıkış direncinin paralel eşdeğeri belirler<sup>11</sup>. Sükûnette iletim eşiğinde olan çıkış katındaki

<sup>11</sup>  $M_7$  ve  $M_8$  tranzistorlarının dirençlerinin, ihmal edilebilecek kadar küçük olduğu kabul edilmiştir.

tranzistörlerden, çıkış geriliminin pozitif yöndeki değişimleri için  $M_9$  ve negatif yöndeki değişimleri için  $M_{10}$  tranzistörü **kaynak çıkışlı** bir kuvvetlendirici olacağından, sağladıkları kazanç yaklaşık olarak 1'dir.

Buraya kadar verilen devre örneklerinin, **ideal** işlemsel kuvvetlendirici tanımına bazen az, bazen çok uyduklarını gördük. Örneğin bir CMOS işlemsel kuvvetlendirici giriş direnci bakımından ideal koşulları sağladığı halde kazanç ve çıkış direnci bakımından ideal olmaktan uzaktır. Bipolar tranzistörlü devreler ise kazanç ve çıkış direnci bakımından daha iyi olmakla beraber giriş dirençleri bakımından ideal değildir. Frekansa bağlı özellikler -şimdilik- bir yana bırakılırsa, **ideal olmayan** bir işlemsel kuvvetlendirici, Şekil-3.12 de verilmiş olan eşdeğer devre ile temsil edilebilir. Bu eşdeğer devrede  $r_{id}$  diferansiyel giriş katının giriş direncini,  $K_{vo}$  kuvvetlendiricinin çıkış açık devre (yük direnci sonsuz büyük) ikenki gerilim kazancını ve  $r_o$  kuvvetlendiricinin çıkış direncini gösterir.



Şekil-3.12. İdeal olmayan bir işlemsel kuvvetlendiricinin eşdeğer devresi.

### 3.4.3. İşlemsel Kuvvetlendiricilerden Türetilen Devreler

1930 lu yıllardan bu yana, başlangıçta analog bilgisayarlarda toplama, çıkartma, logaritma alma, türev, integral gibi temel işlemleri gerçekleştirmede yararlanılan, daha sonraki yıllarda ise, yukarıda verilmiş olan örneklerden görüldüğü gibi, elektronikte çok geniş bir uygulama alanı kazanan işlemsel kuvvetlendiriciler temelde işlemsel kuvvetlendiricilere benzeyen başka devre yapılarının düşünülüp geliştirilmesine de yol açmıştır. Bazı uygulama alanlarında (örneğin **aktif süzgeçler** alanında) işlemsel kuvvetlendiriciler

yerine kullanıldıklarında daha iyi özellikler gösteren devrelerin gerçekleştirilmesine olanak veren, yahut işlemsel kuvvetlendiricilerle gerçekleştirilmesi mümkün olmayan yapıların gerçekleştirilmesini sağlayan bu **yeni nesil** yapılardan bazıları aşağıda birer örnek devre ile tanıtılacaktır.

### 3.4.3.1. Norton Kuvvetlendiricisi

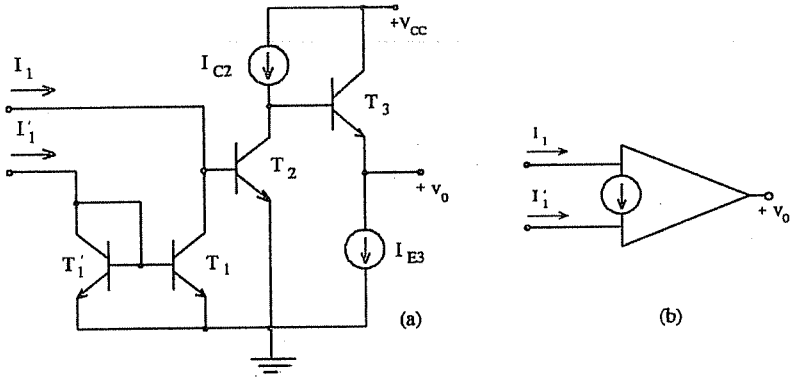
İşlemsel kuvvetlendirici benzeri devrelerin ilki olan **Norton kuvvetlendiricisi**, giriş büyüklüğü akım, çıkış büyüklüğü gerilim olan diferansiyel girişli bir devredir. Şekil-3.13 de verilen tipik Norton kuvvetlendiricisi, akım aynası yapısında bir giriş katı, akım kaynağı yüklü ortak emetörlü bir kazanç katı ve emetör çıkışlı bir çıkış katından oluşmuştur. Sükûnet halinde giriş uçlarından eşit birer doğru akım akıtılmakta ve  $T_2$  tranzistoru, uygun (besleme kaynağı geriliminin yarısı mertebesinde) bir kolektör-emetör gerilimine sahip olacak şekilde kutuplanmış bulunmaktadır. Giriş sükûnet akımlarının denkliği bozulursa, Örneğin  $I_1$  akımı  $i$  kadar artarsa, akım aynasının iki kolundan akan akımlar eşit kalmak zorunda olduğundan, bu fark doğrudan doğruya  $T_2$  nin baz akımına eklenir. Bunun  $T_2$  nin kolektör akımında meydana getireceği  $i_{c2}=i \cdot \beta_{F2}$  değişken bileşeni de,  $I_{C2}$  akımı bir akım kaynağı ile sağlanmış olduğundan,  $T_3$  ün baz akımına, o da  $(\beta_{F3}+1)=\beta_F$  ile çarpılarak yük akımına aktarılır. Ohalde  $i$  **giriş akımları farkının** çıkışta meydana getireceği gerilim değişimi,

$$v_y = i \cdot \beta_{F2} \cdot \beta_{F3} \cdot R_y$$

ve devrenin **geçiş direnci (transfer direnci)**

$$r_m = \beta_{F2} \cdot \beta_{F3} \cdot R_y \quad [ohm] \quad (3.19)$$

bulunur. Geçiş direncinin sayısal değeri  $\beta_F=100$ ,  $R_y=10$  k $\Omega$  tipik değerleri için hesaplanırsa  $R_m=10^8$   $\Omega$  bulunur ki bu. çıkışta 1 voltluk bir değişim meydana getirecek giriş akımı değişiminin  $10^{-8}$  A olması demektir.



Şekil-3.13.(a) Tipik bir Norton Kuvvetlendiricisinin devre şeması (b) Norton kuvvetlendiricisi sembolü.

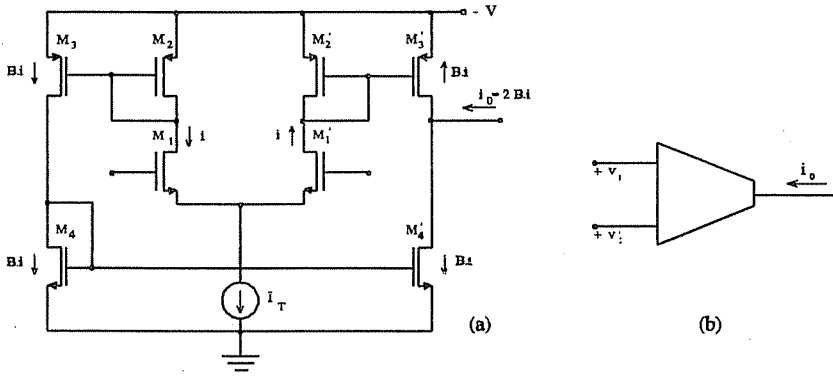
### 3.4.3.2. Geçiş İletkenliği Kuvvetlendiricisi (OTA)

Günümüzde , özellikle yüksek frekanslarda çalışan aktif filtrelerin gerçekleştirilmesine ve CMOS tümdevre teknolojileri ile gerçekleştirilmeye elverişli olmaları nedeni ile en çok kullanılan işlemsel kuvvetlendirici devreleri kısaca **OTA** olarak anılan **İşlemsel Geçiş İletkenliği Kuvvetlendiricisi (Operational Transconductance Amplifier)** devreleridir.

Tipik bir OTA devresinin şeması Şekil-3.14 de verilmiştir. Görüldüğü gibi devre bir diferansiyel gerilim kuvvetlendiricisi ile bir dizi akım aynasından oluşturulmuştur. Devredeki sükûnet akımları  $I_T=2.I$  akım kaynağı tarafından belirlenmektedir.  $(W/L)$  oranları  $M_2$  ve  $M'_2$  nünkinin  $B$  katı olan  $M_3$ ,  $M'_3$  tranzistorlarının (ve bunlarla aynı akımların aktığı  $M_4$  ve  $M'_4$  tranzistorlarının) sükûnet akımlarının  $B.I$  değerinde olacağı açıktır.

Giriş katının sükûnet halinde "sıfır" olan diferansiyel giriş gerilimi -örneğin  $M_1$  in akımını arttıracak yönde-  $v_{id}$  kadar değiştirilirse  $M_1$  in akımı  $i$  kadar artarken,  $M'_1$  nün akımı  $i$  kadar azalır.  $M_1$  in akımındaki  $i$  değişimi





Şekil-3.14. (a) Tipik bir CMOS OTA devresi şeması, (b) OTA sembolü.

$M_2$ ,  $M_3$  akım aynası üzerinden  $M_4$  ün akımına  $B.i$  olarak yansır. Bu transistörlerle bir akım aynası oluşturan  $M'_4$  transistörünün akımı da  $B.i$  kadar **artar**. Benzer şekilde  $M'_1$  in akımında meydana gelmiş olan  $i$  azalması da  $M'_3$  transistörünün akımının  $B.i$  kadar **azalmasına** yol açar.  $M'_4$  transistörünün akımındaki  $B.i$  artımı ile  $M'_3$  transistörünün akımındaki  $B.i$  azalmasının toplamı, yani  $2.B.i$  değerinde bir akım devrenin çıkış ucundan, içeriye doğru akmak zorundadır.

Giriş transistörlerinin devredeki çalışma noktası için geçiş iletkenlikleri  $g_m$  ise  $v_{id}$  diferansiyel giriş geriliminin doğuracağı  $i$  akım değişimi ve bununla orantılı olan  $i_o$  çıkış akımı

$$i = g_{m1} \frac{v_{id}}{2} = \sqrt{2\beta_1 I} \frac{v_{id}}{2} = \sqrt{\frac{\beta_1 I}{2}} v_{id}$$

$$i_o = 2B i = 2B \sqrt{\frac{\beta_1 I}{2}} v_{id}$$

olacağından, **devrenin geçiş iletkenliği**,

$$g_m = \frac{i_o}{v_{id}} = B \sqrt{2 \beta_1 I} = B \sqrt{\beta_1 I_T} \quad (3.20)$$

bulunur.

### 3.4.3.3. Akım Taşıyıcı (CC)

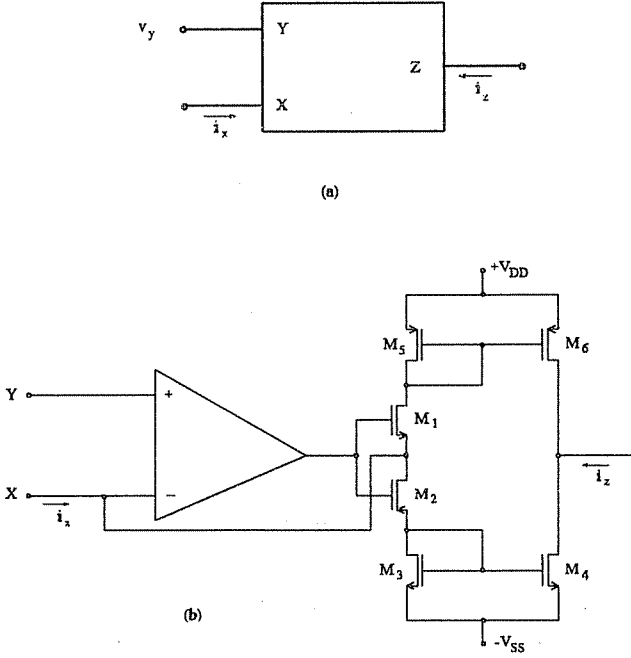
İşlemsel kuvvetlendiricilerden türetilen ve son yıllarda özellikle aktif filtre sentezinde sağladığı esneklikler nedeni ile önem kazanmış olan **akım taşıyıcı (Current Conveyor)** devresinin blok şeması Şekil-3.15(a) da verilmiştir. Devrenin temel davranış özellikleri şunlardır:

- X ucuna bir  $i_x$  akımı uygulandığında Z ucu buna eşit değerde bir  $i_z$  akımı veren bir akım kaynağı gibi davranır. X ucunun giriş empedansı çok küçüktür.

- Y ucuna bir  $v_y$  gerilimi uygulandığında X ucu buna eşit değerde bir  $v_x$  gerilimi veren bir gerilim kaynağı gibi davranır. Günümüzde kullanılmakta olan **ikinci nesil akım taşıyıcı (CCII)** devrelerde Y ucunun giriş empedansı çok yüksektir.

- Pozitif (içeriye doğru) bir  $i_x$  akımı için  $i_z$  ucunun sağladığı akım referans yönü ile aynı (yani içeriye doğru) ise devre **pozitif akım taşıyıcı (CCII+)** olarak anılır. Çıkış akımının yönü negatif olan akım taşıyıcılar da **negatif akım taşıyıcı (CCII-)** denir.

Şekil-3.15(b) de bir pozitif akım taşıyıcı devre verilmiştir.  $M_1$  ve  $M_2$  tranzistorları girişteki işlemsel kuvvetlendiricinin çıkış katı gibi çalışan B sınıfı bir devredir. Y girişine bir  $v_y$  gerilimi uygulandığında devre Şekil-3.15 deki gibi bir gerilim izleyici olarak çalışır ve  $v_x = v_y$  olur. X girişine bir  $i_x$  akımı uygulandığında bu akım, yönüne bağlı olarak  $M_3$  veya  $M_5$  in akımını artırır.  $M_3$  ile  $M_4$  ve  $M_5$  ile  $M_6$  1 kazançlı birer akım aynası



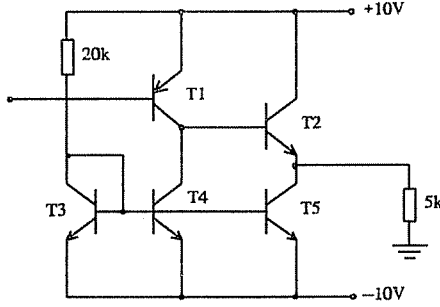
Şekil-3.15 (a) Akım taşıyıcının blok şeması, (b) bir pozitif akım taşıyıcı devre.

oluşturduğundan akan akım  $M_4$  veya  $M_6$  üzerinden Z ucuna taşınır.

## PROBLEMLER

1.-Şekilde, akım kaynağı yüklü ortak emetörlü bir devre olarak çalışan T1 tranzistoru ile, akım kaynağı yüklü emetör çıkışlı bir kuvvetlendirici olarak çalışan T2 tranzistorunun doğrudan bağlanması ile elde edilmiş olan iki katlı bir kuvvetlendirici verilmiştir. Tranzistorların hepsi için  $I_s=10^{-15}$  A,  $\beta_F=150$  ve  $V_{AF}$  etkisi ihmal edilebilecek kadar büyüktür.

a) T3 referans tranzistoru ile T4 ve T5 akım kaynağı tranzistorlarından akan akımların değerleri nedir? (Baz akımları ihmal edilebilir.)



b) Sükûnette  $V_{E2}$  çıkış doğru geriliminin sıfır olabilmesi için  $V_{BI}$  giriş kutuplama geriliminin değeri ne olmalıdır?

c) Girişteki kutuplama gerilimine tepe değeri  $100\mu V$  olan bir sinüzoidal bileşen ilâve edilirse çıkışta elde edilen değişken bileşenin genliği ve giriş işaret gerilimine göre fazı ne olur?

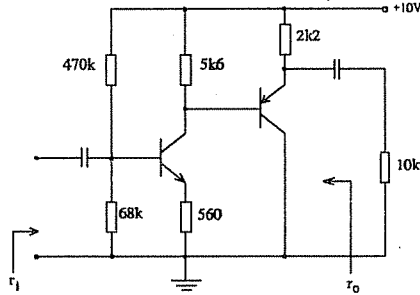
2.-a) Ortak emetörlü ve emetör çıkışlı iki katın doğrudan bağlanması ile oluşturulan şekildeki kuvvetlendiricide tranzistorların parametreleri

NPN:  $BF=200$ ,  $IS=10E-15A$ ,  $VA=30V$

PNP:  $BF=100$ ,  $IS=10E-15A$ ,  $VA=50V$

olarak verilmiştir. Bağlama kondansatörleri, kuvvetlendiricinin kullanıldığı frekans bölgesinde kısa devre sayılabilecek kadar büyük kapasitelidir.

a) Tranzistorların sükûnet akım ve gerilimlerini hesaplayın.



b) Devrenin küçük işaret eşdeğeri yardımı ile gerilim kazancını, giriş direncini ve çıkış direncini hesaplayın.

c) (b)de sorulanları SPICE yardımı ile bulun.

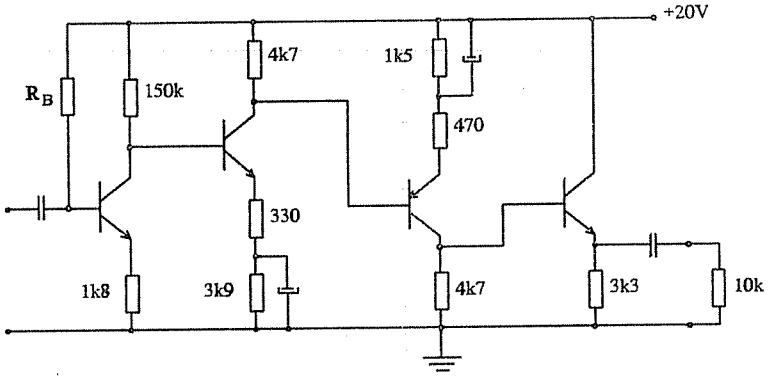
d) Devrenin girişine frekansı 1 kHz ve genliği 100 mV olan sinüs biçimi bir gerilim uygulandığında çıkışta elde edilecek olan gerilimin dalga şeklini SPICE yardımı ile bulun.

e) (d) de isteneni genliğin 500 mV değeri için tekrarlayın. Elde ettiğiniz sonuçları yorumlayın.

3.- Şekildeki doğrudan bağlamalı kuvvetlendiricinin birinci katı minimum gürültü koşuluna göre tasarlanmıştır. İkinci ve üçüncü katlarda ise işaret seviyesinin büyük olması nedeni ile eğrisellik bozulmasının yüksek olmaması için, geçiş iletkenliğini doğrusallaştırma etkisi yapan köprülenmemiş emetör dirençleri kullanılmıştır. Tranzistorlar için  $\beta_F = 200$  olup baz-emetör gerilimleri 600 mV kabul edilebilir.

a)  $I_{C1} = 100\mu A$  olması için  $R_B$  direncinin değeri ne olmalıdır?

b) Tranzistorların sükûnet akım ve gerilimlerini hesaplayın.



c) Devrenin deęişken iřaret gerilim kazancını hesaplayın (baęlama ve köprüleme kondansatörlerinin iřaret frekansı için kısa devre sayılabilecek kadar büyük deęerli oldukları varsayılabilir).

d) Devrenin giriş direnci ne kadardır?

e)  $\beta_{F1}$  in tolerans aralığı (100...400) olarak verildięine göre tolerans aralığının uç deęerleri için tranzistorların akım ve gerilimlerini hesaplayın. Bulduęunuz deęerleri yorumlayın.

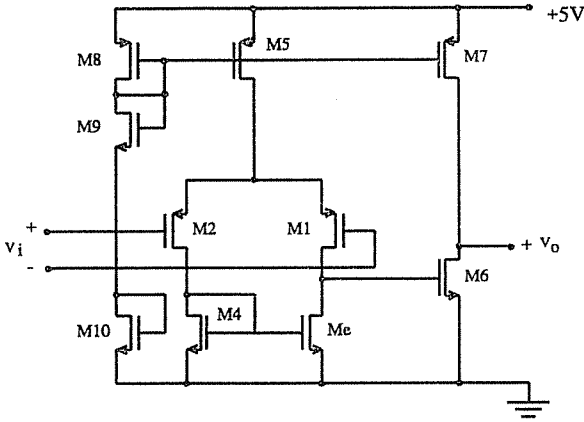
f) Devrenin giriş direncinin  $r_i = 50k\Omega$  dan büyük olması yeterli ise giriş katını  $R_B$  yerine bir gerilim bölücü ile kutuplanması nasıl sağlanabilir? Bu durumda  $\beta_{F1}$  in toleransının etkisini (e) de bulduęunuz sonuçlarla karşılaştırıp yorumlayın.

g) Devrenin sıcaklık deęişimlerine ve eleman toleranslarına karşı duyarlılığının azaltılması için doğru gerilim geribeslemeli bir kutuplama devresi önerin.

4.- Şekilde kapasitif bir yüke büyük akımlar verebilecek şekilde tasarlanmış bir CMOS işlemsel kuvvetlendiricinin şeması verilmiştir<sup>12</sup>. Devrede kullanılan NMOS tranzistorlar için  $KP=50 \mu A/V^2$ ,  $\lambda=0,026 V^{-1}$ ,  $V_T=-0,9 V$ , PMOS tranzistorlar için  $KP=18 \mu A/V^2$ ,  $\lambda=0,017 V^{-1}$ ,  $V_T=-0,9 V$  ve  $W/L$  ler  $\mu m$  olarak

M1 ve M2: 180/3  
M3 ve M4: 85/3  
M5 ve M8: 21/3  
M6: 480/3  
M7: 600/3  
M9 ve M10: 13/13

dir.



a) Kuvvetlendiricinin giriş uçları +2,5 V ile kutuplanmışken (sükûnet durumunda) tranzistorların akımlarını ve uç gerilimlerini hesaplayın.

b) Devrenin çıkışı açık devre iken küçük işaret gerilim kazancını hesaplayın.

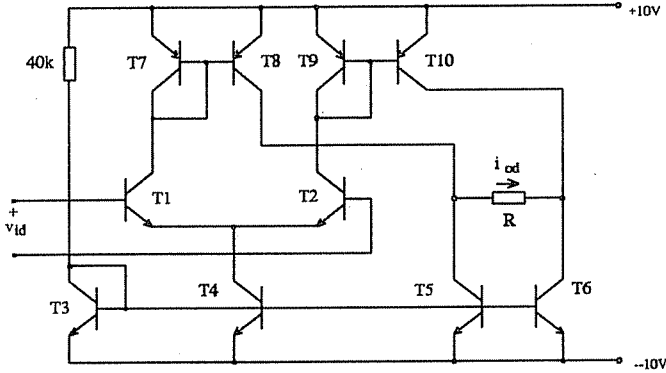
<sup>12</sup> "Sürücü Amaçlı İşlemsel Kuvvetlendirici Tasarımı" (Bitirme Çalışması, İTÜ-EEF), Tolga Gür'eş, Haziran 1997.

c) Yukarda yaptıklarınızı SPICE yardımı ile tekrarlayın.

d) Diferansiyel giriş gerilimini sükûnet geriliminin iki yanında  $-10 \text{ mV} \dots +10 \text{ mV}$  aralığında taratarak devrenin gerilim geçiş eğrisini çıkartın.

e) Devrenin ortak işaret kazancını ve ortak işareti bastırma oranını (CMRR) bulun.

5.- Şekildeki devre  $R_y$  yük direnci üzerinden,  $v_{id}$  diferansiyel giriş gerilimi ile orantılı bir  $i_{od}$  akımının akmasını sağlamak üzere düşünülmüş bir devre (OTA) dır. Giriş uçlarının sükûnet gerilimleri sıfır olacaktır. T8 ve T10 tranzistorları için  $I_s = 2 \cdot 10^{-15} \text{ A}$ , geri kalan bütün tranzistorlar için  $I_s = 10^{-15} \text{ A}$  dir. Tranzistorların  $\beta_F$  parametreleri, baz akımlarının ihmal edilmesine elverecek kadar büyüktür.



a) Devrenin diferansiyel geçiş iletkenliğini hesaplayın.

b) Sükûnet halinde ( $V_{id}=0$  iken) yük direncinin uçları arasındaki gerilimin sıfır olabilmesi için T8 ve T10 tranzistorlarının  $V_{AF}$  gerilimleri ile T5 ve T6'nın  $V_{AF}$  gerilimleri arasında sağlanması gereken koşulu bulun.



6.- Bir bipolar tümdevre üretim süreci ile gerçekleştirilen minimum boyutlu tranzistorların önemli parametrelerinin ortalama değerleri

NPN tranzistorlar için;  $I_{so}=5.10^{-16}$  A,  $\beta_F=200$ ,  $V_{AF}=50V$ ,  $I_{Ck}=1$  mA

PNP tranzistorlar için;  $I_{so}=2.10^{-16}$  A,  $\beta_F=80$ ,  $V_{AF}=80V$ ,  $I_{Ck}=0,1$  mA

olarak verilmiş olup, gerektiğinde bu tranzistorlar paralel bağlanarak daha yüksek akım kapasiteleri sağlanabilmektedir.

a) Bu süreçle gerçekleştirilmek üzere;

- $\pm 15V$  ile beslenen,
- yük direncine  $\pm 5$  mA verebilen,
- yüksüz halde gerilim kazancı en az 100 dB olan,
- giriş kutuplama akımı 100 nA den küçük olan

bir işlemsel kuvvetlendiricinin tasarımını yapın (Kompanzasyola ilgili sorunlar bu aşamada gözardı edilecektir).

b) Tasarımını yaptığınız işlemsel kuvvetlendiricinin istenen koşulları sağlayıp sağlamadığını SPICE yardımı ile kontrol edin.

7.- Bir CMOS tümdevre üretim süreci ile gerçekleştirilen minimum kanal uzunluklu tranzistorlar için önemli parametrelerin değerleri

NMOS tranzistorlar için;  $V_T=+0,7V$ ,  $KP=50.10^{-6}$  (A/V<sup>2</sup>),  $\lambda=0,03$  (V<sup>-1</sup>)

PMOS tranzistorlar için;  $V_T=-0,7V$ ,  $KP=20.10^{-6}$  (A/V<sup>2</sup>),  $\lambda=0,02$  (V<sup>-1</sup>)

olarak verilmiştir.

a) Bu süreçle gerçekleştirilmek üzere, tranzistorların (W/L) oranlarını istediğiniz gibi seçerek

- $\pm 5V$  ile beslenen,
- yük direncine  $1mA$  verebilen,
- $100\ k$  ohmluk yükte en az  $80\ dB$  gerilim kazancı sağlayabilen

bir işlemsel kuvvetlendiricinin tasarımını yapın (kompanzasyonla ilgili sorunlar gözardı edilecektir).

b) Tasarımını yaptığınız işlemsel kuvvetlendiricinin istenen koşulları sağlayıp sağlamadığını SPICE yardımı ile kontrol edin.

### 3.5. İşlemsel Kuvvetlendirici Uygulamaları

Evvelce de belirtildiği gibi işlemsel kuvvetlendiriciler günümüzde, herhangi bir uygulama için bir kuvvetlendiriciye ihtiyaç duyulduğunda ilk akla gelen ve bu amaçla çok yaygın olarak kullanılan devrelerdir. Bunun dışında işlemsel kuvvetlendiricilerden **ölçme** ve **kontrol** amaçlı çeşitli uygulamalarla, **analog işaret işleme** kapsamı içindeki çeşitli uygulamalar v.b. alanlarda da yaygın biçimde yararlanılmaktadır. Bütün bu uygulamalarda işlemsel kuvvetlendiricilerin **ideal gerilim kuvvetlendiricisi** oldukları kabul edilir; yani diferansiyel gerilim kazançlarının sonsuz büyük, ortak işaret kazançlarının sıfır, giriş dirençlerinin sonsuz büyük ve çıkış dirençlerinin sıfır olduğu varsayılır. Bu varsayımlar, tipik örnekleri 3.4.2 de incelenmiş olan işlemsel kuvvetlendiriciler için genellikle, fazla bir hatâya yol açmayacak düzeyde geçerlidir. Bu nedenle aşağıda işlemsel kuvvetlendiricilerle ilgili tipik uygulamalar incelenirken, kullanılan işlemsel kuvvetlendiriciler **ideal kabul edilecektir**. Bu kabulün yapılmış olması nedeni ile ortaya çıkan hatâların sakıncalı olduğu özel durumlarda, işlemsel kuvvetlendiricilerin sonsuz büyük yahut sonsuz küçük kabul ettiğimiz parametrelerinin **gerçek değerleri ile** alınmasının gerekli olacağı açıktır.

Bir işlemsel kuvvetlendiriciyi **ideal** olmaktan uzaklaştıran en önemli husus, kazancının frekansa bağlı olarak değişmesidir. İlerde , kuvvetlendiricilerin frekansa bağlı davranışları incelenirken etraflı olarak görüleceği gibi, işlemsel kuvvetlendiriciyi oluşturan tranzistorların iç kapasiteleri ve parazitik kapasiteler nedeni ile kazanç, yüksek frekanslara gidildikçe küçülür. Ayrıca kazancın faz açısı da "0" veya " $\pi$ " olmaktan çıkarak frekansa bağlı olarak değişir. Bu **kaçınılmaz** davranış değişikliği iki bakımdan önemlidir. Birincisi, frekansa bağlı özelliklerin önemli olduğu

uygulamalarda, örneğin kazancının frekansa bağlı olarak öngörülen bir biçimde değişmesi istenen **aktif süzgeç** devrelerinde, yapı içinde kullanılan işlemsel kuvvetlendiricilerin kazançlarının frekansa bağlı olarak değişmesinin hesaba katılması gerekir.

İkinci ve daha önemli olan, hemen hemen her zaman **negatif geribeslemeli** olarak kullanılan işlemsel kuvvetlendiricilerde, kazancın faz açısının frekansla değişmesi nedeni ile ortaya çıkan bir sorundur. Alçak frekanslarda geribeslemenin uygulandığı giriş ucu gerilimininki ile zıt olan çıkış geriliminin fazının yüksek frekanslara doğru gidildikçe değişerek geribeslemeyi negatiften pozitifte döndürmesi ve bunun sonucu olarak devrenin **osilasyon yapması** mümkündür. Bu istenmeyen durumun ortaya çıkmaması için, kazancın modülünün 1' den büyük olduğu frekans bandı içinde faz açısındaki değişiminin  $\pi$ 'den küçük kalmasını sağlayacak önlemlerin alınması gerekir ki buna, daha önce de belirtildiği gibi **kompanzasyon** denir. İşlemsel kuvvetlendirici tasarımının en önemli inceliklerinden biri olan kompanzasyon konusu, ilerde ayrıca ele alınacaktır.

İşlemsel kuvvetlendiricilerden yararlanılarak gerçekleştirilen devrelerin bilgisayarla analiz ve simülasyonu, devredeki işlemsel kuvvetlendiricinin (yahut işlemsel kuvvetlendiricilerin) devre şeması olduğu gibi alınarak yapılabilir. Ancak bu, özellikle yapısında çok sayıda işlemsel kuvvetlendirici bulunduran devrelerde toplam eleman sayısının çok artmasına ve çözüm süresinin çok uzamasına yol açar. Bunun yerine, işlemsel kuvvetlendiricilerin iç yapıları bir tarafa bırakılarak **davranış özelliklerinin modellenmesi** yoluna gidilebilir. Bu şekilde, işlemsel kuvvetlendiricileri diferansiyel ve ortak işaret kazancı, giriş ve çıkış dirençleri, dengesizlik, çıkıştaki genlik sınırlamaları, frekansa bağlı özellikler gibi çeşitli yönleri ile temsil etmek üzere geliştirilen eşdeğer devrelere genellikle **makro model** adı verilir.  $\mu A$  741 işlemsel kuvvetlendiricisi için hazırlanmış bir makro model ve buna ilişkin model parametreleri EK-5 de verilmiştir.

### 3.5.1. Gerilim Kuvvetlendiricileri

İşlemsel kuvvetlendiricilerden yararlanılarak gerçekleştirilen devrelerde, **ideal işlemsel kuvvetlendirici** tanımından kaynaklanan bir kavramdan yararlanmak, işlemsel kuvvetlendiriciler kullanılarak gerçekleştirilen devrelerin davranışlarının analizinde ve tasarımda çok büyük kolaylık sağlar. Bir işlemsel kuvvetlendiricinin gerilim kazancı **sonsuz büyük** sayılabilecek kadar yüksek olduğuna göre, çıkışta herhangi (sonlu büyüklükte) bir gerilim varken, diferansiyel giriş uçları arasındaki gerilim "**sıfır**" kabul edilebilecek kadar küçüktür. Bu şekilde giriş uçları bir **sözde kısa devre** durumu göstermekle beraber -giriş direnci sonsuz büyük olduğu için- **giriş akımları da sıfırdır**. Aşağıda incelenecek olan uygulama örneklerinde bu basit yaklaşımdan yararlanmanın, devre davranışlarını kavramayı ve devre tasarımını ne kadar kolaylaştırdığı görülecektir.

Bir gerilim kuvvetlendiricisinden beklenen temel özellikler, (a) belirli bir değerde bir gerilim kazancı sağlaması, (b) giriş direncinin olabildiğinde büyük (bazı uygulamalarda ise büyük fakat belirli bir değere sahip) olması, (c) çıkış direncinin olabildiğince küçük olması ve (d) kuvvetlendiricinin kullanılacağı amacın belirlediği bir frekans bandı içinde kazancın frekansla değişmemesi yahut istenen bir biçimde değişmesidir<sup>1</sup>. Bu şekilde, sağlaması gereken koşullar belirli olan bir kuvvetlendiricinin işlemsel kuvvetlendiricilerden yararlanılarak gerçekleştirilmesinde kullanılan iki temel devre yapısı vardır; **negatif kazançlı kuvvetlendirici** ve **pozitif kazançlı kuvvetlendirici**. Bu iki temel devrenin işlemsel kuvvetlendirici kullanılarak gerçekleştirilen pek çok devrenin temelini oluşturduğu ilerde görülecektir. Aşağıdaki incelemelerde, işlemsel kuvvetlendiricilerden yararlanılarak gerçekleştirilen bütün devreler için çıkartılan bağıntıların, işlemsel kuvvetlendiricinin

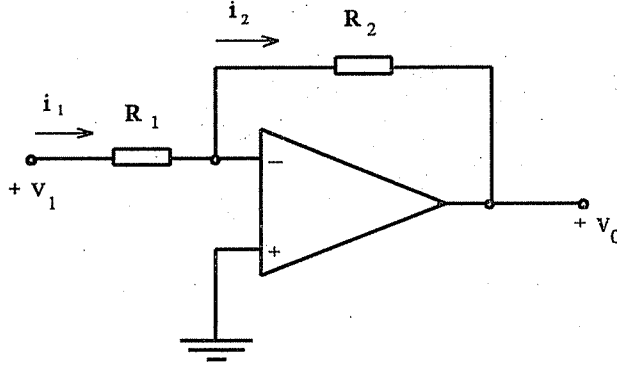
---

<sup>1</sup> Kazancı frekansa bağlı olarak değişen devrelerin en önemlileri **süzgeç (filtre)** devreleridir. Kazancın frekansa bağımlılığı süzgeç devrelerindeki kadar keskin değişmeyen devreler de genellikle **denkleştirici (egalizör, equaliser)** adı ile anılır.

kazancının frekanstan bağımsız sayılabildiği band için geçerli olacağı, ayrıca, çıkıştan elde edilecek işaretin değişim alanının işlemsel kuvvetlendiricinin **gerilim geçiş eğrisi** tarafından belirleneceği açıktır.

### 3.5.1.1. Negatif Kazanlı kuvvetlendirici

Bir işlemsel kuvvetlendiriciden yararlanılarak gerçekleştirilen **negatif kazançlı** -yani periyodik işaretler için giriş gerilimi ile çıkış gerilimi **zıt fazda** olan- bir kuvvetlendiricinin şeması Şekil-3.16 da verilmiştir. İşlemsel



Şekil-3.16. Bir işlemsel kuvvetlendiriciden yararlanılarak gerçekleştirilen negatif kazançlı kuvvetlendirici.

kuvvetlendiricinin **sözde kısa devre** olan giriş uçları arasındaki gerilim "sıfır" olduğundan,  $R_1$  direncinden akan akımın değeri  $i_1 = v_1 / R_1$  dir. İşlemsel kuvvetlendiricinin giriş akımı "sıfır" olduğuna göre  $R_2$  direnci üzerinden akan akım  $i_1$ 'e eşit olmak zorundadır. O halde  $R_2$  direncinin çıkışa bağlı olan ucu ile girişteki sözde kısa devre üzerinden referansa bağlı olan ucu arasındaki gerilim düşümü  $-i_1 \cdot R_2$  olur ki bu, devrenin çıkış geriliminden başka bir şey değildir. Buradan,  $i_1$  in giriş gerilimi cinsinden değeri yerine konularak gerilim kazancı

$$K_v = \frac{v_o}{v_1} = - \frac{R_2}{R_1} \quad (3.21)$$

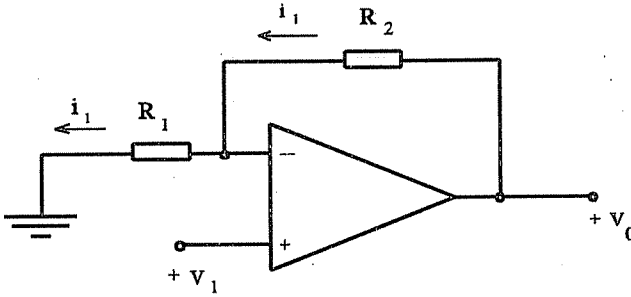
bulunur.

Görüldüğü gibi elde edilen kazanç, devrede kullanılan işlemsel kuvvetlendiricinin parametrelerinden ve bunların sıcaklık v.b. etkenlerle değişmelerinden bağımsız olup, **yalnızca**  $R_1$  ve  $R_2$  dirençlerinin oranı ile belirlenmektedir. Bu sonuç çeşitli bakımlardan önemlidir. Birincisi, kazanç değeri işlemsel kuvvetlendiricinin parametrelerinden bağımsız olduğu için, bu parametrelerin sıcaklık, besleme gerilimleri v.b. dış etkenlerle değişmesinden etkilenmeyecektir. Ayrıca, bir kuvvetlendiricinin sağladığı gerilim kazancının toleransının çok küçük olmasının gerekli olduğu yerlerde (örneğin elektronik voltmetre, osiloskop v.b. ölçü aletlerinde)  $R_1$  ve  $R_2$  için küçük toleranslı dirençler kullanılarak bu amaca kolayca ulaşılabilir. Dirençlerden birinin değeri değiştirilebilen türden bir eleman (bir değişken direnç) olması halinde kuvvetlendirici, **kazancı ayarlanabilen** bir kuvvetlendiriciye dönüşür.

Bir işlemsel kuvvetlendirici kullanılarak gerçekleştirilen negatif kazançlı bir kuvvetlendiriciyi süren işaret kaynağının gördüğü direnç, yani **devrenin giriş direnci**,  $R_1$  direncinin sağdaki ucu girişteki sözde kısa devre üzerinden referansa bağlı olduğuna göre,  $R_1$  den ibarettir. Bu özellik, giriş direnci belirli bir değere sahip olması gereken kuvvetlendiricilerin tasarımını çok kolaylaştırır. Ancak büyük giriş direnci ve büyük gerilim kazancı değerlerinin gerekli olduğu durumlarda  $R_2$  nin çok büyük değerler alması gerekeceğinden, Şekil-3.16 daki devre uygun bir çözüm olmaktan çıkar.

### 3.5.1.2. Pozitif Kazançlı Kuvvetlendirici

Bir işlemsel kuvvetlendirici kullanılarak gerçekleştirilen bir gerilim kuvvetlendiricisinden büyük bir giriş direncine sahip olması istendiğinde uygun çözüm Şekil-3.17 de verilmiş olan devredir. Görüldüğü gibi işaret



Şekil-3.17. Bir işlemsel kuvvetlendiriciden yararlanılarak gerçekleştirilen pozitif kazançlı kuvvetlendirici.

kaynağı doğrudan doğruya işlemsel kuvvetlendiricinin giriş uçlarından birine (çıkışla aynı fazda olan uca) bağlanmış olduğundan kaynaktan çekilen akım sıfır, dolayısı ile giriş direnci sonsuz büyüktür. İşlemsel kuvvetlendiricinin iki giriş ucu arasındaki gerilim "sıfır" olduğuna göre  $R_1$  direncinden akan akım  $i_1 = v_i / R_1$  dir. İşlemsel kuvvetlendiricinin giriş akımı sıfır olduğundan,  $R_2$  direncinden akan akım da buna eşit ve meydana getirdiği gerilim düşümü  $i_1 \cdot R_2 = (v_o - v_i)$  dir. Buradan devrenin gerilim kazancı,

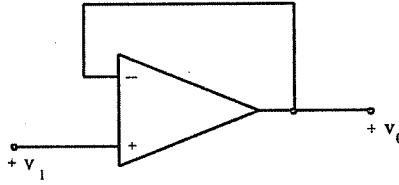
$$K_v = \frac{v_o}{v_i} = + \left( \frac{R_1 + R_2}{R_1} \right) = + \left( 1 + \frac{R_2}{R_1} \right) \quad (3.22)$$

bulunur.

Elde edilen kazanç bağıntısı, işaretinin pozitif olması nedeni ile, çıkış geriliminin giriş gerilimi ile aynı yönde değişeceğini (periyodik işaretler için çıkışla girişin aynı fazda olacağını) gösterir. Kazancın büyüklüğü yine işlemsel kuvvetlendiriciden bağımsız olup devredeki iki direncin oranı ile belirlenmektedir.



Bu devrede kazancın alabileceği en küçük değer "1" dir ki bu kazanç değeri  $R_2=0$  ve/veya  $R_1=\infty$  yapılarak sağlanabilir. Böylece, emetör çıkışlı bir kuvvetlendirici ile sağlanabilenden daha büyük bir doğrulukla +1 kazanç sağlayan, çok büyük giriş dirençli ve çok küçük çıkış dirençli bir kuvvetlendirici yapısına ulaşılır. Şekil-3.18 de verilmiş olan bu devre **gerilim izleyici** adı ile de anılır.



Şekil-3.18. +1 kazançlı devre (gerilim izleyici).

Yukarda incelenmiş olan iki temel devre, işlemsel kuvvetlendiricilerden yararlanılan uygulamaların büyük çoğunluğunun ortak altyapısını oluşturur. Bu uygulamalara tipik örnekler vermeye geçmezden önce, bu temel devrelerle ilgili bazı yorumlar üzerinde durulacaktır:

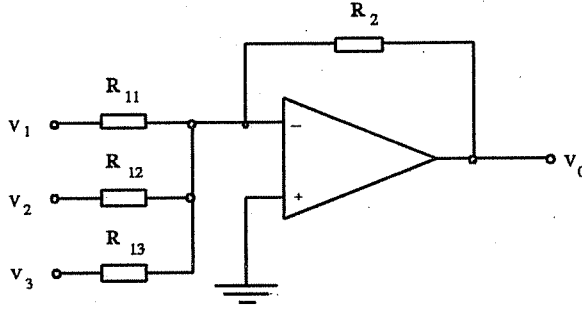
Şekil-3.16 ve 3.17 deki devreler, işlemsel kuvvetlendiricinin çıkışının, girişle zıt fazda olan giriş ucuna bağlanması ile **negatif geribesleme** uygulanmış olan devrelerdir. Örneğin Şekil-3.17 deki devrede, işlemsel kuvvetlendiricinin diferansiyel giriş katının giriş uçlarından birine uygulanmış olan  $v_1$  geriliminin çıkışta meydana getireceği **aynı fazdaki** değişim,  $R_2$  ve  $R_1$  dirençlerinin oluşturduğu gerilim bölücü ile bölünerek diferansiyel kuvvetlendiricinin öteki girişine uygulanmış, böylece diferansiyel giriş gerilimi **geribesleme olmasa idi** alacağı değerden daha küçük bir değere çekilerek çıkış gerilimindeki değişim -dolayısı ile kazanç- azaltılmıştır.

Devrenin davranışı, bir başka bakış açısından, (+) girişe uygulanan işaretin, çıkış geriliminden bölünerek elde edilen ve (-) girişe getirilmiş olan

işaretle **karşılaştırılması** ve geribesleme etkisi ile aralarındaki farkın "sıfır" olmasının sağlanması şeklinde de yorumlanabilir. Bu bakış açısı işlemsel kuvvetlendiricilerden -aşağıda bir örnek üzerinde açıklanacak olan- kontrol ve regülasyon düzenlerinde yararlanmanın temel mantığını oluşturur.

### 3.5.1.3. Ağırlıklı Toplama Kuvvetlendiricisi

Çok sayıda gerilim kaynağından gelen işaretlerin toplamı ile orantılı bir çıkış gerilimi elde etmek gerektiğinde, Şekil-3.16 de verilmiş olan devreden yararlanılabilir. Her bir giriş geriliminin akıtacağı akımların toplamı  $R_2$  direncinden akacak olan akıma eşit olacağından çıkış gerilimi



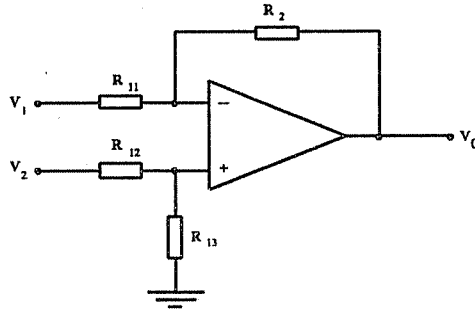
Şekil-3.19. Ağırlıklı toplama kuvvetlendiricisi.

$$v_o = - \left( \frac{R_2}{R_{11}} v_1 + \frac{R_2}{R_{12}} v_2 + \frac{R_2}{R_{13}} v_3 \right) = -(A v_1 + B v_2 + C v_3) \quad (3.23)$$

bulunur. Görüldüğü gibi devre, çok sayıda işaret kaynağının gerilimlerinin **değişik ağırlık katsayıları ile çarpılarak** toplanması olanağını sağlamaktadır. Bu devreden çeşitli analog işaret işleme düzenlerinde (örneğin çok sayıda mikrofondan gelen işaretlerin istenen dozda karıştırıl-masında kullanılan düzenlerde) ve benzeri uygulamalarda yaygın biçimde yararlanılmaktadır.

### 3.5.1.4. Ağırlıklı Fark Kuvvetlendiricisi

İki gerilimin değişik ağırlık katsayıları ile çarpıldıktan sonra farklarının alınması işlemini yapan bir devre, Şekil-3.16 ve 3.17 deki temel devrelerin süperpoze edilmesi ile gerçekleştirilebilir. Şekil-3.20 de verilmiş



Şekil-3.20. Ağırlıklı fark kuvvetlendiricisi.

olan böyle bir devrede çıkış geriliminin değeri, işlemsel kuvvetlendiricinin giriş uçlarındaki gerilimlerin birbirine eşit olacağı göz önünde bulundularak kolayca hesaplanabilir:

$$v_o = v_2 \left( \frac{(R_{11} + R_2)}{R_{11}} \frac{R_{13}}{(R_{12} + R_{13})} \right) - v_1 \frac{R_2}{R_{11}} = A v_2 - B v_1 \quad (3.24)$$

### 3.5.2. Türev ve İntegral Devreleri

Şekil-3.16 da verilmiş olan negatif kazançlı kuvvetlendiricide  $R_1$  ve  $R_2$  dirençleri yerine herhangi birer **empedans** konulacak olursa kazanç bağıntısı

$$K_v = - \frac{Z_2}{Z_1} \quad (3.25)$$

olur.  $Z_1$  ve  $Z_2$  empedanslarının **modülü** ve **açısı** frekansla değişeceğine göre, kuvvetlendiricinin kazancının modülü ve açısı da frekansa bağlı olarak değişir. Bu özellikten, kazancı frekansa bağlı olarak **istenilen bir biçimde** değişen kuvvetlendiricilerin gerçekleştirilmesinde yararlanır. Genellikle bir haber iletim sisteminin bir bölümünde **istenmediği halde meydana gelen** frekansa bağlı değişimleri dengeleyerek sistemin tümüne ilişkin frekans karakteristiğini düzgün hale getirmek amacı ile yararlanan bu tür devrelere **denkleştirici (equalizer)** adı verilir. Devredeki dirençlerden biri veya diğeri yerine bir kondansatör bağlanması özel hallerinde, kazançta frekansla meydana gelecek değişimin ötesinde ortaya çıkan ilginç uygulama olanakları nedeni ile bu devreler aşağıda ayrı ayrı ele alınacaktır.

### 3.5.2.1. Türev Devresi

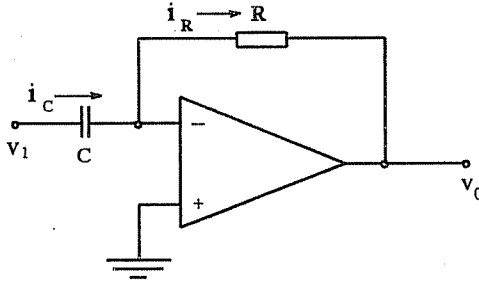
Şekil-3.16 daki negatif kazançlı kuvvetlendiricide  $R_1$  direnci yerine bir kondansatör bağlanırsa devre Şekil-3.21 deki gibi olur. Devrenin girişine zamana göre değişen bir  $v_1$  gerilimi uygulanmıştır.  $C$  kondansatörünün sağ taraftaki ucu işlemsel kuvvetlendiricinin girişindeki sözde kısa devre üzerinden referansa bağlı olduğuna göre  $v_1$  geriliminin bu kondansatör üzerinden akıtacağı akım

$$i_C = C \frac{dv_1}{dt}$$

dir. İşlemsel kuvvetlendiricinin giriş ucundan akan akım sıfır olacağından  $i_C = i_R$  olmak zorundadır. Buradan devrenin çıkış gerilimi,

$$v_o = -R \cdot C \cdot \frac{dv_1}{dt} \quad (3.26)$$

bulunur. Yani devre, **giriş geriliminin zamana göre türevi ile orantılı bir çıkış gerilimi** vermektedir. Bu nedenle **türev devresi** adı ile anılan devrenin analog işaret işleme, ölçme ve analog hesaplama düzenlerinde çok geniş bir uygulama alanına sahip olacağı kolayca tahmin edilebilir. Değişken bir



Şekil-3.21. Bir işlemsel kuvvetlendirici yardımı ile gerçekleştirilen türev devresi.

işaretin zamana göre türevinin böyle bir devre yardımı ile alınmasına ilişkin bir örnek Şekil-1.22(a) da verilmiştir.  $v_1$  giriş işareti yukardaki grafikte görülen, genliği, yükselme ve düşme süreleri değişen kare dalga benzeri bir işarettir.  $v_o$  çıkış işaretinin zamana bağlı olarak değişimi, giriş işaretinin her bölgesi için, o bölgedeki eğimle (türevle) orantılı olarak çizilmiştir.

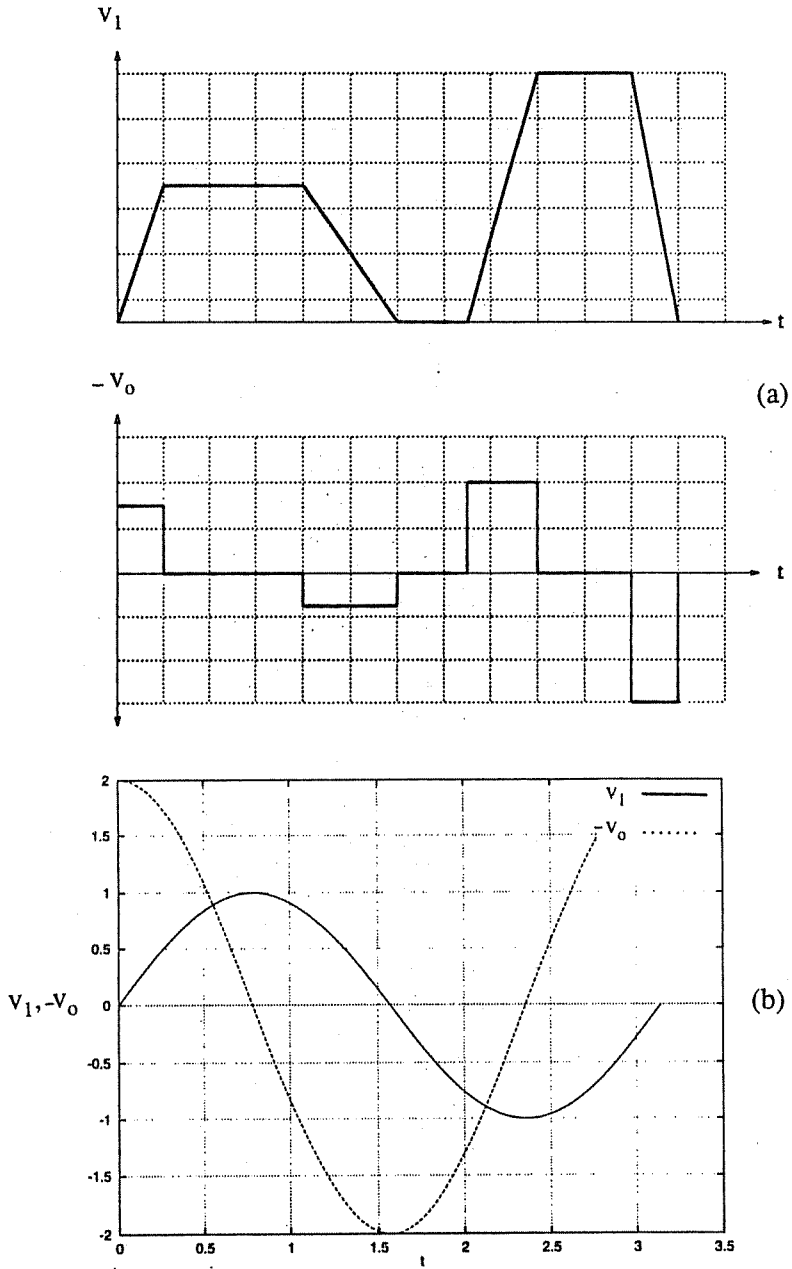
Giriş işaretinin sinüs biçimi bir gerilim olması özel hali için çıkış geriliminin zamana göre değişimi de aşağıdaki gibi hesaplanabilir:

$$v_1 = V_1 \cdot \sin \omega t, \quad \frac{dv_1}{dt} = V_1 \cdot \omega \cdot \cos \omega t \quad (3.27)$$

$$v_o = -R \cdot C \cdot \frac{dv_1}{dt} = -R \cdot C \cdot V_1 \cdot \omega \cdot \cos \omega t$$

Elde edilen bağıntı, bir türev devresinin girişine sinüzoidal bir gerilim uygulandığında,

- Çıkış geriliminin Şekil-3.22 (b) de gösterildiği gibi giriş geriliminden daima  $90^\circ$  ilerde olacağını ,



Şekil-3.22. Türev devresinin (a) Düzgün olmayan trapez biçiminde, (b)  $v_1 = \sin 2t$  şeklinde bir giriş işareti için çıkış geriliminin değişimi.

- Çıkış geriliminin genliğinin frekansla **orantılı olarak** artacağını<sup>2</sup> gösterir.

### 3.5.2.2. İntegral Devresi (İntegratör)

Türev devresindeki dirençle kondansatörün yerleri değiştirilirse, Şekil-3.23 de görülen **İntegral devresi** ortaya çıkar. Bu devrede  $v_1$  giriş geriliminin  $R$  direnci üzerinden akıttığı akım  $i_1 = v_1/R$  olup,  $C$  kondansatöründen akan akıma eşittir. Bu akım aynı zamanda  $C$  nin uçları arasındaki gerilimin, yani -kondansatörün sol taraftaki ucu işlemsel kuvvetlendiricinin girişindeki "sözde kısa devre" nedeni ile referans potansiyelinde olduğundan-  $v_o$  geriliminin **türevine** eşittir. O halde  $v_o$  gerilimi de  $i_1$  akımının **zamana göre integraline** eşit olacaktır.  $t=0$  anında  $v_o$  geriliminin değeri sıfır değilse (bir  $v_{o0}$  **başlangıç değeri** varsa) bu değer alınacak integrale ilâve edilmesi gerekir. Bu bilgilerle,

$$i_1 = \frac{v_1}{R}, \quad i_1 = -C \frac{dv_o}{dt}; \quad v_1 = -R \cdot C \frac{dv_o}{dt} \quad (3.28)$$

$$v_o = -\frac{1}{R \cdot C} \int_0^t v_1 \cdot dt + v_{o0}$$

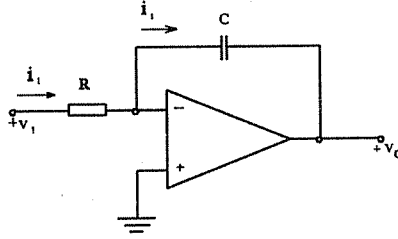
elde edilir.

İntegral devresi de türev devresinde olduğu gibi, çeşitli analog işaret işleme, ölçü, kontrol ve analog hesaplama düzenlerinde geniş uygulama alanı olan bir devredir. Şekil- 3.24(a)-da, bir örnek olarak, girişe darbe-boşluk

---

<sup>2</sup> Bir türev devresinde çıkış geriliminin genliğinin frekansla artmasının iki farklı nedenle; kullanılan işlemsel kuvvetlendiricinin frekans karakteristiği ve kuvvetlendiricinin çıkış geriliminin alabileceği en büyük değer tarafından sınırlanılacağı açıktır.

oranı 1/4 olan bir kare dalga uygulanması halinde çıkış geriliminin zamana bağlı olarak nasıl değişeceği gösterilmiştir<sup>3</sup>.



Şekil-3.23. İntegral devresi (integratör).

Devrenin girişine sinüs biçimi bir gerilim uygulandığında çıkış geriliminin zamana göre değişimi -çıkıştaki başlangıç geriliminin sıfır olması hali için- hesaplanırsa

$$v_o = + \frac{1}{R \cdot C} \cdot \frac{1}{\omega} \cdot V_1 \cdot \cos \omega t \quad (3.29)$$

bulunur. Bu sonuç, bir integral devresinin girişine sinüzoidal bir gerilim uygulandığında,

- Çıkış geriliminin Şekil-3.24(b) de gösterildiği gibi daima giriş geriliminden 90° geride olacağını,

- Çıkış geriliminin genliğinin frekans arttırıldıkça bununla orantılı olarak azalacağını gösterir.

Bu son yorum, bir integratörün doğru gerilim (sıfır frekans) kazancının sonsuz büyük olması demektir. İdeal olmayan bir işlemsel kuvvetlendirici ile kurulan bir integral devresi için bu kazanç değeri sonsuz

<sup>3</sup> Her değişim aralığının sonundaki çıkış gerilimi değerinin bir sonraki değişim aralığı için başlangıç değeri oluşturduğuna dikkat edin.



büyük olamaz, kondansatör sıfır frekansta açık devre olacağından, işlemsel kuvvetlendiricinin diferansiyel kazancına<sup>4</sup> eşit olur. Bu kazanç çok büyük olduğundan, girişte oluşacak çok küçük bir gerilim (dengesizlik gerilimi, gürültü v.b.) kuvvetlendiricinin çıkış geriliminin pozitif yahut negatif yönde alabileceği en büyük değere kaçmasına neden olur. Türev devresi ve daha önce incelenmiş olan kuvvetlendirici devrelerinde böyle bir sorundan söz edilmemesinin nedeni, bütün bu devrelerde çıkış ucu ile çıkışla zıt fazda olan giriş ucu arasında bir direnç bulunması ve bu direnç üzerinden sağlanan negatif geribeslemenin, sükûnette çıkış geriliminin sıfır (veya ona yakın bir değerde) olmasını sağlamasıdır.

İntegral devrelerine özgü bu önemli sorundan kurtulmak için en basit yöntem  $C$  kondansatörüne paralel olarak çok büyük değerli bir  $R'$  direnci bağlamaktır. Bu direnç üzerinden sağlanan negatif doğru gerilim geribeslemesi çıkış noktasının kararlılığını sağlar, ancak sıfır frekanstaki kazanç  $(-R'/R)$  değerine düşeceğinden, devre ideal integratör tanımından daha da uzaklaşır. İdeal (yahut ideale yakın) integratör özelliklerinin gerekli olduğu uygulamalarda, çok büyük olan açık çevrim kazancının kararlılığı özel yöntemlerle iyileştirilmiş işlemsel kuvvetlendirici yapılarının kullanılması gerekir.

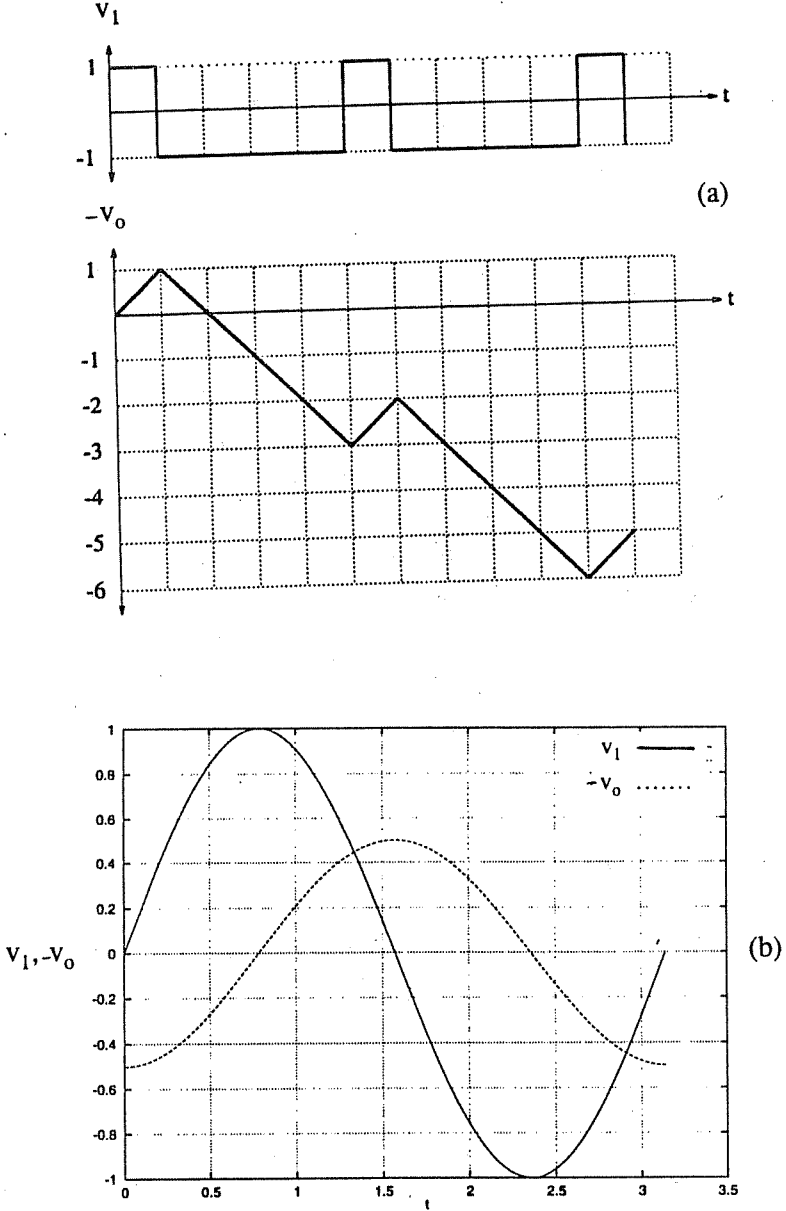
### 3.5.3. Akım ve Gerilim Kaynakları

İşlemsel kuvvetlendiricilerden yüksek nitelikli akım kaynaklarının ve gerilim kaynaklarının gerçekleştirilmesinde de yararlanır.

Örnek olarak Şekil-3.25(a) da verilen devre,  $R_y$  direncinden akan akımın direnç değerinden bağımsız olarak sabit kalmasını sağlayan bir akım kaynağıdır.  $R_y$  direncinden akan akım daima  $R_l$  direncinden akan  $I_l$  akımına eşit olmak zorundadır.  $I_l$  in değeri  $V_l/R_l$  bağıntısı ile belirli olduğuna göre

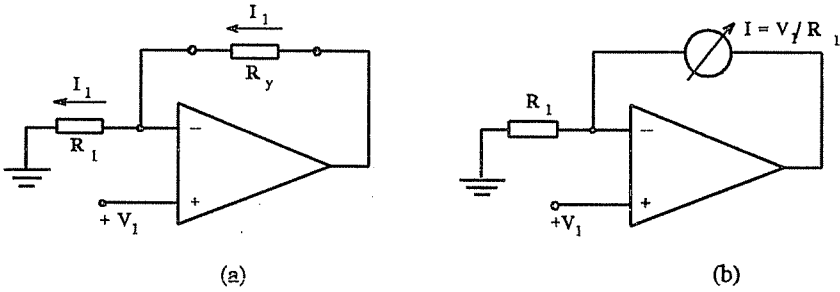
---

<sup>4</sup> Çıkıştan girişe bir geribeslemenin bulunmadığı duruma karşı düşen bu kazanç geribeslemesiz kazanç yahut açık çevrim kazancı da denir.



Şekil-3.24. İntegral devresinde çıkış geriliminin (a) simetrik olmayan bir kare dalga, (b)  $v_1 = \sin 2t$  şeklinde sinüzoidal bir giriş gerilimi için zamanla değişimi.

yükten akan akım da belirlenmiş olur. Yük direncinin alabileceği en küçük değer sıfırdır. İşlemsel kuvvetlendiricinin çıkış gerilimi besleme gerilimlerinin ve devre yapısının belirlediği bir  $V_{o(max)}$  değerini aşamayacağına göre, yük direncinin değerinin  $(V_{o(max)} - V_{I(max)})/I_I$  den büyük olmaması gerekir.



Şekil-3.25. (a) İşlemsel kuvvetlendirici ile gerçekleştirilen akım kaynağı, (b) akım kaynağı devresinden bir elektronik voltmetre gerçekleştirmede yararlanma.

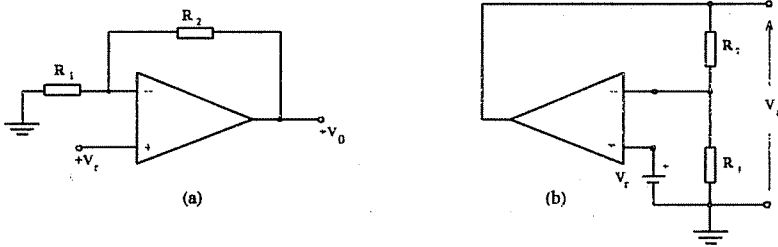
Devredeki  $R_1$  elemanı olarak değişken bir direnç kullanıldığı takdirde **değeri ayarlanabilen bir akım kaynağı** elde edilmiş olur.  $R_1$  sabit bir değere sahip fakat  $V_1$  geriliminin değeri değişiyorsa, bir **gerilim kontrollü akım kaynağı** elde edilir. Özel bir uygulama olarak Şekil-3.25(b) de gösterildiği gibi yük direnci yerine içinden geçen akımla orantılı bir sapma gösteren -örneğin döner çerçeveli- bir akım ölçer bağlanırsa, akım  $V_1$  gerilimi ile orantılı olacağından **giriş direnci çok büyük olan bir elektronik voltmetre** elde edilmiş olur.  $R_1$  direncinin de voltmetrenin duyarlık kademelerinin ayarlanması amacı ile değerlendirilebileceği açıktır.

İşlemsel kuvvetlendiricilerden çeşitli yapıda gerilim kaynağı devrelerinin gerçekleştirilmesinde de yararlanır. Örnek olarak Şekil-3.26(a) da verilen devre aslında Şekil-3.17 deki gibi pozitif kazançlı bir kuvvetlendiricidir.  $V_1$  ile gösterilmiş olan **referans doğru gerilim kaynağı**,

örneğin, gerilimi sıcaklık v.b. etkenlerle değişmeyen (daha doğrusu az değişen), örneğin sıcaklık katsayısı küçük bir Zener diyodundan yararlanılarak gerçekleştirilmiş olan bir kaynaktır. İşlemsel kuvvetlendiricinin çıkış gerilimi (3.22) bağıntısı uyarınca

$$V_o = V_r \frac{R_1 + R_2}{R_1} = V_r \left( 1 + \frac{R_2}{R_1} \right)$$

dir. Referans gerilimi ile direnç değerleri belirli olduğuna göre  $V_o$  çıkış gerilimi de belirli ve sabit olacaktır. Dirençlerden biri değişken direnç olarak gerçekleştirilirse devre, gerilimi  $V_r$  ile işlemsel kuvvetlendiricinin maksimum çıkış gerilimi arasında değiştirilebilen bir gerilim kaynağı halini alacaktır<sup>5</sup>.



Şekil-3.26 Bir işlemsel kuvvetlendiriciden yararlanılarak gerçekleştirilen gerilim kaynağı devresi.

Devre bir başka bakış açısından değerlendirilmek amacı ile Şekil-3.26(b) de yeniden çizilmiştir. Dikkat edilirse görülür ki  $V_o$  çıkış geriliminden

<sup>5</sup> Günümüzde tümdevre olarak gerçekleştirilen ve **gerilim regülatörü** adı ile anılan devreler bu prensibe göre çalışan devrelerdir; ancak devrede gerilimin sıfırdan başlayarak maksimum değere kadar değiştirilebilmesi ve yüke istenilen değerde bir akımın sağlanabilmesi için gerekli değişikliklerin yapılmış olması gerekir.

$R_2$  ve  $R_1$  dirençlerinin oluşturduğu bir gerilim bölücü ile bir **örnek alınmakta** ve  $V_r$  referans gerilimi ile **karşılaştırılarak** ikisi arasındaki farkın daima **sıfır olması** sağlanmaktadır. Gerçekten, çıkış geriliminde -herhangi bir nedenle- bir artma meydana gelse örneklenmiş gerilim de artacak, bu gerilim işlemsel kuvvetlendiricinin çıkışla zıt fazdaki girişine bağlı olduğundan bu artış çıkış geriliminde azalma yönünde bir değişim doğurarak çıkış gerilimini, işlemsel kuvvetlendiricinin iki giriş ucu arasındaki gerilimin "sıfır" olmasını sağlayacak şekilde değiştirecektir.

Yukarda kısaca açıklanan mantıktan günümüzde sadece **gerilim regülatörü** devrelerinin gerçekleştirilmesinde değil, hız, sıcaklık, basınç v.b. **her türlü fiziksel büyüklüğün regüle edilmesi**, yani bir referansla karşılaştırılarak buna göre sabit tutulması amacı ile gerçekleştirilen düzenlerin gerçekleştirilmesinde yararlanılmaktadır.

### 3.5.4. Nonlinear Uygulamalar

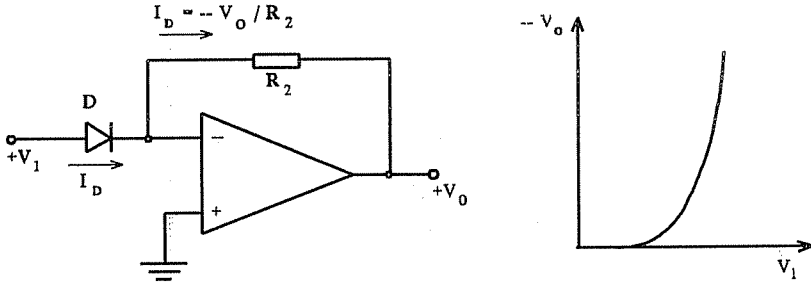
Bir işlemsel kuvvetlendiriden yararlanılarak gerçekleştirilen Şekil-3.15 deki gibi bir negatif kazançlı kuvvetlendiricide dirençlerden biri herhangi bir şekilde nonlineerse, kuvvetlendiricinin kazancı da nonlinear olur. Bu ilkeye göre çalışan en basit devrelerden biri Şekil-3.27(a) da verilmiştir. **Üstel kuvvetlendirici** adı ile de anılan bu devrede  $R_1$  direnci yerine nonlinear bir direnç olan bir yarıiletken diyot bağlanmıştır. Diyodun bir ucu, işlemsel kuvvetlendiricinin giriş uçları arasındaki gerilim sıfır olduğundan, referans potansiyelindedir ve bu nedenle diyottan akan akım  $V_1$  giriş gerilimine

$$I_D \approx I_0 \cdot e^{V_1/V_T}$$

bağıntısı ile bağlıdır.  $R_2$  den akan akım bu akıma eşit olduğundan çıkış gerilimi

$$V_o \approx -R_2 \cdot I_o \cdot e^{V_1/V_T}$$

bulunur. Bu bağıntıdan yararlanılarak çizilen ve çıkış geriliminin giriş gerilimine bağlı olarak değişimini gösteren Şekil-3.27(b) deki eğri kazancın nonlineerliğini açıkça göstermektedir.



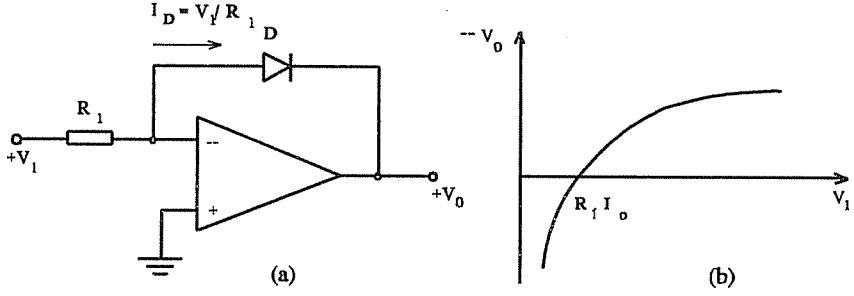
Şekil-3.27 (a) Üstel kuvvetlendirici ve (b) çıkış geriliminin giriş gerilimine bağlı olarak değişimi.

Bu devredeki diyotla direncin yeri değiştirilirse Şekil-3.28(a) da verilmiş olan **logaritmik kuvvetlendirici** elde edilir. Bu devrede de çıkış geriliminin giriş gerilimine

$$V_o = -V_T \cdot \ln \left( \frac{1}{R_1 \cdot I_o} \cdot V_1 \right)$$

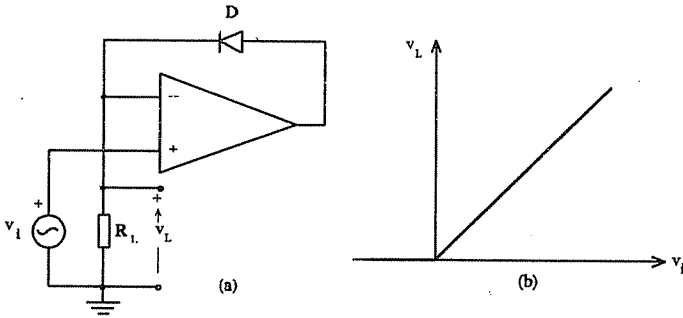
şeklinde bağlı olduğu kolayca gösterilebilir. Çıkış geriliminin giriş gerilimine bağlı olarak nasıl değiştiği Şekil-3.28(b) de verilmiş olan logaritmik kuvvetlendirici devresinden, giriş işaretinin geniş bir aralık içindeki değişimlerine çıkış işaretinin daha dar bir aralıkta değişimi karşı düştüğü için, **dinamik sıkıştırma** düzenlerinin gerçekleştirilmesinde yararlanır.

İşlemsel kuvvetlendiricilerin önemli bir nonlineer uygulaması da **ideal doğrultucudur**. En basit doğrultucu eleman olan bir yarıiletken diyot, akımı bir yönde geçirip bir yönde geçirmeme özelliğine sahip olmakla beraber, geçirme yönü gerilimi birkaç yüz mV mertebesinde bir eşik değerini



Şekil-3.28 (a) Logaritmik kuvvetlendirici ve (b) çıkış geriliminin giriş gerilimine bağlı olarak değişimi.

aşmadan akım belirgin bir artış göstermez. Ayrıca karakteristiğinin üstel olması nedeni ile akan akım gerilimle orantılı değildir. Doğrultma karakteristiğinin gerilimin "sıfır" değerinden başlamasının ve lineer olmasının gerektiği durumlarda, Şekil-3.29(a) da verilmiş olan devreden yararlanılabilir. Devrede işlemsel kuvvetlendiriciye negatif geribesleme bir yarıiletken diyot üzerinden uygulanmıştır.  $v_i$  giriş geriliminin pozitif değerlerinde işlemsel kuvvetlendiricinin çıkış gerilimi de pozitiftir ve diyot geçirme yönünde kutuplanmıştır. İşlemsel kuvvetlendiricinin giriş uçları arasındaki gerilim "sıfır" olacağından, diyottan akan akımın  $R_L$  direnci üzerinde meydana getireceği gerilim düşümü ( $V_L$ ) daima giriş gerilimine eşittir. Giriş geriliminin



Şekil-3.29. (a) İdeal doğrultucu devresi ve (b) çıkış geriliminin giriş gerimi ile değişimi.

negatif olması halinde ise işlemsel kuvvetlendiricinin çıkış gerilimi de negatif olacağından diyot tıkalıdır ve bir akım akıtmaz. Bu durumda  $R_L$  den de bir akım akmayacağından  $V_L=0$  olur.  $V_L$  çıkış geriliminin giriş gerilimi ile değişimi Şekil-3.29(b) de verilmiş olan ideal doğrultucudan, ölçü aletleri v.b. presizyonlu doğrultma ihtiyacının olduğu yerlerde yararlanılır.

### 3.5.5. Karşılaştırma Devreleri (Komparatörler)

Değişken bir giriş gerilimini bir referans gerilimle karşılaştırarak giriş gerilimi referanstan büyükse çıkışta "lojik 1", küçükse "lojik 0" sayısal seviyelerinin oluşmasını sağlayan devrelere **karşılaştırıcı** adı verilir. Herhangi bir işlemsel kuvvetlendiricinin bu işi kolayca gerçekleştirebileceği açıktır. Tümdevre üreten firmalar tarafından "komparatör" adı altında pazarlanan devreler iç yapıları bakımından işlemsel kuvvetlendiricilerden pek farklı olmayan, ancak çıkış işaretinin doğrudan doğruya standart "lojik 1" (genellikle +5 V) ve "lojik 0" (genellikle 0 V) olmasını sağlayacak düzenlemeler yapılmış devrelerdir. Karşılaştırma devrelerinden, çeşitli kumanda ve kontrol düzenlerine, analog-dijital dönüştürücü yapılarında yaygın biçimde yararlanılmaktadır.

Karşılaştırıcı devrelerin kullanıldığı yerlerde sıkça karşılaşılan bir sorun, giriş işaretinin referans gerilimine tam eşit olması halinde çıkış işaretinin belirlenememesi ve genellikle "lojik 0" ile lojik 1" arasında gidip gelmesidir. Bu istenmeyen durumdan kurtulmak için devrenin çıkışının, giriş gerilimi referans gerilimini belirli bir miktar **aştıktan sonra** konum değiştirmesi, giriş geriliminin azalma yönünde değişmesi halinde ise giriş gerilimi referans geriliminin bir miktar **altına düştükten sonra** konum değiştirmesi sağlanır. **Histerezis** adı verilen bu konum değiştirme aralığı, özellikle kontrol amacı ile yararlanılacak karşılaştırıcılar için önemi bir özelliktir. Bu türden karşılaştırıcılar genellikle **Schmitt tetikleyicisi** adı ile anılır.

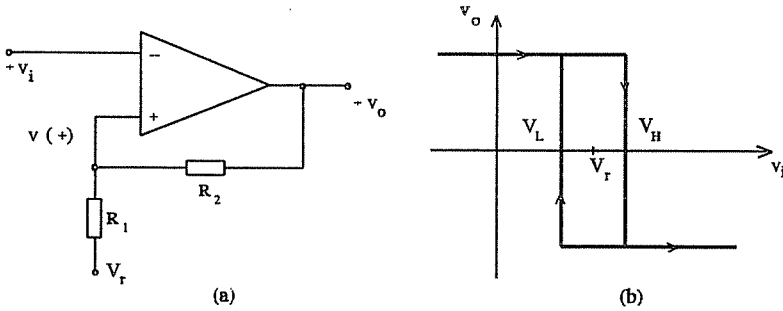


Şekil-3.30(a) da bir işlemsel kuvvetlendiriciden yararlanılarak gerçekleştirilmiş bir Schmitt tetikleyicisinin şeması verilmiştir. Devrenin çıkış gerilimi, girişe bağlı olarak ya alabileceği pozitif maksimum değerde ( $V_{o(max)}$ ), ya da negatif maksimum değerde ( $V_{o(min)} \approx -V_{o(max)}$ ) olur. Çıkıştan girişe **pozitif geribesleme** getiren  $R_2$ ,  $R_1$  gerilim bölücüsünün kuvvetlendiricinin (+) giriş ucunda meydana getirdiği gerilim,  $V_r$  referans gerilimi ile devrenin  $V_o$  çıkış gerilimi cinsinden

$$\begin{aligned} V(+) &= (V_o - V_r) \frac{R_1}{R_1 + R_2} + V_r \\ &= V_r \frac{R_2}{R_1 + R_2} + V_o \frac{R_1}{R_1 + R_2} \end{aligned}$$

olarak hesaplanabilir. Çıkış pozitif maksimum değerde ( $V_{o(max)}$ ) ise  $V_{(+)}$  geriliminin değeri

$$V_H = V_r \frac{R_2}{R_1 + R_2} + V_{o(max)} \frac{R_1}{R_1 + R_2}$$



Şekil-3.30. (a) Bir işlemsel kuvvetlendiriciden yararlanılarak gerçekleştirilen Schmitt tetikleyicisi, (b) tetikleme özgeğrisi.

olur. Çıkış geriliminin konum değiştirebilmesi için  $V_i$  giriş geriliminin bu değeri **aşması** gerekir. Bu koşul gerçekleşirse, yani giriş gerilimi  $V_H$

değerinden daha pozitif olursa çıkış gerilimi alabileceği **en büyük negatif değeri** ve  $V(+)$  gerilimi de buna bağlı olarak

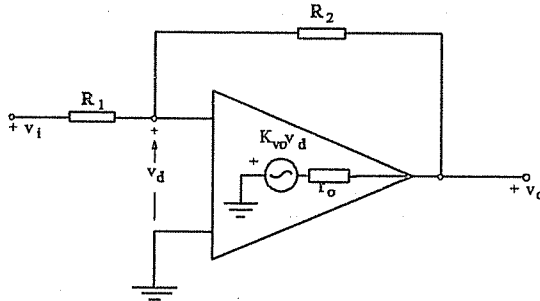
$$V_L = V_r \frac{R_2}{R_1 + R_2} - V_{o(max)} \frac{R_1}{R_1 + R_2}$$

değerini alır. Çıkışın bu durumda iken konum değiştirebilmesi için ise, giriş geriliminin bu  $V_L$  değerinin **altına düşmesi** gerekir. Bu bilgilerden, devrenin çıkış geriliminin giriş gerilimine bağlı olarak değişimini gösteren **tetikleme özdeşrisinin** Şekil-3.30(b) deki gibi olacağı anlaşılır. Şekilden görüldüğü gibi giriş gerilimi **artma yönünde değişirken** çıkışın konum değiştirdiği  $V_H$  **üst tetikleme gerilimi** ile giriş gerilimi **azalma yönünde değişirken** çıkışın konum değiştirdiği  $V_L$  **alt tetikleme gerilimi**  $V_r$  referans gerilimine göre simetrik olup, aralarındaki fark da devrenin **histerezis** aralığıdır.

Yukarda incelenen devre, tetikleme özdeşrisinden görüldüğü gibi **eviren**, yani giriş gerilimi artma yönünde değiştirildiğinde çıkış gerilimi azalma yönünde değişen bir Schmitt devresidir. Tersine, giriş gerilimi artma yönünde değiştirildiğinde çıkış gerilimi de artma yönünde değişen, yani **evirmeyen** Schmitt devreleri de gerçekleştirilebilir.

## PROBLEMLER

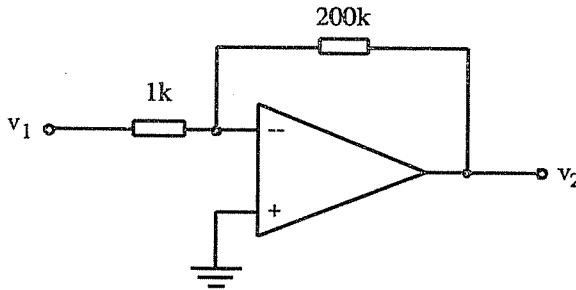
1.- Giriş direnci sonsuz büyük olan ancak *diferansiyel gerilim kazancı sonsuz büyük ve çıkış direnci sıfır olmayan* bir işlemsel kuvvetlendiriciden yararlanılarak gerçekleştirilen negatif kazançlı bir kuvvetlendiricinin  $v_o/v_i$  gerilim kazancını  $R_1$ ,  $R_2$  dirençleri ile  $K_{v_o}$  geribeslemesiz gerilim kazancı ve  $r_o$  çıkış direnci cinsinden veren bağlantıyı çıkartın.



2.- Şekildeki devrede kuvvetlendirici ideal kabul dileyebilirsa;

a)  $v_o/v_i$  gerilim kazancı ne kadardır?

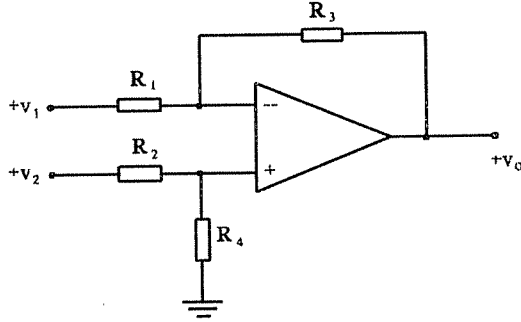
b) Kuvvetlendiricinin kazancı ideal kabul edilebilecek kadar yüksek değilse, kazanç değerinde meydana gelecek hatânın %1'den küçük olması için  $K_{vo}$  açık çevrim kazancının değeri en az ne kadar olmalıdır?



3.- Şekildeki devre ideal bir işlemsel kuvvetlendirici ile gerçekleştirilmiştir.

a)  $v_o=10(v_2-v_1)$  olması için devredeki dirençlerin değerleri arasında nasıl bir ilişki gereklidir?

b) Kuvvetlendiricinin besleme gerilimleri +10V ve -10V olup çıkış gerilimi +9V ve -9V da sınırlanmaktadır.  $v_1$  ve  $v_2$  için aşılmaması gereken değerleri ve değer kombinasyonlarını belirleyin.

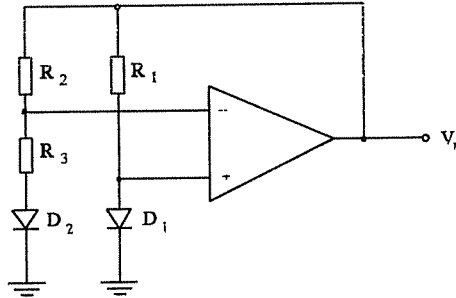


4.- a) Şekilde verilen devrede  $V_r$  çıkış geriliminin

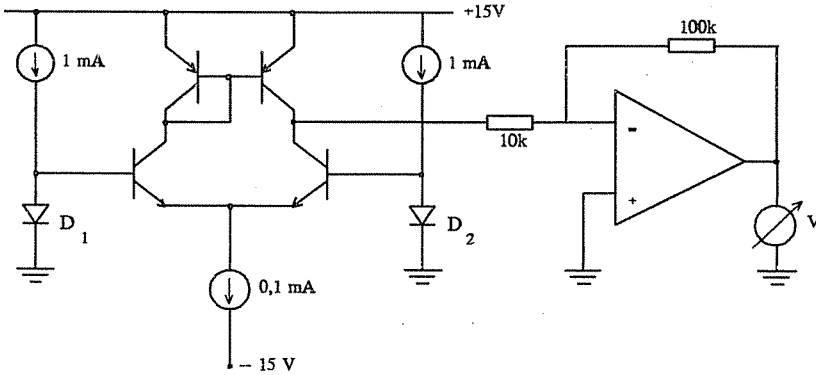
$$V_r = V_{D1} + V_T \cdot \frac{R_2}{R_3} \cdot \ln \frac{R_2}{R_1}$$

bağıntısı ile ifade edilebileceğini gösterin.

b) Bu devreden, sıcaklıkla değişmeyen (yahut çok az değişen) bir  $V_r$  referans gerilimi elde etmek için yararlanılır. Açıklayın.



5.- Şekildeki devre D1 ve D2 diyotlarının buldukları ortamların sırası ile  $T_x$  ve  $T_y$  olan sıcaklıkları arasındaki farkı ölçmek amacı ile kurulmuştur. Diyotlar eş olup  $I_D=1 \text{ mA}$  için diyot gerilimlerinin sıcaklıkla değişim katsayısı  $\Delta V_D/\Delta T=-2 \text{ mV}/^\circ\text{C}$  olarak verilmiştir.



a) Voltmetrenin,  $T_x > T_y$  ise ileri yönde sapması için (+) ucu hangisi olmalıdır?

b) Yük olarak kullanılmış olan akım aynasında baz akımlarından gelecek hatayı ihmal ederek, voltmetre skalasının sıcaklık farklarını göstermesi için kullanılması gereken  $V=f(\Delta T)$  "kalibrasyon eğrisi"ni çizin.

c) (b) de yaptığınız ihmalden gelecek hatayı azaltmak için devrede nasıl bir değişiklik önerirsiniz .

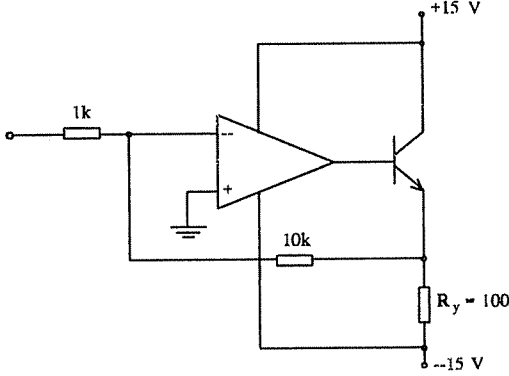
6.- Şekildeki devre,  $R_y$  yük direncinden işlemsel kuvvetlendiricinin verebileceği maksimum akımdan daha büyük bir akımın akıtılması amacı ile

kurulmuştur. İşlemsel kuvvetlendiricinin çıkış geriliminin değişim aralığı  $\pm 14$  V ve maksimum çıkış akımı 10 mA dir.

a) Devrenin küçük işaret gerilim kazancını hesaplayın.

b) Tranzistorun  $\beta_F$  parametresinin yeterince büyük ve  $V_{BE}=0.7$  V olduğunu kabul ederek yükün uçlarındaki gerilimin ve yükten akabilecek akımın değişim aralığını belirleyin.

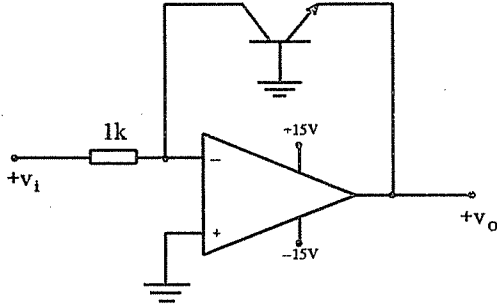
c) (b) de hesapladığınız sınır değerlerin sağlanabilmesi için tranzistorun  $\beta_F$  parametresinin değeri en az ne kadar olmalıdır?



d) Devrenin kazancının büyüklüğünün aynı fakat işaretinin pozitif olması için nasıl bir değişiklik önerirsiniz?

7.- Şekildeki logaritmik kuvvetlendirici devresinde kullanılan işlemsel kuvvetlendirici tam kompanse edilmiş, açık çevrim kazancı 100 dB olan bir kuvvetlendiricidir. Giriş direnci ihmal edilebilecek kadar büyük, çıkış direnci ihmal edilebilecek kadar küçüktür. Devrede kullanılan tranzistorun doyma akımı  $I_s=5 \cdot 10^{-16}$  A dir.

a) Devrenin çıkış gerilimini çıkış gerilimi cinsinden veren bağıntıyı çıkartın ve yorumlayın.



b) Çıkışta kırılma olmaksızın giriş gerilimi hangi değerler arasında değiştirilebilir?

## 4. GÜÇ KUVVETLENDİRİCİLERİ

### 4.1. Giriş

Bir kuvvetlendirici zincirinde çoğu zaman kuvvetlendirilen işaret yüksek bir güç seviyesine yükseltilerek, bu gücü belirli bir amaç için kullanacak olan bir **dönüştürücüye** uygulanır. **Yük** adı da verilen bu dönüştürücü yerine göre, örneğin, uygulanan ses frekanslı elektriksel gücü ses dalgalarına yani akustik güce dönüştüren bir hoparlör, uygulanan yüksek frekanslı elektriksel gücü elektromagnetik dalgalar halinde uzaya yayan bir verici anteni, yahut doğru akım veya alternatif akım gücü ile çalışan bir elektrik motoru olabilir.

Kuvvetlendiricilerle ilgili genel kavramlardan hatırlanacağı gibi ne türden olursa olsun bir kuvvetlendirici mutlaka bir güç kazancı sağlar. Böyle olduğu halde, 1. Bölümde de belirtildiği gibi, gerilim kazancının önemli olduğu bir yerde kullanılan bir kuvvetlendirici gerilim kuvvetlendiricisi, akım kazancının önemli olduğu yerde kullanılan bir kuvvetlendirici akım kuvvetlendiricisi olarak anılır. Bir kuvvetlendirici zincirinin sonunda bulunan ve çıkış gücünü yüke aktaran kuvvetlendiricilere de genel olarak **güç kuvvetlendiricisi** denir.

Güç kuvvetlendiricilerinde bazı durumlarda güç kazancının değerinden de önemli olan bir özellik "**verim**"dir. Bir kuvvetlendiricinin



verimi,  $P_y$  yüke aktarılan gücü ve  $P_{DA}$  kuvvetlendiricinin doğru akım besleme kaynağından (veya kaynaklarından) çektiği doğru akım gücünü göstermek üzere

$$\eta = \frac{P_y}{P_{DA}}$$

bağıntısı ile tanımlanır. Örneğin, hoparlörlere 50W lık bir güç verirken %70 verimle çalışan bir sese frekansı güç kuvvetlendiricisinin doğru akım besleme kaynağından çektiği güç 71,43 W olacaktır. Aradaki fark olan 21,43 W, kuvvetlendiricinin içinde **ısıya dönüştürerek harcanır**. Bu gücün ısıya dönüşmesi, kuvvetlendiricinin sıcaklığının yükselmesi sonucunu verir. Sıcaklığın, devre içindeki elemanlar için müsaade edilen maksimum sıcaklık değerinin (örneğin silisyum tranzistorlar için  $\approx 150^\circ\text{C}$  ın) üstüne çıkmaması için bu ısının etrafa yayılmasını kolaylaştıracak **soğutma** önlemlerinin alınması gerekir. Çok daha büyük çıkış güçlerinin sözkonusu olduğu uygulamalarda, örneğin birkaç yüz KW lık bir radyo vericisinde verimin, soğutma sorununun yanısıra enerji ekonomisi bakımından da önem kazanacağı açıktır. Enerji ekonomisi konusu aslında harcanan gücün büyüklüğü kadar, elektronik devrenin kullanıldığı yere ve devreyi besleyen güç kaynağının özelliklerine de bağlıdır. Pahalı enerji kaynaklarından (örneğin pillerden) beslenen devrelerde ve özellikle pil yenilemenin olanaksız yahut çok külfetli olduğu durumlarda (örneğin vücut içine yerleştirilmiş tıbbî cihazlarda) devrenin veriminin büyük önem taşıyacağı açıktır.

Bir güç kuvvetlendiricisinde yüke aktarılan güç, çıkıştaki akım veya gerilim değişiminin genliğine bağlıdır ve sinüzoidal bir çıkış işareti için genliğin karesi ile orantılıdır. Büyük bir çıkış gücü elde edilebilmesi için devrenin büyük akım ve gerilim genlikleri ile çalıştırılması zorunlu olduğundan, "küçük işaret" koşulları geçerli değildir. Dolayısı ile devredeki elektronik devre elemanlarının lineer eşdeğer devrelerinden yararlanılamaz. Çözümlerin özgeçiricilerden yahut Ebers-Moll veya benzeri nonlineer modellerden yararlanılarak yapılması gerekir.

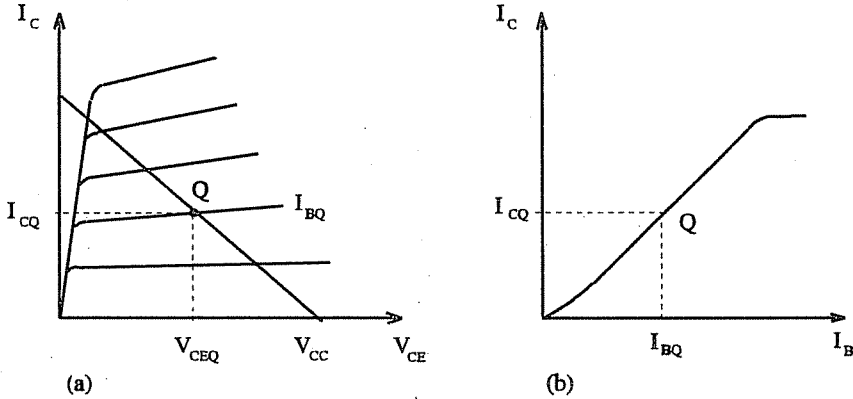
Bir güç kuvvetlendiricisinin yüke aktarması gereken güç, devrenin kullanım amacına göre birkaç mW gibi çok küçük değerlerden yüzlerce kW gibi çok büyük değerlere kadar uzanabilir. Çıkış gücü düzeyinin devrede kullanılacak elektronik elemanların türlerini ve özelliklerini belirleyen en önemli husus olacağı açıktır. Günümüzde kW lar mertebesinde güçlere kadar bipolar ve MOS tranzistorlardan yararlanılmakta, daha büyük güçler için (örneğin radyo ve televizyon vericilerinde yahut endüstride kullanılan yüksek frekanslı güç üreteçlerinde) ise vakumlu elektron tüplerinden yararlanılmaktadır.

Güç kuvvetlendiricileri bir de çalıştırıldıkları frekans bölgesi bakımından değerlendirilebilir. Ses frekanslarında ve elektrik motorlarının sürülmesi v.b. uygulamalarda kullanılan devrelere **alçak frekans güç kuvvetlendiricileri** denir. Bunlar genellikle çok alçak frekanslardan (yahut doğru gerilimden) kullanım yerinin gerektirdiği en yüksek frekansa (örneğin ses frekansı uygulamalarında 20 kHz'e) kadar olan band içinde frekantan bağımsız olarak sabit bir kazanç ve büyük bir çıkış gücü sağlayan devrelerdir. Günümüzde alçak frekans güç kuvvetlendiricilerinin önemli bir bölümü **bipolar tranzistorlu tümdevreler** olarak gerçekleştirilmekte ve pazarlanmaktadır. Bu standart tümdevreler ile sağlanamayan koşulların gerçekleştirilmesi söz konusu olduğunda ise kuvvetlendiricinin uygun devre elemanları ve uygun devre yapıları kullanılarak, ayrıca tasarımının yapılması ve gerçekleştirilmesi gerekir. Radyo ve TV vericileri ile endüstriyel yüksek frekans güç kaynaklarında ise çıkış gücünün, belirli ve yüksek (genellikle 100 kHz ile 1 GHz arasında) bir frekans ve bunun iki yanında, dar bir band için sağlanması gerekir. Bu nedenle bu tür devreler yapı bakımından alçak frekans güç kuvvetlendiricilerinden farklıdır ve dar bir band içinde çalışma koşulu, rezonans devrelerinden yararlanılarak sağlanır.

## 4.2. Kuvvetlendiricilerde Çalışma Sınıfları

Şeki-2.18 veya 2.32 deki gibi bir ortak emetörlü kuvvetlendirici, büyük çıkış genlikleri için bir güç kuvvetlendiricisi olarak da düşünülebilir.

Şekil-4.1(a) da, Şekil-4.18 deki kuvvetlendirici için çıkış özeğrileri üzerinde  $V_{CC}$  besleme kaynağı gerilimi ile  $R_y$  yük direncine ilişkin yük doğrusu işaretlenmiş, Şekil-4.1(b) de de devrenin akım geçiş eğrisi verilmiştir. Kuvvetlendirici, girişine sinüs biçimi bir gerilim uygulandığında çıkışta mümkün olan en büyük işaret genliğinin kırılsız olarak elde edilmesini sağlamak üzere, yani  $I_Q = (V_{CC}/2)/R_y$  olacak şekilde şekilde kutuplanmıştır. Bu şekilde, çalışma noktası çıkıştaki akım ve gerilim değişim aralığının ortasında belirlenmiş olan devrelere **A sınıfı** devreler denir. Devrenin  $V_{CC}$  kaynağından çektiği doğru akım gücü **değişken işaret genliğinden bağımsız olarak, daima**  $P_{DA} = V_{CC} \cdot I_{CQ}$  dır.  $R_y$  yük direncinde harcanan



Şekil-4.1. A sınıfı bir kuvvetlendiricide çalışma noktasının (a) çıkış özeğrisi üzerindeki, (b)  $I_C = f(I_B)$  çalışma eğrisi üzerindeki yeri.

alternatif akım gücü ise,  $I_y$  yükten akan alternatif akım bileşeninin tepe değeri olmak üzere

$$P_y = \frac{1}{2} I_y^2 R_y$$

dir.  $I_y$  nin tepe değerinin alabileceği en büyük değer  $(I_y)_{\max} = I_{CQ}$  olduğuna göre yükte harcanan alternatif akım gücünün maksimum değeri

$$\begin{aligned}
 (P_y)_{\max} &= \frac{1}{2} (I_y)_{\max}^2 R_y = \frac{1}{2} I_{CQ}^2 R_y \\
 &= \frac{1}{2} I_{CQ}^2 \frac{V_{CC}}{2I_{CQ}} = \frac{1}{4} I_{CQ} V_{CC}
 \end{aligned}$$

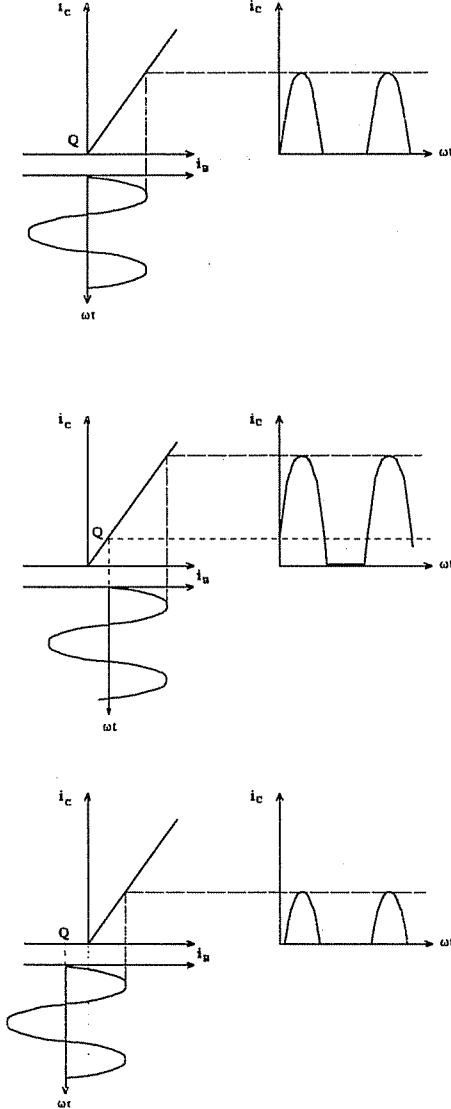
ve buradan devreden maksimum çıkış gücü elde edilirkenki verim,

$$\eta = \frac{(P_y)_{\max}}{P_{DA}} = \frac{1}{4} = \%25 \quad (4.1)$$

bulunur. Görüldüğü gibi verim çok küçüktür. Devrenin girişine uygulanan işaretin ve buna bağlı olarak çıkıştaki genliğin daha küçük olduğu durumlarda  $P_{DA}$  değişmediğinden verim daha da küçük olacaktır. Bu nedenlerle gerilim kuvvetlendiricisi olarak yararlanageldiğimiz A sınıfı devreler bir güç kuvvetlendiricisi olarak kullanılmaya elverişli değildir.

A sınıfı bir kuvvetlendiricide verimi olumsuz yönde etkileyen en önemli unsur, besleme kaynağından sürekli olarak işaret gücünden bağımsız bir doğru akım gücünün çekilmesidir. Çalışma noktası Şekil-4.2(a) da görüldüğü gibi işaret yokken kaynaktan bir akım çekilmeyecek şekilde seçilerek durum -bu bakımdan- düzeltilebilir. Ancak bu durumda kuvvetlendirici giriş işaretinin yalnız pozitif yöndeki değişimlerini (sınus biçimi bir giriş işareti için sadece bir yarı periyodu) kuvvetlendirir. Bu şekilde iletim eşiğinde kutuplanmış ve çıkış akımının akış açısı bir periyodun yarısı kadar ( $180^\circ$ ) olan devrelere **B sınıfı** kuvvetlendiriciler denir. Böyle bir devrenin çıkış işaretinin her iki yarı periyodunu da kuvvetlendirecek hale getirilmesi için biri pozitif yarı periyotları, biri negatif yarı periyotları kuvvetlendiren iki elemandan oluşan **simetrik** (yahut **push-pull**) bir yapıdan yararlanır. Verimi -teorik olarak-  $\%78$  olan simetrik B sınıfı kuvvetlendiriciler ses frekansı ve benzeri uygulamalar için en yaygın kullanılan devrelerdir.

B sınıfı simetrik bir kuvvetlendiricide kuvvetlendirme görevinin simetrik devrenin bir yarısından öbür yarısına geçişi sırasında ortaya çıkan



Şekil-4.2. (a) B sınıfı, (b) AB sınıfı ve (c) C sınıfı çalışma noktaları ve sinüzoidal bir giriş işareti için çıkış dalga şekilleri.

süreksizlikten kaynaklanan işaret bozulması, çalışma noktası iletim eşiğinin biraz ilerisinde belirlenerek azaltılabilir. Bu şekilde kutuplanmış güç kuvvetlendiricileri de **AB sınıfı** kuvvetlendiriciler olarak anılır (Şekil-4.2(b)).

Kuvvetlendirilecek işaretin sabit frekanslı sinüzoidal bir işaret olması halinde, tek bir elemanla gerçekleştirilmiş bir B sınıfı kuvvetlendirici, o frekansa akordlu bir rezonans devresi ile yüklendiğinde  $f$  frekansında yarım sinüs biçiminde akım dalgaları ile periyodik olarak uyarılan rezonans devresinin uçları arasında bu frekansta sinüzoidal bir gerilim elde edilir; yani devre bu hali ile  $f$  frekansında kuvvetlendirici olarak kullanılabilir. Devrenin bu şekilde çalışması için rezonans devresini periyodik olarak uyarayan akım dalgalarının yarım periyot boyunca devam etmesi de gerekmez; çalışma noktası iletim eşiğinin daha gerisinde seçilerek akımın akış açısının  $180^\circ$  den küçük olması halinde de aynı sonuç elde edilir. Şekil-4.2(c) de gösterilmiş olan bu durumda verim daha da büyük olur. Bu şekilde kutuplanmış olan devrelere de **C sınıfı** kuvvetlendiriciler denir ve radyo vericileri v.b. uygulamalarda bu tür devrelerden yararlanır.

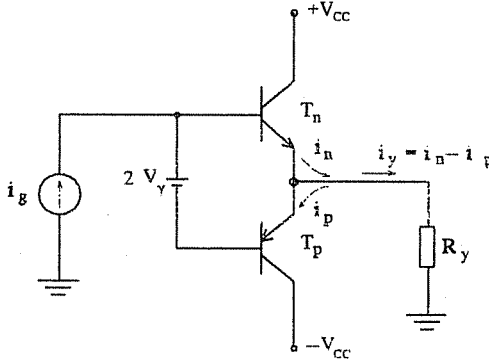
Bu bölümde günümüzde en çok kullanılan güç kuvvetlendiricisi türü olan simetrik B sınıfı kuvvetlendiriciler incelenecektir.

### 4.3. B Sınıfı Simetrik Kuvvetlendiriciler

B sınıfı çalışacak şekilde kutuplanmış bir akım kontrol elemanının örneğim bir bipolar tranzistorun, giriş işaretinin yalnızca bir yarısını kuvvetlendirdiği, işaretin öbür yarısı için tıkamada kaldığı. bu nedenle işaretin iki yarısı için iki ayrı eleman kullanılması ve bunların aynı bir yükü ortaklaşa kullanmaları gereğine yukarda değinilmişti. Bu ilkeye göre gerçekleştirilen simetrik devreler elektron tüpleri döneminden bu yana kullanılmakta olup "**push-pull kuvvetlendiriciler**" adı ile de anılmaktadır.

Günümüzde bu amacın sağlanması için kullanılan en basit ve en uygun devre, akım ve gerilim sınır değerleri ve öteki özellikleri bakımından birbirinin -olabildiği ölçüde- eşi olan bir npn tipi ve bir pnp tipi tranzistor ile kurulan ve prensip şeması Şekil-4.3 de verilmiş olan devredir. Dikkat edilirse bu devrenin, 3. Bölümde incelenmiş olan bipolar tranzistorlu işlemsel kuvvetlendirici çıkış katı ile aynı yapıda olduğu görülür.

Devre referansa göre biri pozitif ve biri negatif ve gerilimleri eşit **iki ayrı kaynaktan** beslenmiştir. npn tipi olan  $T_n$  tranzistoru ve pnp tipi olan  $T_p$  tranzistoru **emetör çıkışlı** olarak çalışmakta olup  $R_y$  yükünü ortaklaşa kullanmaktadır. npn tipi tranzistoru **iletim eşiğinde** tutacak gerilim  $V_y$  ile ve



Şekil-4.3. Bir npn ve bir pnp tipi tranzistorla gerçekleştirilen B sınıfı simetrik kuvvetlendiricinin prensip şeması.

pnp tipi tranzistoru iletim eşiğinde tutacak gerilim  $-V_y$  ile gösterilirse, tranzistorların bazları arasında şekilde gösterilen yönde ve  $2.V_y$  değerinde bir gerilim uygulandığında her iki tranzistor da iletim eşiğinde kutuplanmış olacak ve tranzistorlardan çok küçük (pratik olarak sıfır kabul edilerek ihmal edilebilecek)<sup>1</sup> bir akım akacaktır. Girişteki  $i_g$  işaret akımı kaynağının

<sup>1</sup> Bir bipolar tranzistorun iletim eşiği gerilimi "kabule bağlı" bir büyüklük olup, bir devrede tranzistordan akacak en büyük akımın %1 i mertebesinde bir akım akması için gerekli baz emetör gerilimi olarak tanımlanabilir.

pozitif değerlerinde  $T_n$  tranzistorunun baz akımı ve buna bağlı olarak emetör akımı artacak,  $T_p$  tranzistoru kesimde kalmaya devam edecektir.  $i_g$  nin negatif değerlerinde ise  $T_p$  tranzistoru akım akıtacak ve  $T_n$  kesimde kalacaktır.

Şimdi girişe sinüs biçimi bir  $i_g$  işaret akımı uyguladığımızı düşünelim. Bu durumda giriş işaretinin pozitif yarı periyotlarında  $R_y$  yük direncinden akacak olan akım  $\beta_{Fn}$  npn tipi tranzistorun akım kazancı olmak üzere

$$i_n = i_g (\beta_{Fn} + 1) \approx i_g \beta_{Fn}$$

dir ve bunun alabileceği en büyük değerin, yani girişe, çıkışta bir kırılma olmaksızın uygulanabilecek en büyük işaret akımının **tepe değerinin**  $V_{CE(sat)n}$  tranzistorun doyma gerilimi olmak üzere

$$\hat{i}_n = \frac{V_{CC} - V_{CE(sat)n}}{R_y} \approx \frac{V_{CC}}{R_y}$$

olacağı kolayca görülebilir. İşaret akımının bu duruma karşı düşen değerinden daha küçük değerleri için ise,  $k$  bir ölçek katsayısı olmak üzere,

$$I_n = k \hat{i}_n ; \quad k \leq 1$$

dir. Giriş işaretinin negatif yarı periyotları için de benzer şekilde

$$i_n = i_g (\beta_{Fn} + 1) \approx i_g \beta_{Fn}$$

$$\hat{i}_p = \frac{V_{CC} - V_{CE(sat)p}}{R_y} = \frac{V_{CC}}{R_y} , \quad I_p = k \hat{i}_p$$

yazılabilir. Devredeki tranzistorların eş özelliklere sahip oldukları yani  $\beta_{Fn} \approx \beta_{Fp} \approx \beta_F$  ve  $V_{CE(sat)n} \approx V_{CE(sat)p}$  olduğu göz önünde bulundurulursa yük akımının pozitif ve negatif tepe değerlerinin eşit olacağı kolayca görülebilir.



Şekil-4.4 de, devrenin girişine uygulanan sinüzoidal  $i_g$  işaret akımı ile  $i_n$  ve  $i_p$  akımlarının ve bu ikisinin toplamı olan  $i_y$  yük akımının zamana göre değişimleri bir arada verilmiştir.

Görüldüğü gibi pozitif yarı peryotlarda çalışan npn tipi tranzistorun akımı ile negatif yarı peryotlarda çalışan pnp tipi tranzistorun akımı, ikisi de  $R_y$  yük direncinden aktığı için toplanmakta ve giriş işareti biçiminde bir çıkış akımı elde edilmektedir. Şekilde görülen dalga şekilleri yardımı ile devrenin yüke aktardığı güç, besleme kaynaklarından çekilen toplam doğru akım gücü ve bunlar yardımı ile devrenin verimi kolayca hesaplanabilir:

Sinüzoidal giriş işareti genliğinin herhangi bir değeri için yükten akan sinüzoidal akımın tepe değeri  $I_y$  ile gösterildiğine göre  $R_y$  yük direncinde harcanan güç

$$P_y = \frac{1}{2} I_y^2 R_y \quad (4.2)$$

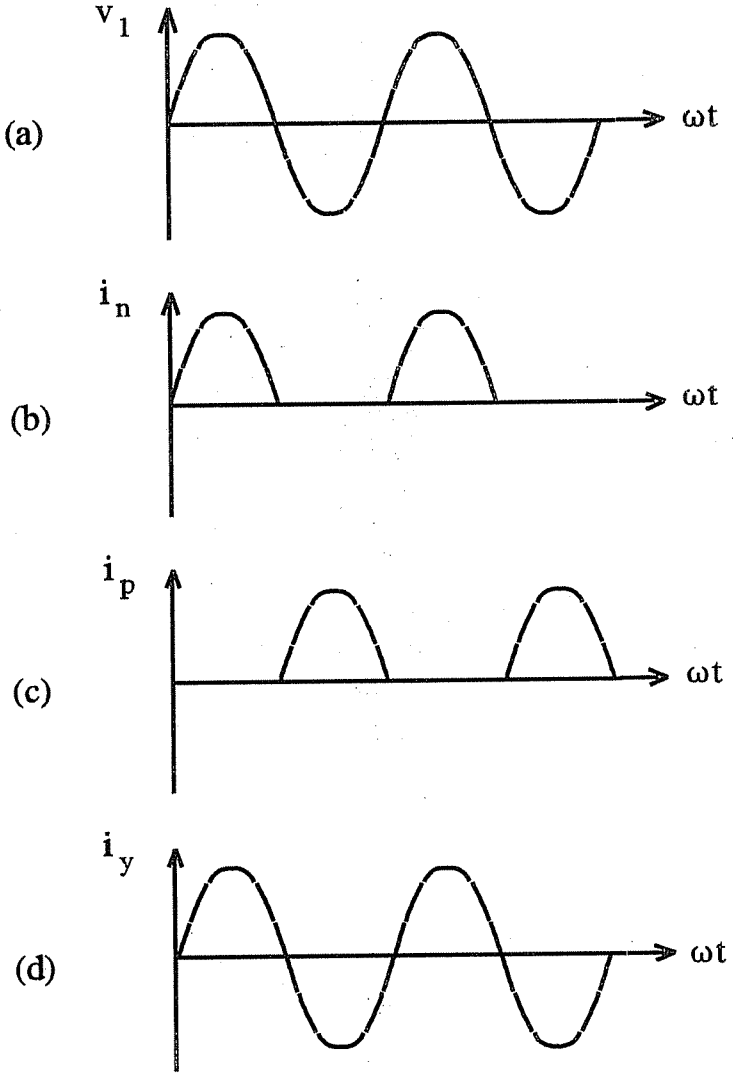
dir.  $T_n$  tranzistorunun besleyen  $+V_{CC}$  kaynağından çekilen doğru akım.  $T_n$  tranzistorundan akan ve tepe değeri  $I_y$  olan yarım sinüs biçimindeki dalganın doğru bileşeni, yani ortalama değeri olup

$$I_{norr} = \frac{1}{\pi} I_y$$

ve  $+V_{CC}$  kaynağından çekilen doğru akım gücü

$$P_n = \frac{1}{\pi} I_y V_{CC}$$

dir.  $T_p$  tranzistorunun akım akıttığı yarıperyotlarda  $-V_{CC}$  kaynağından çekeceği doğru akım gücü de buna eşit olacağından, devrenin besleme kaynaklarından çektiği toplam doğru akım gücü



Şekil-4.4. Şekil-4.3 deki devrede (a) işaret kaynağı akımının, (b,c)  $I_n$  ve  $I_p$  tranzistor akımlarının, (d) yük akımının değişimi.

$$P_{DA} = \frac{2}{\pi} I_y V_{CC} \quad (4.3)$$

bulunur. (4.2) ve (4.3) den devrenin verimi

$$\eta = \frac{P_y}{P_{DA}} = \frac{\frac{1}{2} I_y^2 R_y}{\frac{2}{\pi} I_y V_{CC}} = \frac{\pi}{4} \frac{I_y R_y}{V_{CC}} \quad (4.4)$$

elde edilir. Bu durumda tranzistorlarda harcanan güç de besleme kaynaklarından çekilen güçle yüke aktarılan gücün farkıdır:

$$P_T = P_{DA} - P_y = \frac{2}{\pi} I_y V_{CC} - \frac{1}{2} I_y^2 R_y \quad (4.5)$$

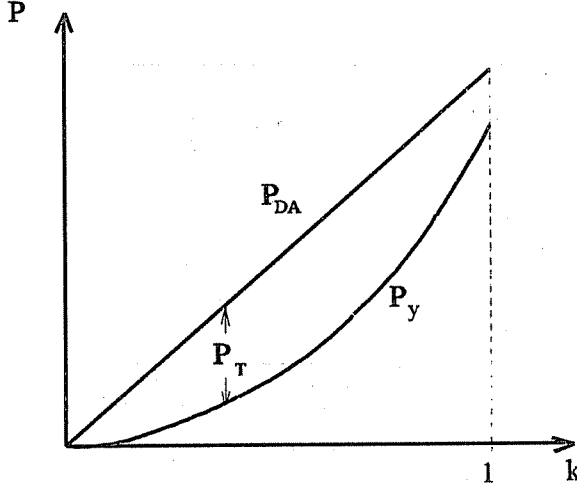
Giriş işaretinin genliğinin ve dolayısı ile  $I_y$  nin herhangi bir değeri için çıkartılmış olan bu bağıntılar

$$I_y = k \hat{I}_y, \quad \hat{I}_y = \frac{V_{CC}}{R_y}$$

konularak düzenlenirse,

$$\begin{aligned} P_y &= \frac{1}{2} k^2 V_{CC}^2 \frac{1}{R_y} \\ P_{DA} &= \frac{2}{\pi} k V_{CC}^2 \frac{1}{R_y} \\ \eta &= k \frac{\pi}{4} \\ P_T &= P_{DA} - P_y = \frac{2}{\pi} k V_{CC}^2 \frac{1}{R_y} - \frac{1}{2} k^2 V_{CC}^2 \frac{1}{R_y} \end{aligned} \quad (4.6)$$

elde edilir. Sonucu bağıntının kaynaklardan çekilen toplam doğru akım gücünü gösteren birinci terimi  $k$  ile orantılı olarak, yüke aktarılan gücü



Şekil-4.5. B sınıfı bir kuvvetlendiricide kaynaklardan çekilen, yüke aktarılan ve tranzistorlarda harcanan gücün genliğe bağlı olarak değişimi.

gösteren ikinci terim ise  $k$  nın karesi ile orantılı olarak değişmektedir. Bu iki değişim Şekil-4.5 de, aynı eksen takımı üzerinde gösterilmiştir. Tranzistorlarda harcanan güç  $P_{DA}$  ile  $P_y$  nin farkına eşit olduğuna göre şekilden, tranzistorlarda harcanan gücün devreden maksimum çıkış gücü elde edilirken **değil**, çıkış gücünün daha küçük bir değerinde maksimum olacağı görülür. Bu durumun  $k$  nın hangi değerinde ortaya çıkacağı,  $P_T$  yi veren bağıntının  $k$  ya göre türevi alınıp bunu sıfır yapan  $k$  değeri hesaplanarak bulunabilir:

$$\frac{dP_T}{dk} = \frac{V_{CC}^2}{R_y} \left( \frac{2}{\pi} - k \right) = 0 \Rightarrow k = \frac{2}{\pi} \quad (4.7)$$

$$(P_T)_{\max} = \frac{V_{CC}^2}{R_y} \frac{2}{\pi^2}$$

**Devreden maksimum çıkış gücü elde edilirken**, yani  $k=1$  iken besleme kaynaklarından çekilen doğru akım gücü, çıkış gücü ve verim ise,

$$\begin{aligned}\hat{P}_y &= \frac{1}{2} \frac{V_{CC}^2}{R_y} \\ \hat{P}_{DA} &= \frac{2}{\pi} \frac{V_{CC}^2}{R_y} \\ \eta &= \frac{\pi}{4} = 0,78 = \%78\end{aligned}\quad (4.8)$$

olarak bulunur. Bir B sınıfı kuvvetlendiricide tranzistorlarda harcanan gücün maksimu değerini veren (4.7) bağıntısı ile, devreden elde edilebilecek maksimum çıkış gücünü veren (4.8) bağıntısı bir arada değerlendirildiğinde

$$\begin{aligned}(P_T)_{\max} &= \frac{4}{\pi^2} \hat{P}_y = 0,4 \hat{P}_y \\ \hat{P}_y &\approx 2,5 (P_T)_{\max}\end{aligned}\quad (4.9)$$

elde edilir. (4.8) ve (4.9) bağıntıları bize, B sınıfı kuvvetlendirici tasarımı ile ilgili en önemli ipuçlarını vermektedir:

- Belirli bir  $R_y$  yüküne istenen bir  $\hat{P}_y$  maksimum gücünü vermek üzere tasarlanacak bir B sınıfı kuvvetlendiriciyi besleyen pozitif ve negatif besleme kaynaklarının gerilimleri

$$V_{CC} = \sqrt{\hat{P}_y 2 R_y} \quad (4.10)$$

olmalıdır. Ayrıca devredeki çıkış tranzistorlarının çevreye (4.9) bağıntısı ile verilmiş olan  $(P_T)_{\max}$  gücünü yayabilmesi gereklidir.

- Kuvvetlendiricinin gerçekleştirilmesinde kullanılan tranzistorların çevreye yayabilecekleri maksimum güç belirli ise bu devreden elde edilebilecek maksimum çıkış gücü (4.9) bağıntısının verdiği değerle sınırlıdır.

-  $V_{CC}$  belirli ise devreden istenen bir maksimum çıkış gücünün elde

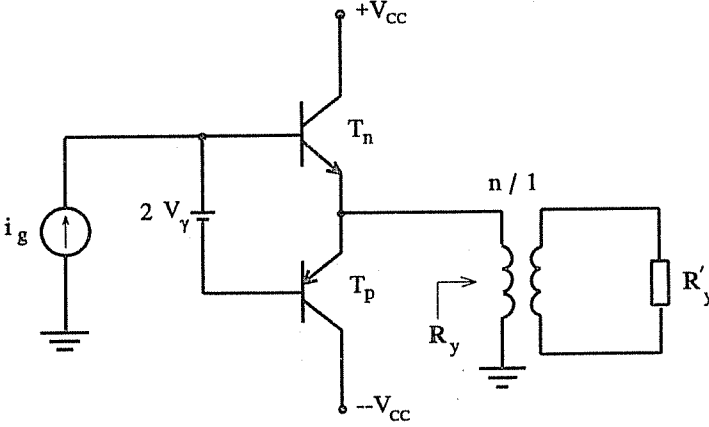
edilebilmesi için yük direncinin değeri

$$R_y = \frac{1}{2} \frac{V_{CC}^2}{\hat{P}_y} \quad (4.11)$$

koşulunu sağlamalıdır. Kullanılması zorunlu olan yük ( $R'_y$ ) bu değerden farklı ise, primer ve sekonder sarım sayıları oranı

$$n = \sqrt{R_y/R'_y}$$

olan bir transformatör yardımı ile kuvvetlendiricinin gördüğü yükün  $R_y$  ye eşit olması sağlanabilir (Şekil-4.6).



Şekil-4.6. Çıkış gücünün  $R'_y$  yüküne, dönüştürme oranı  $n$  olan bir transformatör üzerinden aktarılması.

Buraya kadar çıkartılmış olan güç bağıntılarının **sinüzoidal bir işaret için** çıkartılmış olduğu unutulmamalıdır. Ses frekansı uygulamalarında genellikle bu kabul geçerlidir. Başka uygulamalarda başka dalga şekilleri söz konusu olabilir. Örneğin bir step-motorun sürülmesi için uygulanması gereken işaret kare dalga biçimindedir. **İşaretin sinüzoidal olmadığı**

**durumlar için güç bağıntılarının dalga şekline bağlı olarak yeniden çıkartılması gerekir.**

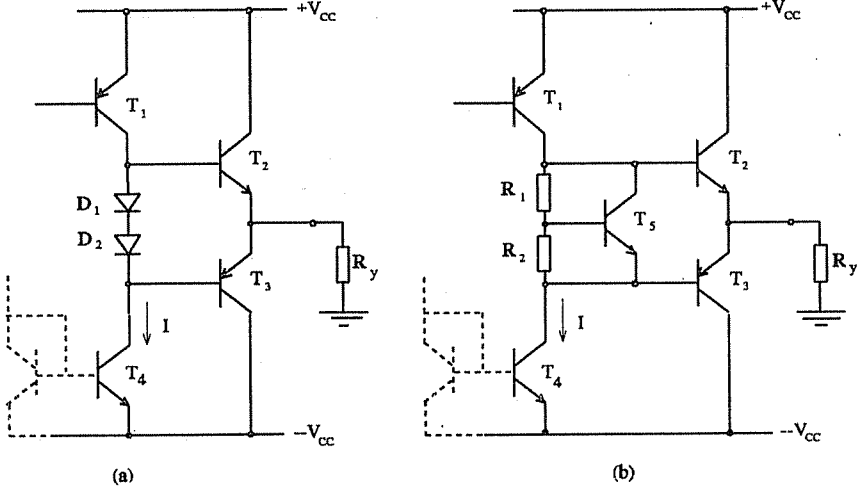
#### 4.3.1. B Sınıfı Kuvvetlendiricilerin Kutuplanması ve Sürülmesi

B sınıfı kuvvetlendiricilerin kutuplanması ve sürülmesi genellikle bir arada ve bir ortak emetörlü kuvvetlendiriciden yararlanılarak yapılır. Kullanılan devre yapıları, işlemsel kuvvetlendirici çıkış katlarına örnek olarak verilmiş olanların aynıdır. Ortak emetörlü sürücü katın sükûnet akımı genellikle bir  $I$  akım kaynağı ile (yahut büyük değerli bir direnç üzerinden) sağlanır (Şekil-4.7). Bu akım kaynağının bir diyot dizisi yahut bir  $V_{BE}$  çarpıcı devrenin uçlarında meydana getirdiği gerilim düşümü, çıkış katını oluşturan  $T_2$  ve  $T_3$  tranzistorlarını iletim eşiğinde kutuplayacak değerdedir. Bu iki tranzistor karşıt türden olmakla beraber eş özelliklere sahi olduklarından,  $2.V_Y$  kutuplama gerilimi baz-emetör jonksiyonları arasında yarı yarıya paylaşılır ve bunun sonucu olarak -maksimum akımın % 1'i mertebesinde seçilen- sükûnet akımları eşit, çıkış gerilimi de bu durumda yükten bir akım akmayacağından, "sıfır" olur<sup>2</sup>.

$T_1$  tranzistorunun girişine, kolektör akımını  $i_{c1}$  kadar **arttıracak** bir işaret uygulandığında akım kaynağının  $I$  akımı sabit olduğundan, bu fark  $T_2$  tranzistorunun bazından akar. Bu da  $T_2$  nin sükûnette, yani girişte bir işaret yokken yaklaşık olarak sıfır olan emetör akımının, yani  $R_Y$  yük direncinden akan akımın  $i_Y = (\beta_{F2} + 1) \cdot i_{c1}$  değerini ve yükün uçları arasındaki gerilimin de  $v_Y = i_Y \cdot R_Y$  değerini alması sonucunu verir.  $v_Y$  gerilimi yükseldikçe  $T_1$  in ve  $T_2$  nin kolektör- emetör gerilimleri küçülür.  $T_1$  doymaya girdiğinde  $v_Y$  alabileceği en büyük değer olan

---

<sup>2</sup> Tranzistor parametrelerinin tam eş olmaması nedeni ile tranzistorların sükûnet akımlarının eşit olmaması ve bunun sonucu olarak  $R_Y$  den akacak akım nedeni ile çıkış ucunun sükûnet gerilimi "sıfır" olmayabilir. Devre genellikle toplam kazancı belirlemek, eğrisellik bozulmasını azaltmak gibi nedenlerle negatif geribesleme uygulanarak kullanıldığından, geribesleme çıkış sükûnet geriliminin istenen değere getirilmesini de sağlar.



Şekil-4.7. Sürücü katla birlikte B sınıfı güç kuvvetlendiricisi. (a) Diyot dizisi ile, (b)  $V_{BE}$  çarpıcı ile kutuplama.

$$\hat{v}_y = V_{CC} - (V_{CE1(sat)} + V_{BE2})$$

değerine ulaşır.

Giriş işareti ters yönde değiştirildiğinde sürücü tranzistorun kolektör akımı **azalır**. Akım kaynağının  $I$  akımı sabit olduğundan bu  $i_c$  farkı  $T_3$  ün bazından çekilir. Bu da  $T_3$  ün emetör akımının  $(\beta_{F3}+1) \cdot i_{c1}$  ve çıkış geriliminin  $v_y = -i_{c1} \cdot (\beta_{F3}+1) \cdot R_y$  değerini alması sonucunu verir. Çıkış geriliminin alabileceği en büyük negatif değeri,  $I$  akım kaynağını oluşturan tranzistorun doymaya girmesi belirler<sup>3</sup>:

<sup>3</sup> Devrenin  $\pm V_{CC}$  besleme gerilimlerinin yeterince büyük olması halinde çıkış geriliminin pozitif ve negatif yönde alabileceği maksimum değerlerin  $V_{CC}$  ye eşit olduğunu kabul etmekle fazla bir hatâ yapılmış olmaz.



$$-\hat{v}_y = -V_{CC} + (V_{CE4(sat)} + |V_{BE3}|)$$

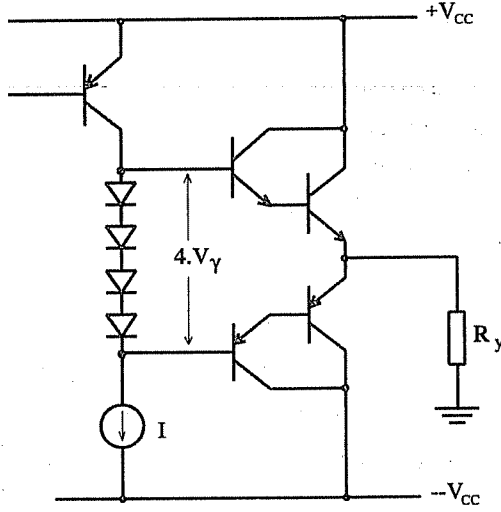
Bu durumda, yani  $T_3$  tranzistorundan maksimum akım akarken, gerekli olan baz akımının  $I$  kaynağı tarafından akıtılabilmesi gerekir. Bu gereklilik, tranzistorlarda  $\beta_F$  parametresi kolektör akımı sınır değerine yaklaştıkça küçüldüğünden,  $\beta_{F3(min)}$   $T_3$  tranzistorunun maksimum akımdaki akım kazancı olmak üzere.

$$I \geq \frac{|\hat{i}_y|}{\beta_{F3(min)}}$$

koşulu yerine getirilerek sağlanmalıdır.

Büyük çıkış güçlerinin, dolayısı ile büyük kolektör akımlarının söz konusu olduğu durumlarda sürücü katın büyük bir sükûnet akımına sahip olması zorunluluğu, bu katta da güç sarfiyatı ve buna bağlı olarak soğutma sorunlarının ortaya çıkmasına neden olur. Bundan kurtulmanın bir yolu, çıkış katını oluşturan npn ve pnp tipi tranzistorlardan herbiri yerine Şekil-4.8 de görüldüğü gibi bir Darlington çifti kullanarak baz akımlarının küçültülmesidir. Bu durumda çıkış katını B sınıfında kutuplayacak gerilimin, devredeki dört tranzistorun  $V_\gamma$  larının toplamına eşit olması gerekeceği açıktır.

B sınıfı güç kuvvetlendiricilerinde karşılaşılan bir başka sorun da yapısal ve teknolojik nedenlerle pnp tipi tranzistorların  $\beta_F$  lerinin (ve  $f_T$  sınır frekanslarının) benzer boyutta npn tranzistorlarınkinden daha küçük olmasıdır. Bu durumun sebep olduğu dengesizlik, özellikle büyük güçlerde ve Darlington çiftleri kullanıldığında daha da etkili olur. Durum, pnp tipi iki tranzistorla gerçekleştirilen Darlington çifti yerine Şekil-4.9(a) daki gibi bir "sözde Darlington çifti" kullanılarak iyileştirilebilir. Görüldüğü gibi çiftin girişinde bir pnp tipi tranzistor vardır ve baz akımı normal bir Darlington çiftininki ile aynı yödedir. Bu tranzistorun kolektör akımı asıl yük akımını taşıyan npn tipi tranzistorun baz akımını oluşturmaktadır. Çiftin eşdeğer  $\beta_F$



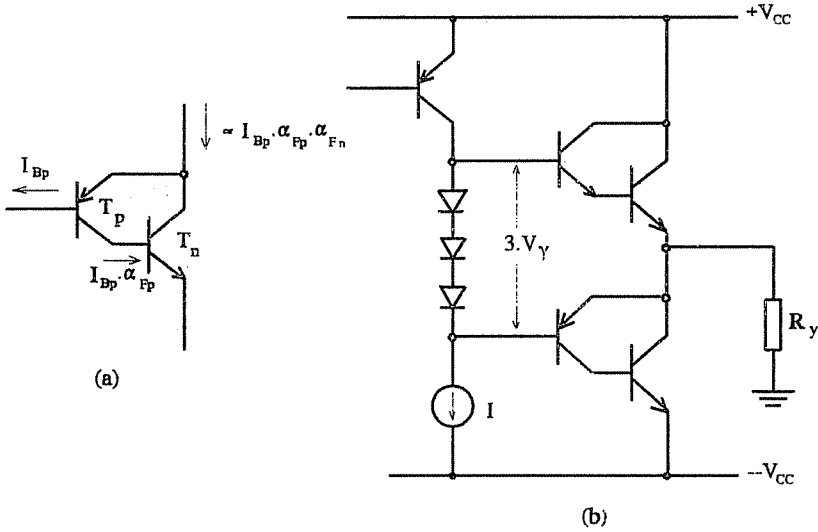
Şekil-4.8. npn ve pnp Darlington çiftleri ile gerçekleştirilmiş B sınıfı güç kuvvetlendiricisi.

sinin normal Darlington çiftindeki gibi  $\beta_F = \beta_{F1} \beta_{F2}$  olduğu kolayca görülebilir. Bu şekilde gerçekleştirilen bir B sınıfı güç kuvvetlendiricisi Şekil-4.9(b) de verilmiştir. Devrenin Şekil-4.8 deki devreden farkı yük akımının her iki yönde de birbirinin eşi olan npn tipi tranzistorlar üzerinden sağlanmış olması ve çıkış katının kutuplama geriliminin  $\approx 3.V_\gamma$  olmasıdır.

#### 4.3.2. Tek Kaynaktan Besleme

Birçok uygulamada, örneğin otomobil radyolarında iki ayrı doğru akım kaynağından yararlanma olanağı yoktur. Bu durumda genellikle Şekil-4.10 da verilmiş olan çözümden yararlanır. Sükûnet halinde çıkış tranzistorlarının emetörlerinin bağlı olduğu düğümün gerilimi,  $V_{CC}$  besleme geriliminin yarısına eşittir<sup>4</sup>. Bu durumda  $R_y$  yükünü bu düğüme bağlayan

<sup>4</sup> Sükûnet geriliminin tam bu değerde olması genellikle, çift kaynaktan beslenen devrede olduğu gibi negatif geribeslemeden yararlanılarak sağlanır.

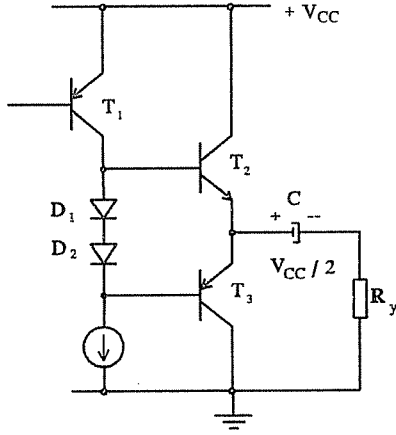


Şekil-4.9 (a) Sözde Darlington çifti. (b) bir npn Darlington çifti ve bir sözde Darlington çifti kullanılarak gerçekleştirilmiş B sınıfı kuvvetlendirici.

**çok büyük** kapasiteli  $C$  bağlama kondansatörünün uçları arasındaki gerilim de  $V_{CC}/2$  dir. Bağlama kondansatörü ve yük direncinin  $C.R_y$  zaman sabiti devrenin girişine uygulanan değişken işaretin periyoduna göre çok büyükse, kondansatörün uçları arasındaki gerilimin **değişmediği**, sükûnet halindeki  $V_{CC}/2$  değerini koruduğu kabul edilebilir<sup>5</sup>.

Devrenin sinüzoidal bir gerilimle sürülmesi halinde  $T_2$  tranzistorunun akım akıttığı yarı periyotta, bu tranzistorla  $R_y$  yük direncinin içinde bulunduğu çevreyi besleyen gerilim, besleme kaynağının gerilimi ile  $C$  nin uçları arasındaki doğru gerilimin cebrik toplamı, yani  $V_{CC}/2$  dir.  $T_3$  ün akım akıttığı yarıperiyotta ise doğru gerilim kaynağı görevini,  $V_{CC}/2$  gerilimi ile

<sup>5</sup> Bir başka bakış açısından; kondansatörün işaret frekansındaki reaktansı  $R_y$  ye göre çok küçükse, çıkıştaki değişken gerilim kondansatörle yük direnci arasında paylaşılırken kondansatörün uçları arasında kalan **değişken bileşen** ihmal edilebilecek kadar küçük olur.



Şekil-4.10. Tek kaynaktan beslenen B sınıfı kuvvetlendirici.

dolu olan  $C$  kondansatörü yapar. Bu durumda yük akımının pozitif ve negatif yönde alabileceği en büyük değer, yaklaşık olarak  $0,5.V_{CC}/R_y$  ve sinüzoidal bir işaret için yüke aktarılan gücün maksimum değeri

$$\hat{P} = V_{CC}^2 / 8 R_y \quad (4.12)$$

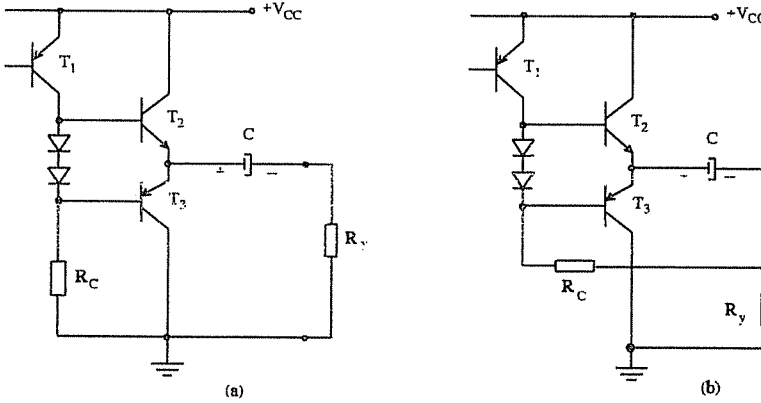
olur. Başka bir bakış açısından devre, besleme gerilimleri  $+V_{CC}/2$  ve  $-V_{CC}/2$  olan çift kaynaktan beslenen bir devre gibi de düşünülebilir. Bu durumda (4.12) bağıntısına evvelce çıkartılmış olan bağıntılarda  $V_{CC}$  yerine  $(V_{CC}/2)$  konularak da ulaşılabilir. Benzer şekilde tranzistorlarda harcanan gücün maksimum olduğu durumdaki değeri için de

$$(P_T)_{\max} = \frac{(V_{CC}/2)^2}{R_y} \frac{2}{\pi^2} = \frac{V_{CC}^2}{2 \pi R_y} \quad (4.13)$$

bulunur. Maksimum çıkış gücü ile tranzistorlarda harcanan gücün maksimum değeri arasındaki (4.9) bağıntılarının bu durum için de geçerli olacağı kolayca görülebilir.

### 4.3.2.1. Sürüklemeli Devre (Bootstrap)

Sürücüsü bir dirençle yüklenmiş Şekil-4.11(a) daki gibi bir devrede kazanç ve çıkış işaretinin değişim aralığı basit bir önlemle iyileştirilebilir. Devredeki  $T_1$  sürücü tranzistorunun yükü her iki yarı periyot için de  $R_C$  direnci ile çıkış transistorlarının birinin giriş direncinin paralel eşdeğeridir. Ayrıca, giriş işaretinin pozitif olduğu, yani  $T_1$  tranzistorunun akımının azaldığı yarı periyotta bu tranzistor kesime kadar sürülüp kolektör akımı sıfıra düşse bile  $T_3$  tranzistorunun baz akımının  $R_C$  direncinde meydana getireceği gerilim düşümü nedeni ile  $B_3$  düğümünün gerilimi sıfıra kadar düşemez; bu da çıkış geriliminin alabileceği en küçük değeri ( $v_{BE3} + i_{B3} \cdot R_C$ ) olarak belirler. Buna karşılık Şekil-4-11(b) deki devrede emetör çıkışlı olarak çalışan  $T_2$  ve  $T_3$  tranzistorlarının bazdan emetöre gerilim kazançları  $\approx +1$  olduğundan,  $R_C$  direncinin iki ucu arasındaki işaret gerilimi farkı sıfırdır, başka bir deyişle bu direncin giriş ucundaki gerilim, çıkışa bağlı olan ucundaki gerilimi **sürükler**;



Şekil-4.11 (a) Sürücüsü direnç yüklü B sınıfı devre. (b) sürüklenmeli devre.

dolayısı ile dirençten bir akım akmaz. Değişken işaretler bakımından bu direncin **açık devre** davranışı göstermesi sürücü katın kazancının, akım kaynağı yük yerine  $R_C$  direncinin kullanılması nedeni ile ortaya çıkan kazanç azalmasını ortadan kaldırır. Ayrıca, çıkış işaretinin negatif yarı periyotta iken

alabileceği en küçük değer,  $R_C$  üzerinde bir gerilim düşümü olmayacağı için, çıkış geriliminin alabileceği en küçük değere ( $T_3$  tranzistörünün doyma gerilimine) kadar düşebilir. Bu da negatif tepelerdeki genlik sınırlamasının azalması demektir.

### 4.3.3. Güç Kuvvetlendiricilerinde Geribesleme

Güç kuvvetlendiricileri büyük işaret genlikleri ile çalışan devreler olduğundan eğrisellik bozulması (nonlineer distorsiyon) kaçınılmazdır. Ayrıca, B sınıfı kuvvetlendiricilerde çıkış akımının bir tranzistörden öbürüne aktarıldığı bölgede, küçük akım değerlerinde tranzistörlerin  $\beta_F$  parametrelerinin değerinin küçülmesi nedeni ile akım geçiş özeliğinde meydana gelen eğrisellikten kaynaklanan ve **geçiş distorsiyonu** adı ile anılan tipik bir bozulma daha meydana gelir<sup>6</sup>. Bu durumun iyileştirilebilmesi için genellikle **negatif geribesleme**'den yararlanır. Negatif geribesleme ayrıca, çıkış ucunun sükûnet geriliminin istenilen değerde olmasının sağlanması için de gereklidir.

Günümüzde tranzistorlu B sınıfı güç kuvvetlendiricileri ister tek tek elemanlarla, ister tümdevre olarak gerçekleştirilmiş olsun, genellikle, bir örneği Şekil-4.12(a) verilen işlemsel kuvvetlendirici benzeri bir yapıya sahiptir.

Devredeki kondansatörler, kuvvetlendirilecek işaretin en alçak frekanslı bileşeninde bile -aynı çevredeki toplam dirence göre- kısa devre sayılabilecek kadar büyük kapasiteli olduklarından, **değişken işaretler bakımından** kuvvetlendirici, Şekil-4.12(b) deki blok şema ile gösterilebilir. Kuvvetlendiricinin geribesleme uygulanmamış durumdaki kazancı (açık

---

<sup>6</sup> Geçiş distorsiyonunu azaltmak için sükûnet akımının biraz artırılması, yani çalışma noktasının B den AB ye doğru kaydırılması yararlı olur.

çevrim kazancı) yeterince yüksek ise, devrenin gerilim kazancının hesabında ideal işlemsel kuvvetlendiriciler için çıkartılmış olan

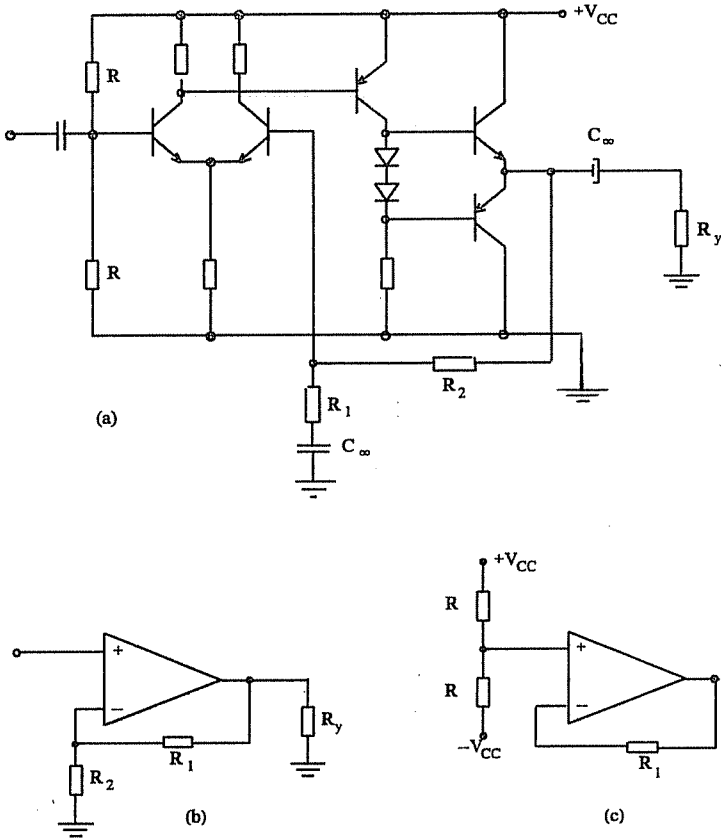
$$K_v = \frac{R_1 + R_2}{R_1}$$

bağıntısından yararlanılabilir. Bu kazanç bağıntısında tranzistorlara ilişkin herhangi bir parametrenin bulunmaması, tranzistorlardan kaynaklanan herhangi bir eğriselliğin çıkış işareti üzerinde bir etkisinin olmayacağını, yani devrenin eğrisellik bozulmasının sıfır olacağını gösterir. Ancak açık çevrim kazancı sonsuz büyük olmadığından bozulma sıfır olmaz, fakat önemli ölçüde azalır.

Doğru akımlar için ise devredeki kondansatörler açık devre olduklarından, Şekil-4.12(c) deki blok şema geçerlidir. Bu durumda devrenin **doğru gerilim kazancı** 1'dir ve çıkış ucundaki doğru gerilim gerilim, B düğümünün  $R$  dirençleri ile belirlenmiş olan doğru gerilimine daima eşittir. (Bu gerilimin çift kaynaktan beslenen kuvvetlendiricilerde "sıfır" ve tek kaynaktan beslenen kuvvetlendiricilerde  $V_{CC}/2$  olması gereği açıktır.)

Günümüzde ses frekansı uygulamalarında kullanılan ve çıkış gücü 10W mertebesine kadar olan güç kuvvetlendiricileri **genellikle tümdevre olarak** ve yukarda belirtildiği gibi, kolayca geribesleme uygulamaya elverişli olacak şekilde, diferansiyel girişli gerçekleştirilirler. Doğal olarak bu tür kuvvetlendiricilerin çıkışındaki tranzistorların öngörülen akımları kaldırabilecek boyutta olmaları ve ayrıca, devrede harcanacak olan gücün doğuracağı ısı nedeni ile jonksiyon sıcaklıklarının sınır değerinin üstüne çıkmaması için kuvvetlendiricinin, gerekli soğutma önlemlerine elverecek biçimde kılıflanmış olması gerekir. Şekil-4.13 de tipik bir ses frekansı güç kuvvetlendiricisinin devre şeması verilmiştir.

Bir tümdevre güç kuvvetlendiricisinin verebileceğinden daha büyük çıkış güçlerine ihtiyaç duyulduğunda devrenin tek tek elemanlarla gerçekleştirilmesi gerekir. Büyük çıkış güçleri elde etmek için

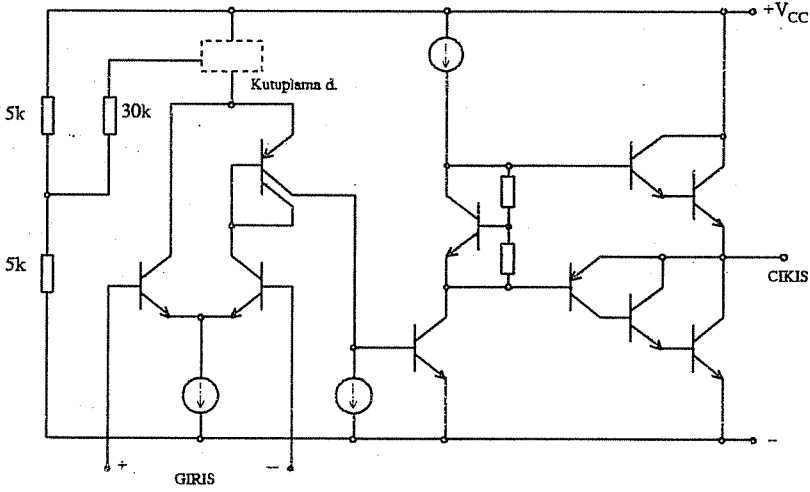


Şekil-4.12. (a) Tipik bir ses frekansı güç kuvvetlendiricisi, (b) değişken işaret geribeslemesi, (c) doğru akım geribeslemesi.

yararlanılabilecek bir başka yol da yükün karşılıklı iki güç kuvvetlendiricisi tarafından sürülmesidir. **Köprü kuvvetlendirici** olarak anılan bu tür devrelerin çalışma ilkesi, Şekil-4.14 yardımı ile kolayca anlaşılabilir. Basitleştirilmiş şeması Şekil-4.14(a) da verilmiş olan çift kaynaktan beslenen B sınıfı devrede yük direncinin üst ucunun gerilimi -ideal olarak-  $+V_{CC}$  ile  $-V_{CC}$  arasında değişir. Sinüzoidal bir giriş işareti için  $R_y$  yük direncinden akan  $i_y$  akımının pozitif ve negatif tepelerdeki değeri



$$\hat{I}_y \approx \frac{V_{CC}}{R_y}$$



Şekil-4.13. LM2879 tipi tümdevre B sınıfı güç kuvvetlendiricisinin prensip şeması. Devrenin toplam maksimum besleme gerilimi 35V ve maksimum yük akımı 1.5A dir.

ve yüke aktarılan gücün maksimum değeri, evvelce de bulunduğu gibi

$$\hat{P}_y = \frac{1}{2} (\hat{I}_y)^2 R_y \approx \frac{1}{2} \frac{V_{CC}^2}{R_y}$$

dir.

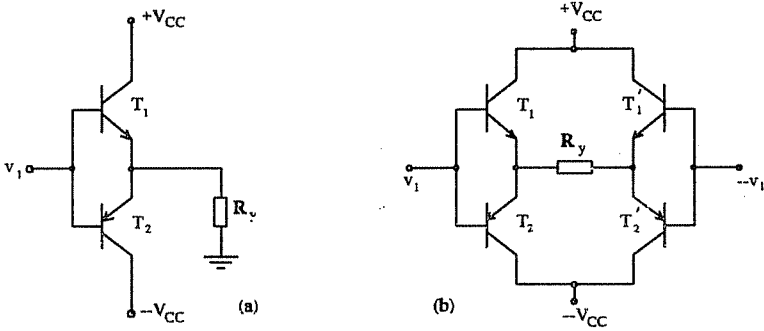
Şekil-4.14(b) de görülen köprü kuvvetlendiricide iki B sınıfı kuvvetlendirici zıt fazlı ve eşit genlikli iki işaretle sürülmektedir.  $v_1$  giriş gerilimi pozitif maksimum değerinde iken  $T_1$  ve  $T'_2$  tranzistorları, negatif maksimum değerinde iken ise  $T_2$  ve  $T'_1$  tranzistorları doymada ve  $i_y$  yük akımının tepe değeri her iki durum için de

$$\hat{I}_y \approx \frac{2 V_{CC}}{R_y}$$

dir. Buna göre yüke aktarılan güç

$$\hat{P}_y \approx \frac{1}{2} \left( \frac{2 V_{CC}}{R_y} \right)^2 R_y = 2 \frac{V_{CC}^2}{R_y} \quad (4.14)$$

yani aynı kaynaklardan beslenen ve aynı yükü süren tek bir B sınıfı kuvvetlendiricinin verebileceği maksimum gücün **dört katıdır**.



Şekil-4.14  $\pm V_{CC}$  ile beslenen ve bir  $R_y$  yükünü süren (a) tek B sınıfı kuvvetlendirici, (b) köprü devre.

Köprü devre ses frekansı uygulamalarının yanısıra, doğru akım motorlarının sürülmesi v.b. uygulamalarda da yaygın olarak kullanılır. Böyle bir uygulamada  $v$  nin genliği motora aktarılan gücü ve işareti dönme yönünü belirler.

#### 4.3.4. Soğutma

Güç kuvvetlendiricilerinde tranzistorlar genellikle akım ve bazı hallerde de gerilim sınır değerlerinin yakınlarına kadar zorlanır. Tranzistor seçilirken **akım ve gerilim sınır değerlerinin**, devrede söz konusu olabilecek maksimum değerlerden bir emniyet payı (örneğin % 10) kadar yüksek seçilmesi gerekir.

Güç kuvvetlendiricileri için çok önemli bir sınır değer de kullanılan tranzistorlar için izin verilen **maksimum jonksiyon sıcaklığıdır**. Jonksiyon sıcaklığını tranzistorda **harcanan güç**, jonksiyondan dış ortama kadar olan **ısıl direnç** ve **dış ortamın sıcaklığı** birlikte belirler. Dolayısı ile belirli bir ortam sıcaklığı ve belirli bir ısıl direnç değeri için tranzistorda harcanmasına izin verilen maksimum güç belirlidir. Tranzistorda harcanan güç, kolektör akımı ile kolektör-emetör geriliminin çarpımı olduğundan,

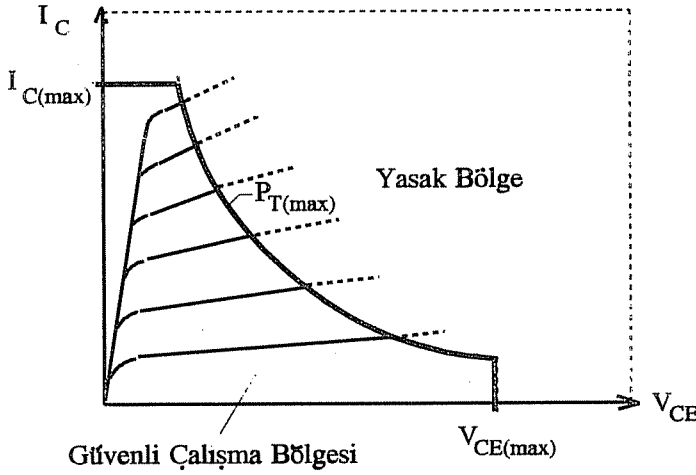
$$(P_T)_{\max} = V_{CE} I_C$$

çıkış özeğrileri üzerinde bir hiperbol (maksimum güç hiperbolü) olarak çizilebilir. Şekil-4.15 de bir tranzistorun çıkış özeğrileri düzlemi üzerinde kolektör akımının, kolektör emetör geriliminin ve tranzistorda harcanan gücün sınır değerleri işaretlenmiştir. Bu sınır değerlerin herhangi birinin aşılması gerektiğinden, tranzistorun çalışma noktasının, bu sınır değerlerle çevrelenmiş olan bölgede; **güvenli çalışma bölgesi** içinde bulunması gerekir.

Sıcaklığı  $T_a$  olan bir ortama bulunan bir tranzistorun jonksiyon sıcaklığı, tranzistorda bir güçle orantılı olarak artar. Jonksiyon sıcaklığı  $T_j$  ile gösterilirse,  $R_{th}$  orantı katsayısı olmak üzere

$$T_j = T_a + R_{th} P_T \quad (4.15)$$

yazılabilir. [ $^{\circ}\text{C}/\text{W}$ ] yahut [ $\text{K}/\text{W}$ ] boyutunda olan bu katsayı, tranzistorun **jonksiyonundan dış ortama kadar ısıl direnci**'dir. (4.15) bağıntısı Şekil-4.16(a) da, Kirchoff yasası ile benzeştirilerek, bir **ısı eşdeğer devre** ile



Şekil-4.15. Bir güç transistörünün akım, gerilim ve güç sınır değerleri ve bunların belirlediği güvenli çalışma alanı.

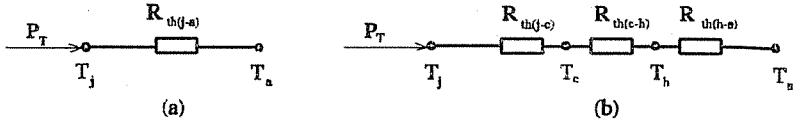
gösterilmiştir. Isıl direnç, transistörün jonksiyonundan kılıfına, -varsa- kılıftan transistörün üzerine bağlandığı yüzeye (soğutucuya) ve soğutucudan dış ortama kadar olan ısı dirençlerinin toplamıdır. Şekil-4.16(b) de eşdeğer devre bu bileşenler cinsinden verilmiş ve  $T_j$  jonksiyon sıcaklığı,  $T_c$  kılıf sıcaklığı,  $T_h$  soğutucu sıcaklığı ve  $T_a$  dış ortam sıcaklığı şekil üzerinde işaretlenmiştir. Toplam ısı direncin şekil üzerinde gösterilmiş olan üç bileşeninden jonksiyondan kılıfa kadar olan ısı direnç ( $R_{th(j-c)}$ ), transistörün yapısına bağlıdır ve değeri üretici firma tarafından verilir. Transistörün kılıfından soğutucuya kadar olan ısı direncin, yine transistörün yapısına bağlı bir minimum değeri ( $R_{th(c-h min)}$ ) vardır<sup>7</sup>. Transistörün -genellikle elektriksel olarak kılıfa bağlı olan- kolektörünün soğutucudan elektriksel olarak yalıtılması istenirse araya çok ince ve sıcaklığa dayanıklı bir yalıtkan film (mika, teflon, v.b.) konulması gerekir. Bu durumda kılıftan soğutucuya

<sup>7</sup> Örneğin BDY 20 tipi transistör için  $R_{th(j-c)}=1$  [ $^{\circ}\text{C}/\text{W}$ ] olarak verilmiştir. Bu, transistörde harcanan gücün değeri  $P[\text{W}]$  ise jonksiyon sıcaklığının kılıf sıcaklığından  $1[^{\circ}\text{C}/\text{W}].P[\text{W}]$  yüksek olacağını ifade eder. Aynı transistör için  $R_{th(c-h min)}$  değeri de  $0,5$  [ $^{\circ}\text{C}/\text{W}$ ] dir.

toplam ısı direnci,  $\rho_{th}$  yalıtkan filmin **ısıl özgül direnci**,  $d$  filmin kalınlığı ve  $A$  kılıftan soğutucuya ısı geçişinin olduğu yüzeyin alanı olmak üzere

$$R_{th(c-h)} = R_{th(c-h \min)} + \rho_{(th)} \frac{d}{A} \quad (4.16)$$

olur.

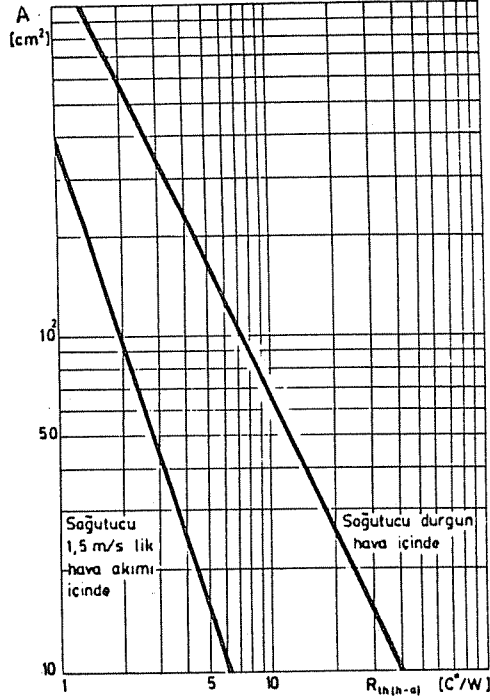


Şekil-4.16. (a) Jonksiyonda harcanan güçle sıcaklıklar ve toplam ısıl direnç için ısı eşdeğer devre, (b) ısıl direncin bileşenleri.

Soğutucudan dış ortama olan ısı direnci, soğutucunun yapıldığı malzemenin ısıl iletkenliğine, toplam alanına, konumuna ve rengine bağlıdır. Bu amaçla genellikle alüminyumdan, ya düz bir levha ya da kanatlı bir yapıda gerçekleştirilerek soğutma yüzeyi artırılmış özel profiller kullanılır. Soğutucunun konumu, ısının dış ortama konveksiyonla yayılmasını kolaylaştıracak şekilde seçilmelidir. Alüminyum soğutucunun yüzeyinin mat siyahlatılmış olması halinde ısı direnci, radyasyonla yayılan ısı daha fazla olacağından, yüzeyin doğal renginde olması haline göre yaklaşık yarı yarıya azalır.

Dış ortama aktarılması gereken ısının çok büyük değerlerde olması halinde genellikle, çok büyük alanlı soğutucular kullanmak yerine, **hava üfürülerek** soğuması kolaylaştırılan daha küçük alanlı soğutucular kullanılması tercih edilir. Soğutuculara bir örnek olmak üzere Şekil-4.17 de, 1,5 mm yahut daha kalın alüminyum levha şeklinde ve düşey konumda (yani konveksiyonla soğuması en kolay olacak durumda) bir soğutucunun dış ortama olan ısı direncinin levha alanına bağlı olarak nasıl değişeceği, durgun hava içinde olması ve üfürülerek soğutulması halleri için gösterilmiştir. Bu grafikteki değerlerin geçerli olabilmesi için levhanın en/boy

oranının 0,5...2 arasına olması gerekir. Levha yatay konumda olduğunda ısı direnç yaklaşık olarak % 30 oranında artar.



Şekil-4.17 Alüminyum levha şeklinde bir soğutucunun ısı direncinin alana bağlı olarak değişimi. (a) durgun havada,, (b) 1.5 m/s hızla hava üfleniyorsa.

## PROBLEMLER

1.- B sınıfı bir güç kuvvetlendiricisinin yükü, direnci 5 ohm olan bir hoparlördür. Devrenin sinüs biçimi bir işaretle sürülmesi hali için:

a) Devreden elde edilebilecek maksimum çıkış gücü nedir?

b) En kötü hal için transistörlerde harcanan gücün değeri nedir?

c) Besleme kaynaklarının verebilecekleri maksimum akım değeri ne olmalıdır?

d)  $T_A=50^\circ\text{C}$  olduğunda jonksiyon sıcaklığının  $150^\circ\text{C}$ 'ı aşmaması için tranzistorlardan herbiri için  $R_{th(j-a)}$  toplam ısıl direncinin değeri en çok ne kadar olabilir?

e) Tranzistorın soğutulmaları, 2 mm kalınlığında, yüzeyi siyahlatılmamış ve düşey konumda bir alüminyum levha üzerine, yanyana yerleştirilerek sağlanacaktır. Herbirinin jonksiyondan soğutucuya toplam ısıl direnci  $2,5 \text{ W}/^\circ\text{C}$  ise, soğutucu levhanın alanı en az ne olmalıdır?

2.- Şekildeki B sınıfı çıkış katı MOS güç tranzistorları kullanılarak gerçekleştirilmiştir. T için  $\beta_F=100$ ,  $I_S=10^{-14}$  A, MN için  $V_T=+2$  V,  $\beta_N=1$  A/V<sup>2</sup> ve MP için  $V_T=-2$  V,  $\beta_P=1$  A/V<sup>2</sup> dir.

a)  $v_g=0$  iken T tranzistorunun sükûnet akımının 10 mA olması için  $V_B$  kutuplama geriliminin değeri ne olmalıdır?

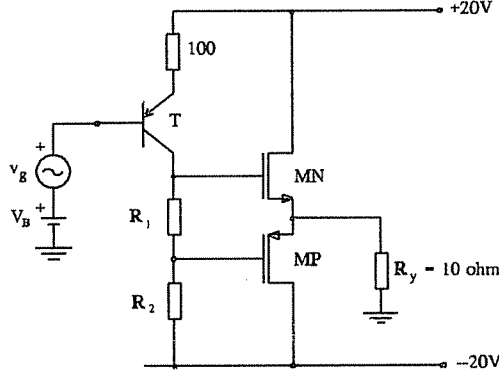
b) Sükûnet halinde MOS tranzistorların iletim eşiğinde olmaları ve  $R_y$  den bir akım akmaması için  $R_1$  ve  $R_2$  dirençlerinin değeri ne olmalıdır?

c) Girişe uygulanan  $v_g$  işaret gerilimi T yi doymaya sokacak kadar büyük bir değer aldığıında yükün uçlarındaki gerilimin değeri ne olur? (T nin doyma gerilimini sıfır kabul ederek hesap yapabilirsiniz.)

d) Giriş gerilimi T yi kesime sokacak bir değer aldığıında yükün uçlarındaki gerilimin değeri ne olur?

e) Yukardaki bilgilerden yararlanarak, sinüs biçimi bir giriş gerilimi için çıkıştan elde edilebilecek kırılmızsız maksimum çıkış gücünün değerini bulun.

f) Bu çıkış gücü için MOS transistörlerin herbirinde harcanacak gücün değerini ve devrenin verimini hesaplayın.



3.- Simetrik çift kaynaktan beslenen B sınıfı bir kuvvetlendiricide simetrik üçgen dalga biçiminde bir giriş işareti için; maksimum çıkış gücünün, maksimum çıkış gücü elde edilirken sağlanan verimin ve transistörlerde harcanan gücün maksimum olduğu giriş işareti seviyesinin değerlerini, besleme gerilimlerine ve yük direncine bağlı olarak hesaplayın ve sonuçları sinüs biçimi bir giriş gerilimi için verilmiş olan değerlerle karşılaştırın.

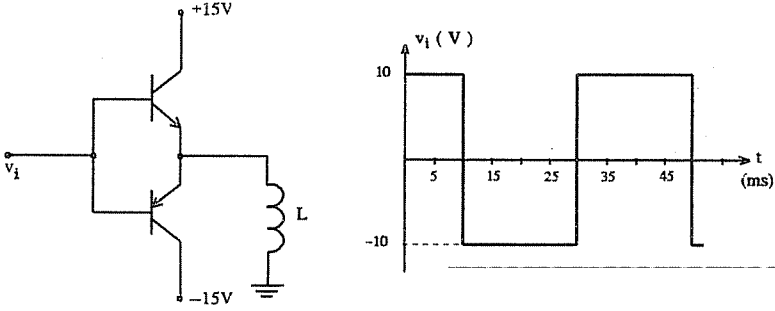
4.- Şekildeki B sınıfı güç kuvvetlendiricisinin yükü, kayıpsız sayılabilen  $L=100$  mH değerinde bir endüktanstır. Devreyi süren kare dalga işaretin zamana göre değişimi de şekilde gösterildiği gibidir.

a) Transistörlerin çıkış dirençlerinin ihmal edilebilecek kadar küçük olduğu kabulü ile  $L$  den akan akımın ve transistörlerden herbirinin  $V_{CE}$  gerilimlerinin zamana göre değişimlerini çizin.

b) Transistörlerde harcanan toplam gücü hesaplayın.



c) Tranzistorlardan herbirinin jonksiyondan soğutucuya ısıl direnci  $2^{\circ}\text{C}/\text{W}$  ve ortam sıcaklığının maksimum değeri  $40^{\circ}\text{C}$  ise, jonksiyon sıcaklıklarının  $200^{\circ}\text{C}$ 'ı aşmaması için soğutucudan dış ortama ısıl direnç ne olmalıdır?



5.- Şeması Şekil-4-13 de verilmiş olan LM2879 tümdevresinden yararlanarak;  $12\text{V}$  luk tek bir kaynaktan beslenen, yükü  $4$  ohmluk bir hoparlör olan, sinüs biçimi bir giriş gerilimi için maksimu çıkış gücünü giriş işareti tepe değeri  $100$  mV olduğunda veren ve giriş direnci  $50$  kohm olan bir ses frekansı güç kuvvetlendiricisinin tasarımını yapın.

6.- İki tane LM2879 tümdevresi kullanılarak gerçekleştirilen,  $12\text{V}$  luk çift kaynaktan beslenen ve sinüzoidal bir işaret kaynağı ile sürülen bir köprü kuvvetlendirici ile elde edilebilecek maksimum çıkış gücünü ve bu gücü elde edebilmek için kullanılması gereken yük direnci değerini hesaplayın.

## 5.FREKANS BAĞLI ÖZELLİKLER

### 5.1. Giriş

Bu bölüme kadar analog elektronik devrelerinin davranışları frekanstan bağımsız kabul edilerek incelendi. Oysa ki devrelerde belirli amaçlarla kullanılan kondansatörler (örneğin bağlama kondansatörleri, köprüleme kondansatörleri) reaktansları frekansa bağlı olarak değişen elemanlardır. Ayrıca, devrede **kaçınılmaz olarak var olan (parazitik)** kapasiteler; örneğin bipolar yapılarda jonksiyon kapasiteleri, MOS tranzistorlarda geçit kapasiteleri ve elemanlar arası bağlantıları gerçekleştiren iletkenler arasındaki kapasitelerin reaktansları da frekans arttıkça küçülür. Bütün bunlar, elektronik devrelerin çeşitli özelliklerinin (örneğin kazançlarının, giriş ve çıkış empedanslarının) da frekansa bağlı olarak değişmesine yol açar. Benzer şekilde, devrede parazitik olarak (istenmediği halde) bulunan endüktanslar, yahut belirli özellikleri sağlamak amacı ile devreye konulmuş olan andüktanslar da devre özelliklerinde frekansa bağımlılık sonucu verir.

Devre özelliklerinin, özellikle kazancın frekansa bağlı olarak değişimi, devrenin kullanılabilceği frekans bölgesini ve kullanım amacını belirler. Buna bağlı olarak bir kuvvetlendirici, 1. Bölümde açıklandığı gibi, örneğin bir "video kuvvetlendiricisi" yahut bir "akordlu kuvvetlendirici" yahut bir "denkleştirici (egalizör)" olarak anılır.

Elektronik devrelere bağlama, köprüleme v.b. amaçlarla konulan kondansatörler, doğrusal (lineer) reaktif elemanlardır; kapasite değerleri uç büyüklüklerinden bağımsızdır. Buna karşılık elektronik elemanların iç kapasiteleri genellikle eğrisel (non-lineer) dir. Örneğin bir p-n jonksiyonunda fakirleşmiş bölge kapasitesi uç gerilimine bağlı olarak, difüzyon kapasitesi ise jonksiyondan geçen akıma bağlı olarak değişir. Bir MOS tranzistorun geçit kapasitesi ise, tranzistorun kısılma bölgesinde yahut direnç bölgesinde kutuplanmış olması halinde farklı değerler alır, yani geçit kutuplama geriliminin fonksiyonudur. Magnetik çekirdekli bobinlerde de endüktans, magnetik doyma ve histerezis nedeni ile akıma bağlı olarak değişir.

Elektronik devrelerinin analizinde bütün bu eğrisselliklerin hesaba katılması, analitik çözümleri çok zorlaştırır, hattâ imkânsızlaştırır. Bu nedenle elektronik devrelerinin analizinde ve simülasyonunda genellikle, akım ve gerilim değişimlerinin küçük genlikli oldukları varsayılarak reaktif elemanların, çalışma noktasındaki değerlerini korudukları kabul edilir. SPICE ve benzeri yazılımlarda da bu yol izlenerek analiz, devre "doğrusal" hale getirildikten sonra yapılır. Ancak yukarda sözü edilen eğrisselliklerin birinci derecede önemli olduğu durumlarda reaktif elemanların uç büyüklüklerine bağımlılıkları göz ardı edilemez, çözüme sayısal yöntemlerle gitmek zorunlu hale gelir.

Bu bölümde elektronik devrelerin temel özelliklerinin frekansa bağımlılıklarının incelenmesinde reaktif elemanların "doğrusal" oldukları ve işaret genliğinden bağımsız olarak çalışma noktasındaki değerlerini korudukları kabul edilecektir. Gerek özelliklerin frekansa bağımlılıklarının kolayca elde edilmesine ve yorumlanmasına, gerekse zaman domeninde

çözümlere kolayca geçilmesine olanak vermesi nedeni ile incelemeler **kompleks frekans** ( $s$ ) bölgesinde (domeninde) yapılacaktır.

Elektronik devrelerinde frekansa bağımlılık, **genellikle** devreye belirli amaçlarla konulmuş olan kondansatörlerden ve elektronik elemanların iç kapasiteleri ile bağlantı iletkenleri arası parazitik kapasitelerden kaynaklanır. Endüktif elemanlar (bobinler) iri ve pahalı elemanlar oldukları ve özellikle tümleştirmeye elverişli olmadıkları için (akordlu kuvvetlendiriciler v.b. bazı uygulamalar dışında) çok zorunlu olmadıkça kullanılmaz. Bu nedenle devre özelliklerinin frekansa bağımlılıkları genel olarak incelenirken, kapasitelerin etkilerinin ele alınması ile yetinilecektir.

Elektronik devrelerinde frekansa bağımlılık, bu bağımlılığa neden olan elemanların devre içindeki yerine bağlı olarak tipik özellikler gösterir. Bu durum göz önünde bulundurularak incelemeler en çok kullanılan kuvvetlendirici devreler üzerinde

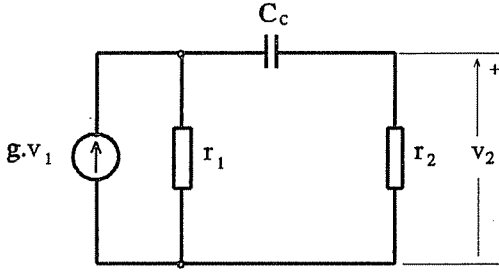
- Bağlama kondansatörleri,
- Köprüleme kondansatörleri,
- Yük direncine paralel gelen kapasiteler ve
- Miller kapasitesi (bir kazanç katımın çıkış-giriş kapasitesi)

için ayrı ayrı yapılacak ve sonra bunların toplam etkileri irdelenecektir. Son olarak da, analog tümdevrelerin temel yapı taşlarının başında gelen **akım aynalarının frekans bağımlılıkları** ele alınacaktır.

Bütün bu incelemeler bağıntıların basitliği bakımından **açısal frekans** ( $\omega$ ) cinsinden yapılacaktır. Mühendislik uygulamalarında ise **frekans** ( $f$ ) kullanılır. Açısal frekansla frekans arasındaki  $\omega=2\pi f$  eşitliği yardımı ile gerektiğinde frekansa geçilebileceği açıktır.

## 5.2. Bağlama Kondansatörleri

3. Bölümde çok katlı kuvvetlendiriciler incelenirken, art arda bağlanan katların doğru akım çalışma koşullarının birbirini etkilememesi için bağlama kondansatörlerinden yararlanıldığı belirtilmişti. Tipik bir örneği Şekil-3.1 de verilmiş olan böyle bir devrede herhangi bir bağlama kondansatörünün etkili olduğu bölüm, Şekil-5.1 de verilen eşdeğer devreye indirgenebilir. Burada soldaki  $(g_v, r_1)$  ideal olmayan akım kaynağı yerine göre, ya devrenin girişindeki **bağımsız işaret kaynağını**, ya da ara katlarda, kondansatörden önceki katın çıkış tarafının Norton eşdeğeri olan **bağımlı kaynağı** temsil eder.  $r_2$  ise yük direnci yahut bağlama kondansatöründen sonraki katın giriş direncidir. Buradan, devrenin  $A=v_2/v_1$  **kazanç fonksiyonu**,



Şekil-5.1. Bağlama kondansatörünün etkisinin incelenmesinde yararlanılacak tipik hücre.

$$s_k = - \frac{1}{(r_1 + r_2) C} \quad (5.1)$$

olmak üzere

$$A = g \frac{r_1 r_2}{r_1 + r_2} \frac{s}{(s - s_k)} = A_o \frac{s}{(s - s_k)} \quad (5.2)$$

bulunur ve modülü ve açısı cinsinden

$$A = |A| \angle[\varphi(A_0) + \varphi]$$

olarak yazılabilir. Burada  $\varphi(A_0)$ ,  $A_0$  in pozitif veya negatif olmasına bağlı olarak 0 yahut  $\pi$  değerlerinden birini alır.

(5.2) bağıntısından görüldüğü gibi  $A$  nın 0'da bir sıfırı ve **negatif gerçel bir kutbu** vardır.  $A_0$  ise, fonksiyonun  $s \rightarrow s_k$  için, başka bir deyişle  $C_c$  nin **kısa devre sayılabildiği** frekanslardaki değeridir. Devrenin girişine sabit genlikli ve  $\omega$  açısız frekanslı bir işaret ( $v_1$ ) uygulandığında  $A$  nın (ve dolayısı ile  $v_2$  nin) modülünün ve açısının frekansla nasıl değişeceği,  $A$  nın **sıfır-kutup diyagramı** yardımı ile incelenebilir (Şekil-5.2). Sinüs biçimli bir işaret kaynağı olan  $v_1$  in genliği sabit tutularak frekansının değiştirilmesi,  $s$  değişkeninin,  $j\omega$  ekseninde yerinin değiştirilmesi demektir. Frekans sıfırdan sonsuza kadar değiştirilirken,  $\omega$  nın herhangi bir  $\omega_x$  değerine karşı düşen  $s$  ve  $(s-s_k)$  fazörleri şekil üzerinde işaretlenmiştir. Buna göre herhangi bir  $\omega_x$  frekansında  $A$  nın modülü

$$|A(\omega)| = |A_0| \frac{|s|}{|(s-s_k)|} = |A_0| \frac{\omega_x}{\sqrt{\omega_x^2 + |s_k|^2}} \quad (5.3)$$

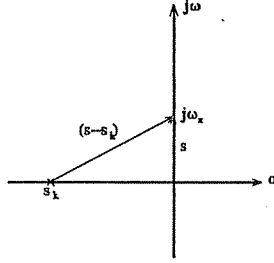
ve açısı

$$\begin{aligned} \varphi &= \varphi(A_0) + \varphi(s) - \varphi(s-s_k) \\ &= \varphi(A_0) + \frac{\pi}{2} - \alpha \\ &= \varphi(A_0) + \frac{\pi}{2} - \arctan(\omega_x / |s_k|) \end{aligned} \quad (5.4)$$

olacaktır.

Buna göre;

-  $\omega$ 'nın, kutba karşı düşen  $\omega_k$  frekansına göre çok büyük değerleri için  $s$  ve  $(s-s_k)$  fazörleri yaklaşık olarak eşittir; dolayısı ile  $|A|$ ,  $A_0$  değerine



Şekil-5.2. Şekil-5.1 deki devreye ilişkin sıfır-kutup diyagramı.

ve  $\varphi$ ,  $\varphi(A_o)$ 'a asimptot olur.

- Frekansın  $\omega_k = |s_k|$  değerinde  $A$  nın modülü  $A_o$  ın  $1/\sqrt{2}$  sine düşer. Bu frekans için  $\varphi$  nin değeri ise  $[\varphi(A_o) + \pi/4]$  olur.

-  $\omega_k$  ya göre çok alçak frekanslar, yani  $\omega \ll |s_k|$  için (5.3) den

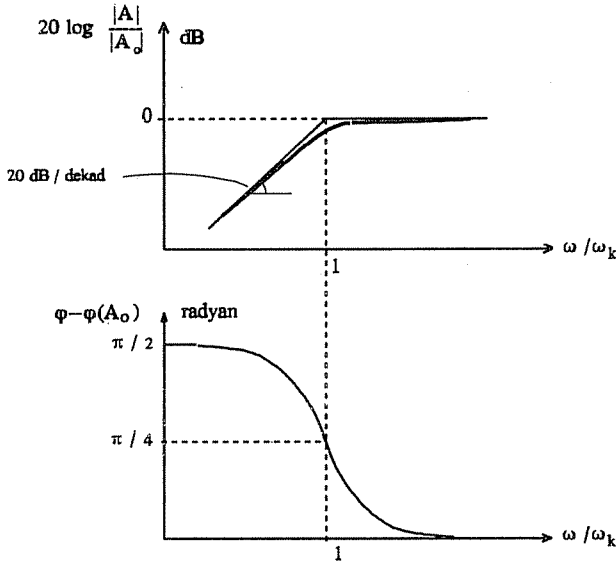
$$|A(\omega)| = |A| \frac{\omega}{\sqrt{\omega^2 + |s_k|^2}} \approx |A_o| \frac{\omega}{|s_k|} = |A_o| \frac{\omega}{\omega_k}$$

bulunur. Yani  $A$  nın modülü  $\omega_k$  kutup frekansının aşağısında frekansla orantılı olarak azalır.

- Frekansın çok küçük (sıfıra yakın) değerlerinde  $|A|$  da çok küçük ve  $\varphi$  yaklaşık olarak  $\varphi(A_o) + (\pi/2)$  dir.

Buraya kadar yapılmış olan incelemelerden yararlanılarak Şekil-5.1. de verilen hücrenin transfer fonksiyonunun modülünün ve açısının frekansa bağlı olarak nasıl değişeceğini gösteren **frekans eğrileri (Bode eğrileri)** çizilebilir. Bode eğrilerinde frekans eksenini **10 tabanına göre logaritmik olarak** taksimatlandırılır. Modülün frekansla değişimi ise, **genellikle dB olarak** gösterilir. Şekil-5.1 deki devrenin Bode eğrileri Şekil-5.3 de, frekans  $s_k$  kutbuna karşı düşen  $\omega_k$  ya göre normalize edilerek verilmiştir.  $|A|$  yı  $|A_o|$  'a göre normalize ederek çizilmiş olan Şekil-5.3(a) da görülen yatay asimptot, modülün  $\omega_k$  ya göre yeterince yüksek frekanslarda ulaşacağı değeri

( $A_o$ ) belirler. Yukarda görüldüğü gibi  $\omega_k$  dan yeterince alçak frekanslarda modülün frekansla orantılı olarak azalması, frekansın her 10 defa (1 dekad) azalmasına karşılık  $|A|$  nın 10 defa (yani 20dB) düşmesi demektir. Bu da soldaki eğimi **20 dB/dekad** olan asimptotu verir. Modülün  $\sqrt{2}$  oranında küçüldüğü (yani 3dB düştüğü)  $\omega_k$  frekansı ise, 1. Bölümde verilmiş olan tanımlara göre, devrenin **alt kesim frekansı**'ndan başka bir şey değildir<sup>2</sup>. Şekil-5.3(b) de ise  $\varphi$  nin frekansa bağlı olarak değişimi verilmiştir. Görüldüğü gibi  $[\varphi - \varphi(A_o)]$ ,  $\omega_k$  ya göre yeterince yüksek frekanslarda sıfıra asimptot olmakta,  $\omega_k$  frekansında  $\pi/4$  değerini almakta ve daha alçak frekanslara doğru gidildikçe büyüyerek  $\pi/2$  ye asimptot olmaktadır.



Şekil-5.3. Şekil-5.1 devrede  $C_c$  bağlama kondansatörünün etkisi ile çıkış geriliminin genliğinin ve fazının frekansla değişimi.

Şekil-5.1 ve Şekil-5.3 birlikte, ve yukarda elde edilen sonuçların ışığında incelenirse  $C_c$  bağlama kondansatörünün etkileri şöyle özetlenebilir:

<sup>2</sup>  $\omega_k$  ya, iki asimptotun kesiştiği noktaya karşı düştüğü için, "kutup frekansı" ve "alt kesim frekansı" adlarının yanısıra "köşe frekansı" da denir



Bağlama kondansatörü ile buna seri gelen toplam eşdeğer direncin belirlediği  $\omega_k$  köşe frekansından **yeteri kadar** yüksek frekanslarda (**orta frekanslar bölgesinde**) işaret **zayıflamadan ve fazı değişmeden** bir sonraki katın girişine (veya yüke) ulaşır.  $\omega_k$  frekansında işaret 3 dB zayıflar ve fazı artma yönünde  $45^\circ$  değişir. Daha düşük frekanslara doğru gidildiğinde ise işaretin zayıflaması 20 dB/dekad'lık bir hızla artar ve faz değişimi  $+90^\circ$  ye asimptot olur. Bu bilgiler, alt kesim frekansının istenen bir değerde olması için gerekli bağlama kondansatörü değerinin hesaplanması ile ilgili **tasarım ipuçlarını** da vermektedir.

Çok katlı, kondansatör bağlamalı bir devrenin tümüne ilişkin Bode eğrileri, devredeki her bir bağlama kondansatörünün sebep olduğu değişimler toplanarak elde edilebilir. Örnek olarak ele alınan Şekil-5.4 deki devrenin küçük işaret eşdeğeri Şekil-5.5(a) da verilmiştir<sup>3</sup>. Burada

$$r'_{i1} = R_{B1} // r_{ie1} \quad , \quad r'_{o1} = r_{oe1} // R_{C1} \quad , \quad r'_{i2} = R_{B2} // r_{ie2} \quad , \quad r'_{o2} = r_{oe2} // R_{C2}$$

konularak elde edilmiş olan Şekil-5.5(b) deki devrenin biçim bakımından, Şekil-5.1 deki devrenin eşi olan üç hücreden oluştuğu hemen görülmektedir. Devrenin  $v_g$  kaynak geriliminden  $v_2$  çıkışına gerilim kazancı

$$K_v = \frac{v_o}{v_g} = \frac{v_1}{v_g} \cdot \frac{v_2}{v_1} \cdot \frac{v_o}{v_2} = A_1 \cdot A_2 \cdot A_3$$

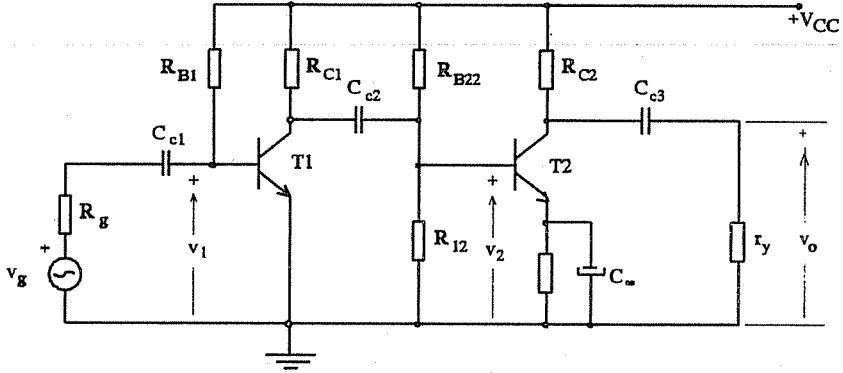
dür. Her bir çarpanın  $s$  domenindeki ifadeleri (5.1) den yararlanılarak

$$\frac{v_1}{v_g} = A_{1o} \frac{s}{(s - s_{k1})} \quad , \quad \frac{v_2}{v_1} = A_{2o} \frac{s}{(s - s_{k2})} \quad , \quad \frac{v_o}{v_2} = A_{3o} \frac{s}{(s - s_{k3})}$$

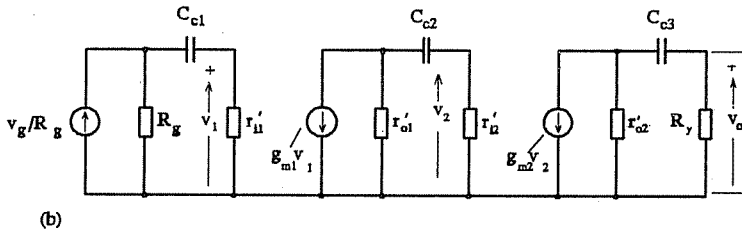
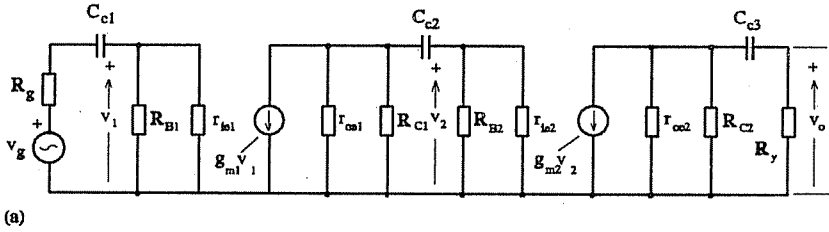
ve

---

<sup>3</sup> T2 tranzistorunun emetör direncini köprüleyen kondansatörün alçak frekanslar bölgesindeki -ilerde incelenecek olan- etkilerini şimdilik göz ardı edebilmek amacı ile bu kondansatörün değerinin sonsuz büyük olduğu kabul edilmiştir.



Şekil-5.4. Örnek olarak incelenen çok katlı kondansatör bağlamalı kuvvetlendirici.



Şekil-5.5. Şekil-5.4 deki kuvvetlendiricinin (a) küçük işaret eşdeğer devresi, (b) Eşdeğer devrenin yeniden düzenlenmiş hali.

$$A_{1o} = \frac{r'_{i1}}{R_g + r'_{i1}} \quad , \quad s_{k1} = - \frac{1}{(R_g + r'_{i1}) C_{c1}}$$

$$A_1 = |A_{1o}| \angle [\varphi(A_{1o}) + \varphi_1] \quad , \quad \varphi(A_{1o}) = 0 \quad , \quad \varphi(A_1) = \varphi_1$$

$$A_{2o} = -g_{m1} \frac{r'_{o1} r'_{i2}}{r'_{o1} + r'_{i2}} \quad , \quad s_{k2} = - \frac{1}{(r'_{o1} + r'_{i2}) C_{c2}}$$

$$A_2 = |A_{2o}| \angle [\varphi(A_{2o}) + \varphi_2] \quad , \quad \varphi(A_{2o}) = \pi \quad , \quad \varphi(A_2) = \pi + \varphi_2$$

$$A_{3o} = -g_{m2} \frac{r'_{o2} R_y}{r'_{o2} + R_y} \quad , \quad s_{k3} = - \frac{1}{(r'_{o2} + R_y) C_{c3}}$$

$$A_3 = |A_{3o}| \angle [\varphi(A_{3o}) + \varphi_3] \quad , \quad \varphi(A_{3o}) = \pi \quad , \quad \varphi(A_3) = \pi + \varphi_3$$

elde edilir. Buradan toplam kazanç

$$K_v = |A_1| \cdot |A_2| \cdot |A_3| \angle [\varphi(A_{1o}) + \varphi_1 + \varphi(A_{2o}) + \varphi_2 + \varphi(A_{3o}) + \varphi_3]$$

ve her kata ilişkin açıların değeri yerine konulup kısaltmalar yapılarak

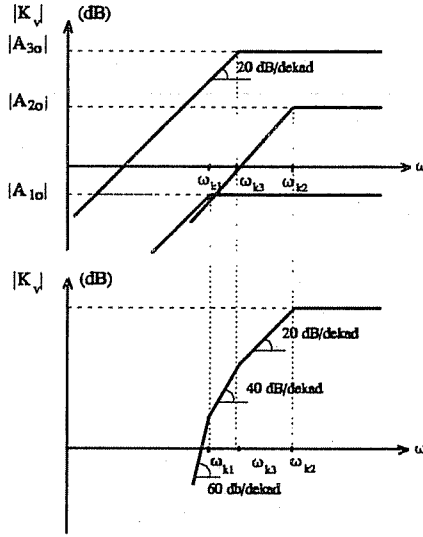
$$K_v = |A_1| \cdot |A_2| \cdot |A_3| \angle [\varphi_1 + \varphi_2 + \varphi_3 + 2\pi]$$

$$K_v = |A_1| \cdot |A_2| \cdot |A_3| \angle [\varphi_1 + \varphi_2 + \varphi_3] \quad (5.5)$$

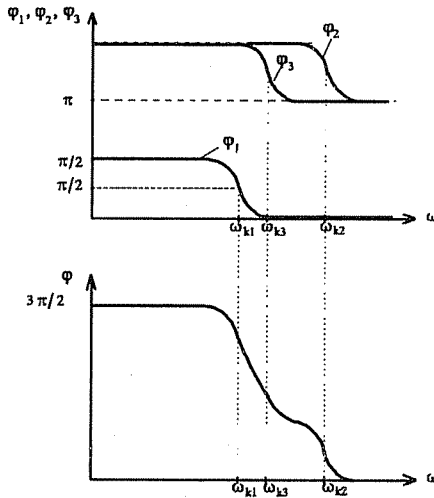
bulunur.  $K_v$  kazancının modülü dB olarak,

$$K_v(dB) = |A_1| (dB) + |A_2| (dB) + |A_3| (dB)$$

olduğundan, frekansın her değeri için bileşenlerinin toplamı olarak elde edilebilir. Kazancın frekansla değişimi bu asimptotlardan yararlanılarak çizilebilir.  $\varphi$  nin frekansla değişiminin de benzer şekilde, bileşenlerinin toplamı olarak çıkartılabileceği ve faz dönmeleri toplanırken  $2\pi$ 'nin tam katlarının sıfır alınarak toplamdan çıkartılması gereği açıktır (Şekil-5.7).



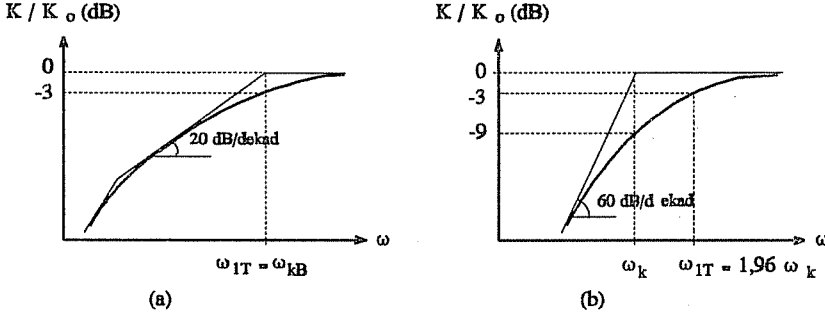
Şekil-5.6. dB olarak kazancın frekansla değişiminin asimptotlarının, bileşenlerinin toplamı olarak elde edilmesi.



Şekil-5.7 Şekil-5.4 deki devrenin gerilim kazancının fazının frekansla değişiminin bulunması.

Böyle bir devrede kutupların birbirlerine göre durumlarına bağlı olarak frekans eğrisi bazı tipik biçimler alır:

(a) Kutuplardan birinin modülü diğerlerine göre çok büyükse frekans eğrisinin alçak frekanslar bölgesindeki gidişini Şekil-5.7(a) dan görüleceği gibi büyük ölçüde bu kutup belirler. Böyle bir kutba **baskın kutup** denir. Devrenin alt kesim frekansı da büyük yaklaşıklıkla baskın kutba karşı düşen frekansa eşit olur ve frekans eğrisi geniş bir bölgede 20 dB/dekadlık bir eğimle düşer. Başka bir deyişle frekans eğrisi geniş bir bölgede tek kutuplu bir kazanç fonksiyonunun frekans eğrisine benzer.



Şekil-5.8. Alçak frekanslarda  $\omega_{kB}$  de bir baskın kutbu olan, (b)  $\omega_k$  değerinde üç çakışık kutbu bulunan bir kuvvetlendiricinin frekans eğrisi.

(b) İki veya daha fazla (genel olarak  $n$  tane) kutbun çakışık olması durumunda bu çakışık kutba karşı düşen frekanstaki kazanç azalması ( $n.3$ ) dB ve alçak frekanslarda kazancın azalma eğimi ( $n.20$ ) dB/dekad olur. Böyle bir devrede kazancın 3 dB düştüğü frekans, yani toplam devrenin  $\omega_{1T}$  alt kesim frekansı hesaplanırsa,

$$\omega_{1T} = \frac{\omega_k}{\sqrt{2^{1/n} - 1}} \quad (5.6)$$

olduğu görülür.

Çok katlı, kondansatör bağlamalı bir kuvvetlendiricinin frekans eğrilerinin elde edilmesi için yukarda, eşdeğer devrede Şekil-5.1 deki hücrenin benzeri olan -ve birbirlerine herhangi bir şekilde bağımlı olmayan-birimler belirlenerek bunların frekans eğrilerinin toplanması yolu izlendi. Doğal olarak, şekil-5.5(a) daki küçük işaret eşdeğer devresinin tümüne ilişkin  $v_o/v_g$  transfer fonksiyonunun bilinen devre analizi yöntemlerinden yararlanılarak çözülmesi ile de aynı sonuca ulaşılır. SPICE da, verilen bir devrenin Bode eğrilerini bulmak için önce devrenin doğru akım analizini yaparak elektronik elemanların çalışma noktalarını ve bu çalışma noktalarındaki küçük işaret parametrelerini hesaplar. Böylece ulaşılan Şekil-5.5 deki **lineerleştirilmiş** eşdeğer devreyi çözerek transfer fonksiyonunu ve bundan yararlanarak da, öngörölmüş bir frekans aralığı için ve belirlenen aralıklarla modül ve faz değerlerini hesaplar.

### 5.3. Köprüleme Kondansatörleri

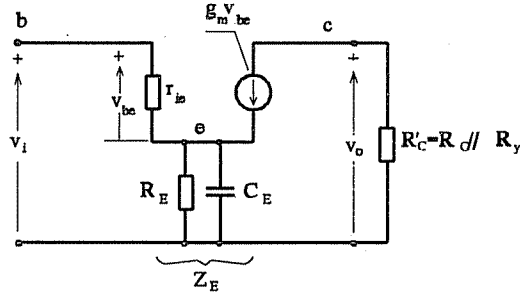
Elektronik devrelerinde doğru akım çalışma koşullarının sağlanması yahut devreye doğru akım geribeslemesi uygulanması amacı ile konulan **dirençlerin değişken işaretler bakımında kısa devre edilmesi** amacı ile kullanılan kondansatörlere **köprüleme kondansatörü** denir. Örneğin Şekil-2.21 deki devrede, negatif doğru akım geribeslemesi ile çalışma noktasının duyarlılığının azaltılması amacı ile kullanılmış olan  $R_E$  direnci devrenin değişken işaret için kazancının küçülmesine yol açtığı için, köprülenmesi gerekir. Böylece, köprüleme yapılmadığında  $-R_C / (r_e + R_E)$  olan gerilim kazancı  $-R_C / r_e$  değerine yükselir. Köprüleme kondansatörünün değeri sonsuz büyük olamayacağı için, alçak frekanslara doğru gidildikçe reaktansı büyüyeceğinden köprüleme görevini tam olarak yapamaz ve kazanç düşer.

Örnek olarak, Şekil-5.4 deki kuvvetlendiricinin ikinci katında tranzistorun emetör direncini köprüleyen kondansatörün değerinin sonsuz büyük **olmamasının** etkileri incelenecektir. Bu katın küçük işaret eşdeğer devresi, bağlama kondansatörlerinin - ve çözümü kolaylaştırıcı bir varsayım olarak tranzistorun  $r_{oe}$  çıkış direncinin- yeterince büyük olduğu varsayımı ile

Şekil-5.9 da verilmiştir. Bu eşdeğer devreden  $K_v = v_o/v_i$  çözümlenip  $(\beta_F + 1) r_e \approx \beta_F r_e$  olduğu da göz önünde bulundurularak basitleştirilirse kazanç

$$K_v = - \frac{R'_C}{r_e + Z_E}$$

ve Şekil-5.10'da emetör direnci ile emetör köprüleme kondansatörünün paralel eşdeğeri olarak gösterilmiş olan  $Z_E$  empedansı



Şekil-5.9. Şekil-5.4 deki kuvvetlendiricinin ikinci katına ilişkin basitleştirilmiş eşdeğer devre.

$$Z_E = \frac{R_E \frac{1}{s C_E}}{R_E + \frac{1}{s C_E}} = \frac{R_E}{s R_E C_E + 1}$$

olduğundan, kazanç fonksiyonu

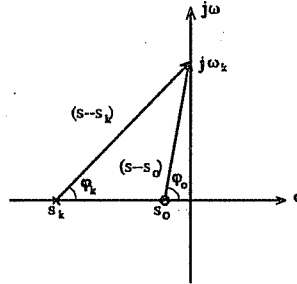
$$s_o = - \frac{1}{R_E C_E} , \quad s_k = - \frac{1}{(r_e // R_E) C_E} \quad (5.6)$$

olmak üzere

$$K = - \frac{R'_C}{r_e} \frac{(s-s_o)}{(s-s_k)} = K_o \frac{(s-s_o)}{(s-s_k)} \quad (5.7)$$

bulunur.

(5.7) bağıntısı biçiminde, negatif gerçel bir sıfırı ve negatif gerçel bir kutbu olan bir kazanç fonksiyonunun sıfır-kutup diyagramı Şekil-5.10 da gösterilmiştir. Frekansın 0'dan  $+\infty$ 'a kadar değiştirilmesi halinde kazancın modülünün ve açısının nasıl değişeceği yukarıda bağlama kondansatörü ile ilgili olarak yapılabilecek bir yoldan incelenirse, Şekil-5.11 deki frekans eğrileri elde edilir ( $K_o$  in işaretinin negatif olması nedeni ile faz eğrisinin  $\pi$  kadar ötelenmiş olduğuna dikkat edin). Buna göre,  $\omega_o$  ile  $\omega_k$  birbirinden yeterince uzaksa;

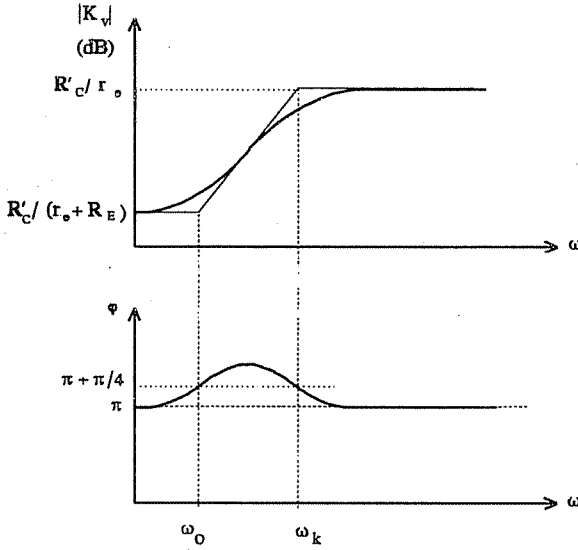


Şekil-5.10. Şekil-5.9 daki devreye ilişkin sıfır-kutup diyagramı.

- Kutba karşı düşen  $\omega_k$  dan yeterince büyük frekanslarda kazancın modülü  $|K_o|$  değerine, yani emetör direncinin sıfır olduğu yahut köprüleme kondansatörü tarafından **tam olarak köprülenmiş olduğu** değere asimptot olur. Kazancın  $\phi$  faz açısı da sıfırdır.  $\omega_k = 1/(R_E/r_e) \cdot C_E$  olduğu göz önünde bulundurulursa tam köprülemenin,  $C_E$  nin reaktansının sadece  $R_E$  emetör direncine göre değil,  $R_E$  ile tranzistorun  $r_e$  parametresinin **paralel eşdeğerine göre** yeterince küçük olduğu frekanslarda gerçekleştiği görülür.

-  $\omega_k$  frekansında kazanç, köprülemenin tam olduğu frekanslardaki değerinin 3 dB altına (yani  $1/\sqrt{2}$  sine) düşer. Faz açısı da  $+45^\circ$  olur.





Şekil-5.11 Şekil-5.10 daki sıfır-kutup diyagramı yardımı ile elde edilen Bode eğrileri.

-  $\omega_k$  den daha küçük frekanslara gidildiğinde kazanç düşmeye ve  $\varphi$  büyümeye devam eder. Kazancın düşme eğimi 20 dB/dekad'dır<sup>4</sup>.

- Kazanç fonksiyonunun sıfırına karşı düşen  $\omega_0$  dan yeterince küçük olan frekanslarda kazancın modülü,

$$|K| = |K_o| \frac{\omega_o}{\omega_k} = \frac{R'_C}{(r_e + R_E)}$$

değerine asimtot olur ki bu değer, (2.36) bağıntısı ile elde edilen ve  $R_E$  emetör direncinin **köprülenmemiş olduğu** duruma karşı düşen kazançtır. Bu frekanslar için kazancın faz açısı yine sıfırdır.

<sup>4</sup>  $\omega_k$  ile  $\omega_o$  nın birbirine yakın olması halinde düşme eğiminin 20 dB/dekad'dan küçük olacağı şekilden anlaşılabilir.

-  $\omega_0$  frekansında kazancın modülü, emetör direncinin köprülenmemiş olduğu frekanslardaki değerinden 3 dB yüksektir ve faz açısı da yine  $+45^\circ$  dir.

Bir örnek üzerinden elde edilen bu sonuçlar, köprüleme kondansatörlerinin devre üzerindeki etkileri ile ilgili önemli ipuçlarını vermektedir. Kazancın sıfırı ile kutbunun birbirine yakın olması, Şekil-2.28 deki gibi emetör direncinin bir bölümünün köprülenmiş olması v.b. özel durumlara dikkat edilmesi gereği açıktır.

## 5.4. Yüksek frekanslarda Durum

Buraya kadar yapılan incelemelerde bağlama kondansatörleri ve köprüleme kondansatörlerinin, alçak frekanslara etkili oldukları görüldü. Elektronik devrelerinde frekansa bağlı davranış değişiklikleri yüksek frekanslarda da ortaya çıkar. Genellikle kazancın yüksek frekanslara gidildikçe küçülmesi şeklinde kendini gösteren bu olayın temel nedeni, elektronik devre elemanlarının yapısal iç kapasiteleri ve devredeki parazitik kapasitelerdir. Kazancın istenilen bir frekanstan sonra azalmasının sağlanması istendiğinde ise, devrenin uygun yerlerine uygun değerde kondansatörler bağlanması yoluna gidilir. Yüksek frekanslarda kazancın düşmesine neden olan kapasitelerin ikinci bir görünür etkisi de giriş ve çıkış empedanslarının frekansa bağlı olarak değişmesi ve genel olarak yüksek frekanslarda gidildikçe azalmasıdır.

### 5.4.1. Tranzistorların Yüksek Frekanslardaki Davranışları

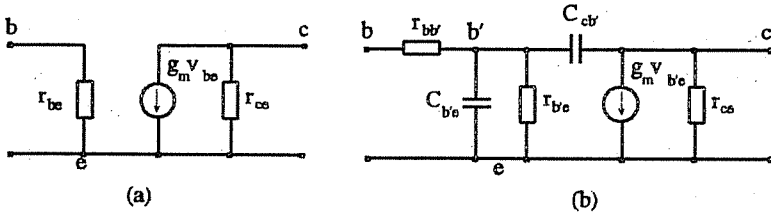
Kuvvetlendiriciler başta olmak üzere her türden analog elektronik devrede yüksek frekanslar bölgesinde görülen davranış değişikliklerinin en önemli nedeni, devredeki elektronik devre elemanlarının (diyotlar, bipolar tranzistorlar, alan etkili tranzistorlar v.b nin) yapılarında kaçınılmaz olarak bulunan kapasitelerdir. Aşağıda, en önemli elektronik devre elemanları olan

bipolar tranzistorların ve MOS tranzistorların yapılarında bulunan bu tür kapasiteler ve yüksek frekanslarda etkili olan diğer unsurlar kısaca açıklandıktan sonra tranzistorların -bilinen- küçük işaret eşdeğer devreleri, bu bileşenlerin ilâve edilmesi ile geliştirilerek elemanları yüksek frekanslarda da temsil eden **yüksek frekans eşdeğer devreleri** elde edilecek ve bunlarla ilgili bazı bilgiler verilecektir.

Emetör-baz jonksiyonu geçirme yönünde ve kolektör-baz jonksiyonu tıkama yönünde kutuplanmış bir bipolar tranzistorun küçük genlikli değişken işaretler için eşdeğer devresi bilindiği gibi, Şekil-5.12(a) daki gibidir. Burada  $r_{be}$  ile gösterilmiş olan direncin (ortak emetörlü devredeki giriş direncinin) değeri  $\beta_F r_e$  dir ve  $I_C$  kolektör doğru akımı cinsinden

$$r_{be} = \beta_F r_e = \beta_F \frac{V_T}{I_C}$$

olarak hesaplanabilir.  $r_{ce}$  ile gösterilmiş olan direncin (ortak emetörlü devredeki çıkış direncinin) değeri,  $V_{AF}$  tranzistorun Early gerilimi olmak üzere



Şekil-5.12 Bipolar tranzistorun (a) alçak frekanslar için yeterli olan, (b) yüksek frekanslarda da geçerli olan küçük işaret eşdeğer devresi.

$$r_{ce} = \frac{(V_{AF} + V_{CB})}{I_C}$$

dur. Tranzistorun  $g_m$  geçiş iletkenliğinin de kolektör akımına

$$g_m = \frac{1}{r_e} = \frac{I_C}{V_T}$$

bağıntısı ile bağlı olduğu bilinmektedir. Tranzistoru alçak frekanslarda iyi bir şekilde temsil eden bu eşdeğer devrenin yüksek frekanslarda da geçerli hale gelebilmesi için, frekans arttıkça reaktansları küçülen, dolayısı ile yüksek frekanslar bölgesinde gözardı edilmemesi gereken **emetör-baz ve kolektör-baz jonksiyon kapasitelerinin** ve ayrıca, değeri öteki gövde dirençlerine göre daha büyük (100...1000 ohm mertebesinde) olan ve baz ucuna uygulanan işaretin emetör-baz jonksiyona ulaştırılmasında araya giren  $r_{bb}$ , **baz gövde direnci**'nin de ilâve edilmesi gerekir. Böylece eşdeğer devre Şekil-5.12(b) de gösterilen şekli alır<sup>5</sup>. Bu eşdeğer devredeki  $C_{b'e}$  kapasitesi, geçirme yönünde kutuplanmış olan emetör-baz jonksiyonunun **jonksiyon kapasitesi** (fakirleşmiş bölge kapasitesi) ile,  $\tau_T$  taşıyıcıların baz bölgesini geçiş süreleri olmak üzere

$$C_D = \frac{\tau_T}{V_T} I_C$$

bağıntısı ile hesaplanabilen ve kolektör akımı ile orantılı olan **difüzyon kapasitesi**'nin toplamıdır.  $C_{b'e}$  kapasitesi büyük ölçüde, baskın bileşeni olan difüzyon kapasitesi tarafından belirlenir ve büyük değerler alabilir.  $C_{cb'}$  kapasitesi ise tıkama tönünde kutuplanmış olan kolektör-baz jonksiyonunun fakirleşmiş bölge kapasitesinden ibaret olan küçük değerli bir kapasitedir<sup>6</sup> ve tranzistorun çıkış tarafı ile giriş tarafı arasında yüksek frekanslarda bir işaret yolu oluşturduğu için **iç geribesleme kapasitesi** olarak da anılır.

---

<sup>5</sup> Bu eşdeğer devre literatürde, devreyi ilk olarak önermiş olan kişinin adı ile **Giacoletto eşdeğer devresi** yahut **karma  $\pi$  eşdeğer devresi** olarak da anılmaktadır.

<sup>6</sup> Tipik bir npn tipi bipolar tümdevre tranzistoru için  $I_C=5$  mA,  $V_{CE}=10$  V çalışma noktasında iç kapasitelerin tipik değerleri  $C_{b'e}=60$  pF,  $C_{cb'}=0,5$  pF mertebesinde dir.

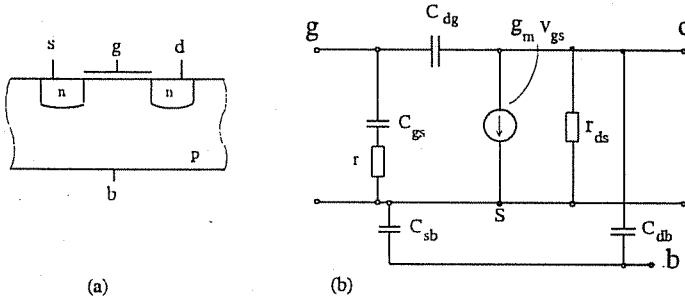
Bir bipolar tranzistorun yüksek frekanslarda kullanılmaya elverişliliğinin bir ölçütü olarak tanımlanmış olan  $f_T$  frekansı, yani tranzistorun çıkışı değişken işaretler için kısa devre edilmişkenki akım kazancının 1'e düştüğü frekans eşdeğer devreden

$$f_T = \frac{1}{2\pi} \frac{1}{r_e (C_{b'e} + C_{cb})} \quad (5.8)$$

olarak hesaplanabilir

Bir MOS tranzistorun şematik kesit resmi ve küçük işaret eşdeğer devresi de Şekil-5.13 de verilmiştir. Burada  $g_m$  geçiş iletkenliği ve  $r_{ds}$  çıkış direnci olup, bilindiği gibi, tranzistor kısılma bölgesinde kutuplanmışsa<sup>6</sup>

$$g_m = \sqrt{2\beta I_D} \quad , \quad r_{ds} = \frac{1}{I_D \lambda}$$



Şekil-5.13. (a) Bir NMOS tranzistorun kesit resmi, (b) küçük işaret eşdeğer devresi.

dir.  $C_{sb}$  ve  $C_{db}$ , kaynak ve savak bölgeleri ile taban arasındaki jonksiyonların fakirleşmiş bölge kapasiteleridir ve değerleri bu jonksiyonları tıkama yönünde kutuplayan gerilimlere bağlıdır.  $C_{gs}$  ve  $C_{dg}$  geçit elektrodu ile kaynak ve savak bölgeleri arasındaki kapasitelerdir ve tranzistorun direnç bölgesinde yahut kısılma bölgesinde kutuplanmış olmasına bağlı olarak farklı

<sup>6</sup> MOS tranzistorların kısılma bölgesi içinde kutuplanmışkenki davranışları analog uygulamalar için daha uygun olduğundan, analog devrelerde kullanılan MOS tranzistorlar genellikle kısılma bölgesinde çalıştırılır.

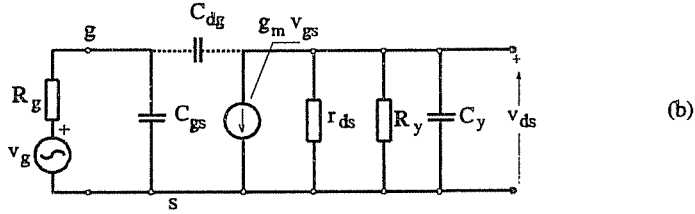
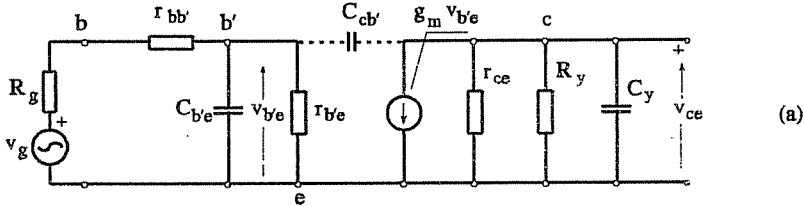
değerler alır.  $C_{gs}$  nin baskın bileşeni, geçit elektrodu ile, bir ucu kaynak bölgesinde olan kanal arasındaki **dağılmış kapasite**'nin geçit ucuna indirgenmiş eşdeğeridir ve değeri direnç bölgesinde kutuplanmış bir tranzistorda  $(1/2) \cdot W \cdot L \cdot C_{ox}$  ve kısılma bölgesinde kutuplanmış bir tranzistorda  $(2/3) \cdot W \cdot L \cdot C_{ox}$  olarak hesaplanabilir. Buna ilâve olarak, geçit elektrodunun çok az bir miktar kaynak bölgesi üzerine **binmesi** nedeni ile oluşan ve değeri tranzistorun geometrisine bağlı olarak hesaplanabilen, kutuplama koşullarından bağımsız bir **bindirme kapasitesi** vardır<sup>7</sup>. Bindirme kapasitesi geçit dağılmış kapasitesi yanında genellikle ihmal edilebilecek kadar küçüktür.  $C_{dg}$  ise, yine bir bindirme kapasitesi ile geçit elektrodu-kanal bölgesi kapasitesinin toplamıdır. Geçit elektrodu-kanal bölgesi kapasitesi bileşeni direnç bölgesinde kutuplanmış bir tranzistorda yaklaşık olarak  $(1/2) \cdot W \cdot L \cdot C_{ox}$  dur. Kısılma bölgesinde kutuplanmış bir tranzistorda ise evirtim sonucu oluşmuş olan kanal bölgesi savak bölgesinden kopmuş olduğundan, bu kapasite pratik olarak sıfırdır ve  $C_{dg}$ , geçit-savak bindirme kapasitesinden ibarettir. Eşdeğer devredeki  $r$  direnci kanal bölgesi ile kaynak ucu arasındaki dirençtir. Ancak çok yüksek frekanslarda etkili olduğundan genellikle ihmal edilir. Bu kısa açıklamadan, analog devrelerde yüksek frekanslarda önemli sorunlara neden olan iç geribesleme kapasitesinin, direnç bölgesinde çalışma durumunda çok daha büyük olduğu ve bu nedenle MOS tranzistorların özel durumlar dışında kısılma bölgesinde çalıştırılmalarının uygun olacağı anlaşılır.

#### 5.4.2. Kuvvetlendiricilerin Yüksek Frekans Özellikleri

Şekil-5.14 de ortak emetörlü ve ortak kaynaklı tipik kuvvetlendirici katlarının yüksek frekans eşdeğer devreleri verilmiştir. Dikkat edilirse bu eşdeğer devrelerin, **iç geribesleme kapasitelerinin ihmal edilebilecek kadar küçük olması halinde** Şekil-5.15(a) daki biçimde birim devrelere

<sup>7</sup> Burada  $C_{ox}$ ,  $\epsilon_{ox}$  geçit oksidinin bağıl dielektrik katsayısı ve  $x_{ox}$  oksit kalınlığı olmak üzere, geçit elektrodu-geçit oksidi-kanal yapısında birim yüzeye düşen kapasite olup değeri  $C_{ox} = \epsilon_o \cdot \epsilon_{ox} / x_{ox}$  [F/cm<sup>2</sup>] dir. Bindirme kapasitesi ise  $W$  kanal genişliği ve  $L_D$  bindirme miktarı olmak üzere  $C_{ox} \cdot W \cdot L_D$  dir.

ayrılabilir. Böyle bir birim devrenin  $v_2$  çıkış gerilimi,  $v_1$  giriş gerilimi cinsinden hesaplanırsa



Şekil-5.14. (a) Ortak emetörlü bipolar, (b) ortak kaynaklı MOS tranzistorlu kuvvetlendirici kaunun yüksek frekans eşdeğer devresi.

$$v_2 = -v_1 g \frac{R \cdot \frac{1}{sC}}{R + \frac{1}{sC}} = -v_1 g \frac{1}{C} \frac{1}{s + \frac{1}{RC}}$$

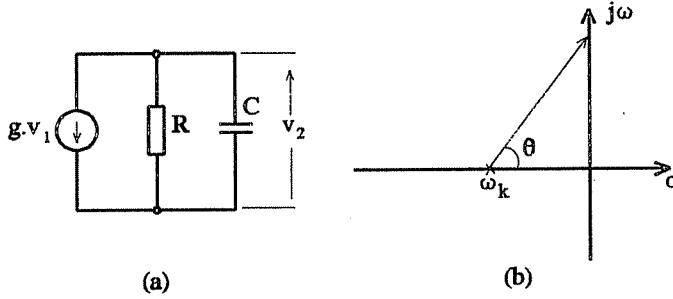
bulunur. Bağını, kazancı ifade edecek şekilde ve kutbu için  $s_k = -1/RC$  konularak düzenlendiğinde

$$K = -gR(-s_k) \frac{1}{(s - s_k)}$$

şeklini alır. Burada  $(-g.R)$  kazancın alçak frekanslardaki değeri olduğundan  $K_0$  ile gösterilirse,

$$K = K_o (-s_k) \frac{1}{(s - s_k)} \quad (5.9)$$

elde edilir.



Şekil-5.15 (a) Yüksek frekanslar için birim hücre, (b) sıfır-kutup diyagramı

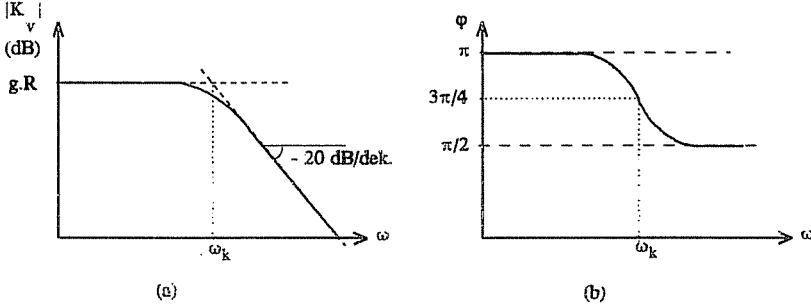
Bu fonksiyona ilişkin sıfır-kutup diyagramı Şekil-5.15(b) de verilmiştir. Bundan yararlanılarak kazancın modülünün ve açısının

$$|K| = |K_o| \omega_k \frac{1}{\sqrt{\omega^2 + \omega_k^2}}, \quad \varphi = \varphi_o - \arctan(\omega/\omega_k)$$

olarak hesaplanabileceği,  $\varphi_o$  in değerinin -kazancın negatif işaretli olması nedeni ile-  $\pi$  olacağı, bu bilgilerle  $|K|$  ve  $\varphi$  nin frekansla değişimlerinin Şekil 5.16 daki gibi olacağı kolayca görülebilir. Birim eşdeğer devredeki akım kaynağının öteki yönde olması halinde ise  $K_o$  işareti pozitif olacağından  $\varphi_o$  in değeri sıfır olur ve faz eğrisi Şekil-5.16 dakine göre  $\pi$  kadar ötelenir.

Elde edilen sonuçlar aşağıda, lineer gerilim kuvvetlendiricisi olarak kullanılan bir CMOS eviricinin yüksek frekans davranışının incelenmesine uygulanmıştır. Kuvvetlendiricinin devre şeması ve eşdeğer devresi Şekil-5.17(a) ve (b) de verilmiştir. Şekil-5-17(c) ve (d) de de (b) deki eşdeğer devrenin adım adım basitleştirilmesi ve Şekil-5.15 deki biçimde birim devrelerden oluşan bir yapıya dönüştürülmesi gösterilmiştir. İki birim





Şekil-5.16 Şekil-5.15 deki birim devrenin kazancının modülünün ve açısının frekansa bağlı olarak değişimi.

hücreden oluştuğu görülen Şekil-5.17 (d) deki birinci hücrenin parametreleri Şekil-5.15 deki parametrelerle karşılaştırılırsa,  $g=1/R_g$ ,  $R=R_g$ ,  $C=C_i$  yazılabileceği kolayca görülür. Buradan birinci hücrenin kazancının modülünün ve açısının frekansla değişimi ile köşe frekansı

$$K_1 = \frac{v_i}{v_g} = \frac{1}{R_g C_i} \frac{1}{(s-s_{k1})}, \quad s_{k1} = -\frac{1}{R_g C_i}$$

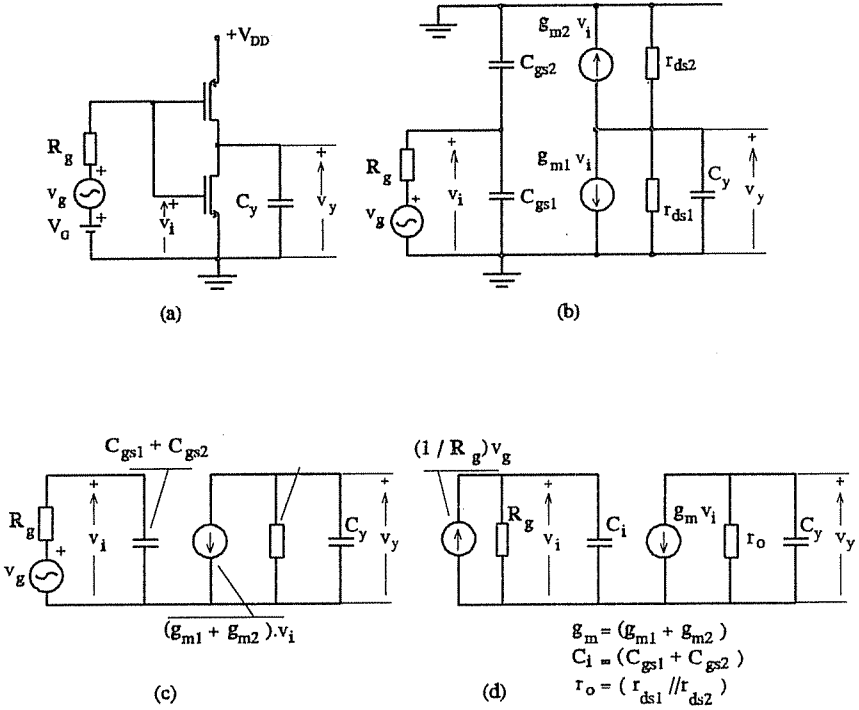
$$K_{1o} = 1, \quad \omega_{k1} = \frac{1}{R_g C_i}, \quad \varphi = \varphi_o - \arctan(\omega/\omega_{k1}) = -\arctan(\omega/\omega_{k1})$$

olarak bulunur. Benzer şekilde ikinci hücre için de  $g=-g_m$ ,  $R=r_o$ ,  $C=C_y$  olmak üzere

$$K_2 = \frac{v_y}{v_1} = -g_m \frac{1}{C_y} \frac{1}{(s-s_{k2})}, \quad s_{k2} = -\frac{1}{r_o C_y}$$

$$K_{2o} = -g_m r_o, \quad \omega_{k2} = \frac{1}{r_o C_y}, \quad \varphi = \varphi_o - \arctan(\omega/\omega_{k2}) = \pi - \arctan(\omega/\omega_{k2})$$

çıkar. Bu bilgilerle devrenin işaret kaynağından çıkışa toplam gerilim kazancı olan  $K=K_1.K_2$  nin modülünün -asimptotlarının- ve fazının frekansa bağlı olarak değişimi Şekil-5.18 de gösterildiği gibi elde edilebilir.



Şekil-5.17 (a) Lineer kuvvetlendirici olarak kutuplanmış CMOS evirici, (b) eşdeğer devre, (c) ve (d) eşdeğer devrenin basitleştirilmesi.

Şekil-5.18 deki değişimler incelendiğinde; şu yorumlar kolayca yapılabilir:

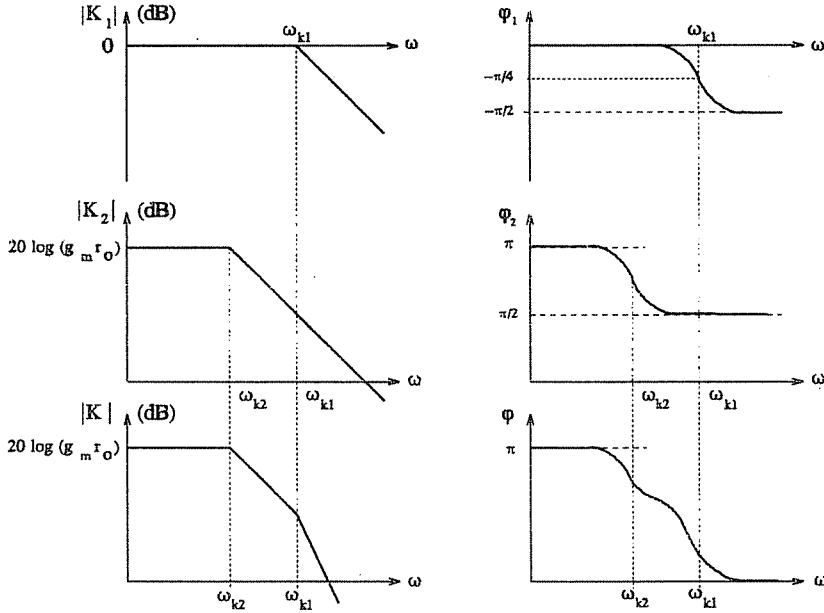
- Küçük olan köşe frekansının (burada  $\omega_{k2}$  nin) aşağısında kazancın modülü yaklaşık olarak sabit kalır.

- İki köşe frekansı birbirinden yeterince uzakta  $\omega_{k2} \dots \omega_{k1}$  aralığında kazanç 20 dB/dekadlık bir eğimle azalır.

- Küçük olan köşe frekansındaki düşme yaklaşık olarak 3 dB olur.

-Büyük olan köşe frekansından sonra kazançtaki düşme eğimi 40 dB/dekad'a yükselir.

-Özel bir durum olarak iki hücrenin köşe frekanslarının birbirine eşit olması halinde kazancın modülünün bu frekanstaki düşmesi 6 dB olur ve daha yüksek frekanslar için kazanç 40 dB/dekad'lık bir eğimle azalır.



Şekil-5-18 Şekil-5.17 daki devrenin kazancının modülünün ve açısının frekansla değişiminin, birim hücrelerinkilerden yararlanılarak elde edilmesi.

### 5.4.3. İç Geribesleme Kapasitesinin Etkisi

Yukarıda yapılan incelemelerde tranzistorların çıkış ucu ile giriş ucu arasındaki  $C_{cb}$  veya  $C_{dg}$  iç geribesleme kapasitelerinin, etkileri ihmal edilebilecek kadar küçük değerli olduğu kabul edilmişti. Yüksek frekanslara gidildikçe bu kabul -kapasitenin değerine de bağlı olarak- bir frekanstan sonra geçerliliğini kaybeder. Bu durumda eşdeğer devrenin iç geribesleme

kapasiteleri de dahil edilerek çizilmesi ve bilinen devre analizi yöntemlerinden yararlanılarak çözülmesi gerekir. Ancak bu durumda devrenin, davranışları **birbirlerinden bağımsız olarak hesaplanabilen** hücrelere ayrılması olanağının kaybolması, analitik çözümü güçleştirir. Elektronik tüpleri döneminde bu soruna bir çözüm olmak üzere önerilmiş olan "**Miller dönüşümü**", iç geribesleme kapasitesinin (yahut daha genel olarak çıkış ucu ile giriş ucu arasındaki herhangi bir admitansın) aynı yüksek frekans davranışını göstermek koşulu ile giriş ve çıkışa paralel gelen birer admitansla değiştirilmesini sağlar. Doğal olarak tranzistorlara da uygulanabilecek olan bu dönüşüm aşağıda genelleştirilmiş değişik bir yaklaşımla verilmiştir.

Bir devrede A ve B düğümleri, bir  $Y$  admitansı ile birbirine bağlanmış ve referansa göre gerilimleri  $V_A$  ve  $V_B$  olan **herhangi** iki düğüm olsun (Şekil-5.19(a)). A düğümünden  $Y$  ye doğru akan akım  $I$  ile gösterilirse B den A ya doğru akan akım  $I' = -I$  dir.  $I$  ve  $I'$  akımları için şekilden

$$I = (V_A - V_B) Y = V_A Y - V_B Y \quad (5.10)$$

$$I' = (V_B - V_A) Y = V_B Y - V_A Y \quad (5.11)$$

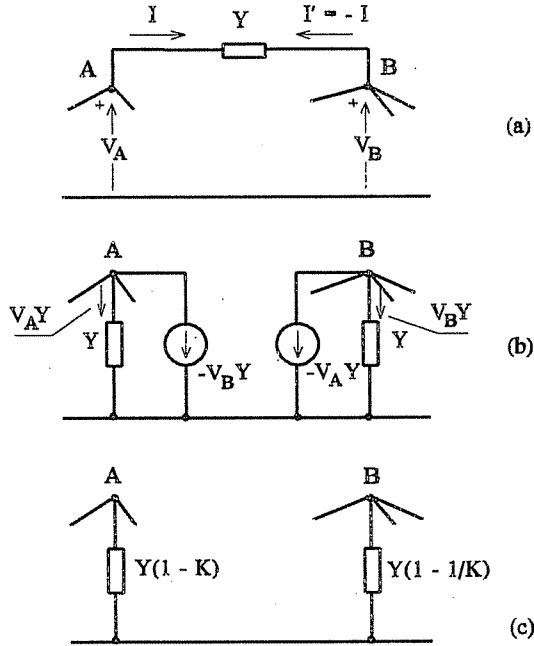
yazılabilir. (5.10) bağıntısına göre;  $Y$  admitansının soldaki ucu A düğümünden ayrılıp bu düğümle referans arasına  $Y$  değerinde bir admitans ve  $(-V_B Y)$  değerinde bir akım kaynağı bağlanırsa A düğümünün şartlarında bir değişiklik meydana gelmez. Benzer şekilde B den dışarıya doğru akan  $-I$  akımı da B düğümü ile referans arasına bağlanacak bir  $Y$  admitansı ve  $(-V_A Y)$  akım kaynağı ile temsil edilebilir (Şekil-5.19(b)). Şimdi  $(V_B/V_A) = K$  dersek A düğümüne bağladığımız kaynak

$$- V_B Y = - V_A K Y$$

olur ki bu, A düğümü ile referans arasına bağlanacak  $(-Y.K)$  değerinde bir admitansa eşdeğerdir. Benzer şekilde B düğümündeki bağımlı kaynak da

$$-V_A Y = -V_B \frac{1}{K} Y$$

bağıntısının gösterdiği şekilde bu düğümle referans arasına bağlanacak  $(-Y/K)$  değerinde bir admitansla temsil edilebilir. Böylece Şekil-5.19(c) deki devre elde edilir. Bu eşdeğer devre ancak  $K$  nın hesabedilebildiği durumlar için bir anlam taşır. B düğümüne gelen kolların, B ile referans arasına bağlı bir  $Y_B$  toplam eşdeğer admitansı ve bir  $(g_m V_A)$  bağımlı kaynağı ile temsil edilebildiği özel hal için  $K$  herhangi bir yaklaşıklığa yahut kabule gerek kalmaksızın, kolayca hesaplanabilir. Şekil-5.19(c) nin bu özel hal için alacağı durum ve bunun adım adım basitleştirilmesi Şekil-5.20 de verilmiştir. Buradan,



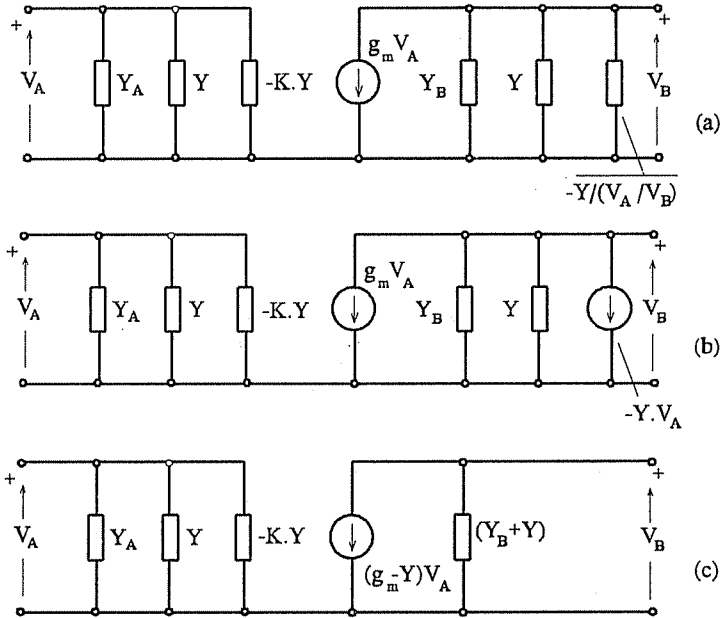
Şekil-5.19. Miller teoremi yardımı ile A ve B düğümleri arasındaki  $Y$  admitansının  $Y_A$  ve  $Y_B$  paralel admitanslarına dönüştürülmesi.

$$V_B = -(g_m - Y) V_A \frac{1}{(Y + Y_B)} \quad (5.12)$$

$$K = \frac{V_B}{V_A} = - \frac{(g_m - Y)}{(Y + Y_B)}$$

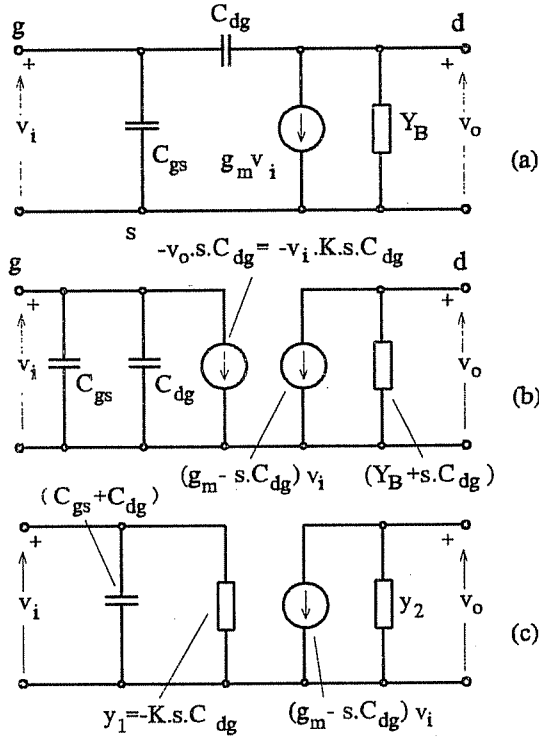
bulunur.

Kazancın bu şekilde hesap edilebilmesi için varsayılan **özel hal**, B nin bir tranzistörün çıkış ucu ve  $Y$  nin elemanın iç geribesleme admitansı olması hali ile çıkarılır.



Şekil-5.20. Bir kuvvetlendirici için Şek. 5-19(c) den yararlanılarak eşdeğer devrenin adım adım basitleştirilmesi.

Yukarda yapılmış olan incelemeye bir örnek olarak, MOS tranzistorlu ortak kaynaklı bir kuvvetlendirici katının  $C_{dg}$  iç geribesleme kapasitesi ile birlikte küçük işaret eşdeğer devresi ve bunun Miller dönüşümünden sonra alacağı biçim Şekil-5.21 de verilmiştir. Burada tranzistorun giriş düğümü ile referans arasındaki admitans  $Y_A = s.C_{gs}$  ve iç geribesleme admitansı  $Y = s.C_{dg}$  dir.  $Y_B = (g_o + G_y) + s.(C_o + C_y)$ , tranzistorun kendi  $g_o$  çıkış iletkenliği ve  $C_o$  çıkış kapasitesi ile,  $(G_y + s.C_y)$  dış yük admitansının toplamını göstermektedir. Şekil-5.21(c) deki  $y_2 = g_2 + s.C_2$  de Miller dönüşümü sonunda çıkışa paralel gelen toplam admitansı göstermektedir.



Şekil-5.21. MOS tranzistorlu bir kuvvetlendirici katının küçük işaret eşdeğer devresi, (b) Eşdeğer devrenin Miller dönüşümünden sonra aldığı durum.

Devrenin gerilim kazancı bu eşdeğer devreden yararlanılarak kolayca hesaplanabilir:

$$K = - \frac{g_m - s C_{dg}}{g_2 + s C_2} \quad (5.13)$$

$$= + \frac{C_{dg}}{C_2} \frac{s - (g_m / C_{dg})}{s + (g_2 / C_2)} = \frac{C_{dg}}{C_2} \frac{s - s_o}{s - s_k}$$

Görüldüğü gibi kazanç fonksiyonunun pozitif gerçel bir sıfırı ( $s_o = +g_m / C_{dg}$ ) ve negatif gerçel bir kutbu ( $s_k = -g_2 / C_2$ ) vardır ve daima  $|s_o| > |s_k|$  dir. Kazanç fonksiyonunun modülünün ve açısının frekansla değişimi Şekil-5.22 de verilmiştir. Burada dikkat çekici ve önemli olan, faz dönmesinin yüksek frekanslara gidildiğinde iç geribeslemenin olmadığı durumdakinden farklı olarak ( $\pi/2$ ) ye değil, ( $\pi$ ) ye ulaşmasıdır<sup>10</sup>.

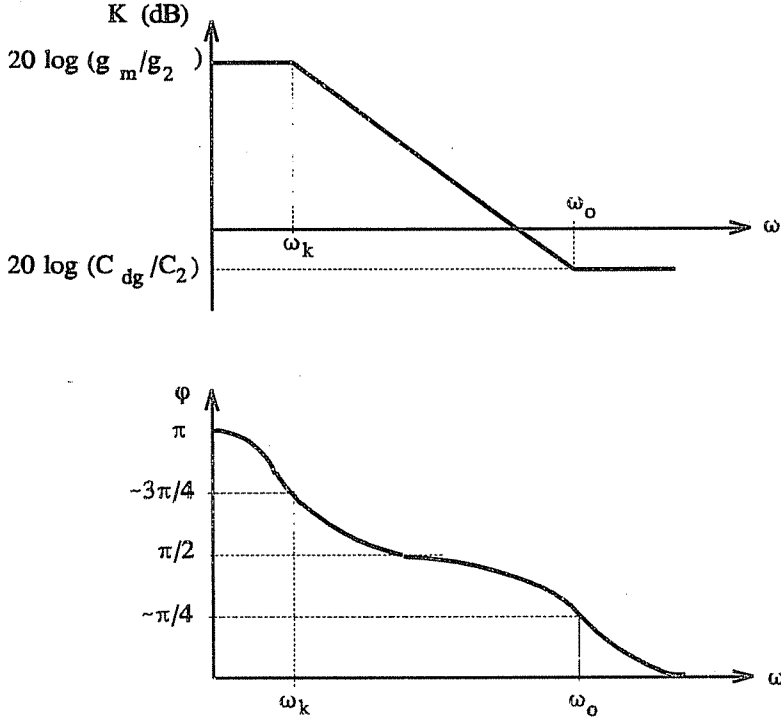
Kuvvetlendiriciler için önemli bir performans kriteri olan **kazanç band genişliği çarpımı (gain-bandwidth product, GBW)**, yani kazancın orta frekanslar bölgesindeki değeri ile üst kesim frekansının çarpımı, yukarıda elde edilmiş olan bilgilerden yararlanılarak ortak kaynaklı bir MOS kuvvetlendirici için kolayca hesaplanabilir:

$$GBW = \frac{1}{2\pi} K(0) |s_k| = \frac{1}{2\pi} \frac{g_m}{g_2} \frac{g_2}{C_2} = \frac{1}{2\pi} \frac{g_m}{C_2} \quad [Hz] \quad (5.14)$$

Eşdeğer devreden yararlanılarak kuvvetlendiricinin giriş admitansı hesaplandığında **beklenmedik, ilginç ve önemli** bir durumla karşılaşılır. Şekil-5.21(b) ye göre giriş admitansı  $C_{gs}$  ve  $C_{dg}$  ile,  $y_1 = -K.s.C_{dg}$  nin paralel eşdeğeridir. Frekansa bağlı olan  $y_1$  bileşenin gerçel ve sanal kısımları (5.13) de verilmiş olan kazanç ifadesinde  $s \rightarrow j\omega$  konularak

<sup>10</sup> Bu durum negatif geribesleme uygulanmış böyle bir kuvvetlendiricide geribeslemenin yüksek frekanslarda pozitive dönmesi riskini getirir ve önlem alınmasını gerektirir.





Şekil-5.22. Eşdeğer devresi Şekil-5.21 de verilmiş olan kuvvetlendiricinin kazancının modülünün ve açısının frekansla değişimi.

$$y_1 = j\omega C_{dg} \frac{g_m - j\omega C_{dg}}{g_2 + j\omega C_2} = g_1(\omega) + j\omega C_1(\omega)$$

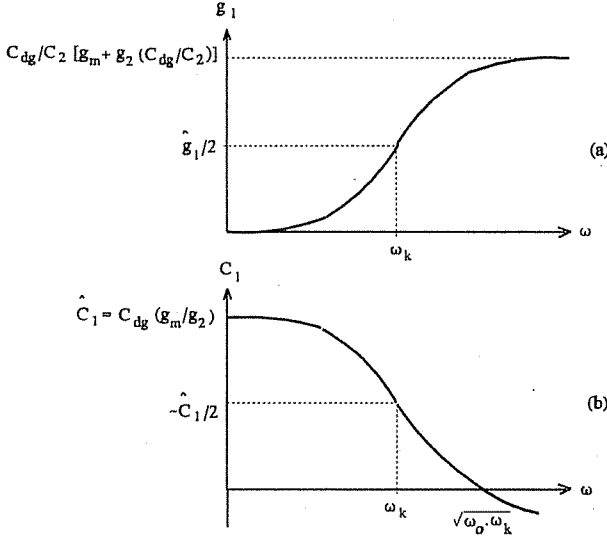
şeklinde yazıldıktan sonra gerekli düzenlemeler yapılarak ve  $\omega_o$  ve  $\omega_k$  kazancın sıfırına ve kutbuna karşı düşen frekanslar olmak üzere

$$g_1(\omega) = \frac{C_{dg}}{C_2} (g_m + g_2) \frac{C_{dg}}{C_2} \frac{\omega^2}{\omega_k^2 + \omega^2} \quad (5.15)$$

$$C_1(\omega) = \frac{C_{dg}^2}{C_2} \frac{\omega_o \omega_k - \omega^2}{\omega_k^2 + \omega^2}$$

bulunur.

Kuvvetlendiricinin  $g_1(\omega)$  giriş iletkenliğinin ve  $C_1(\omega) + C_{gs} + C_{dg}$  toplam giriş kapasitesinin frekansla değişimleri Şekil-5.23 de verilmiştir. Bu eğriler incelendiğinde aşağıdaki önemli bilgiler elde edilir:



Şekil-5.23. Bir MOS tranzistorlu ortak kaynaklı kuvvetlendiricinin (a) giriş iletkenliğinin, (b) giriş kapasitesinin frekansla değişimi.

- MOS tranzistorun **alçak frekanslarda sıfır olan giriş iletkenliği** yüksek frekanslarda **büyür**<sup>9</sup> ve kuvvetlendiricinin frekans bandının

<sup>9</sup> MOS tranzistorlarda giriş iletkenliğinin yüksek frekanslara gidildikçe büyümesinin ikinci bir nedeni de Şekil-5.12-b deki  $r$  direncinin etkili olmaya başlamasıdır.

üst tarafında beklenmeyecek kadar büyük değerlere ulaşır. Örneğin  $g_m=1$  mS,  $C_{dg}=5$  fF,  $g_2=10$   $\mu$ S ve  $C_2=45$  fF olan bir kuvvetlendirici için hesaplanırsa, Devrenin  $f_k=31,85$  MHz olan üst kesim frekansında giriş iletkenliği bileşeninin değerinin  $g_1=0,5 \cdot 10^{-4}$  S olduğu bulunur ki bu, 20 k ohm değerinde bir dirence karşı düşer. Kuvvetlendiricinin girişine paralel gelen bu direncin bir önceki katın kazancını, yahut işaret kaynağından tranzistorun girişine işaret transferini olumsuz yönde etkileyeceği açıktır. Girişe paralel olarak bir rezonans devresinin bulunması halinde ise bu direnç rezonans devresinin değer karsayısının küçülmesine neden olacaktır.

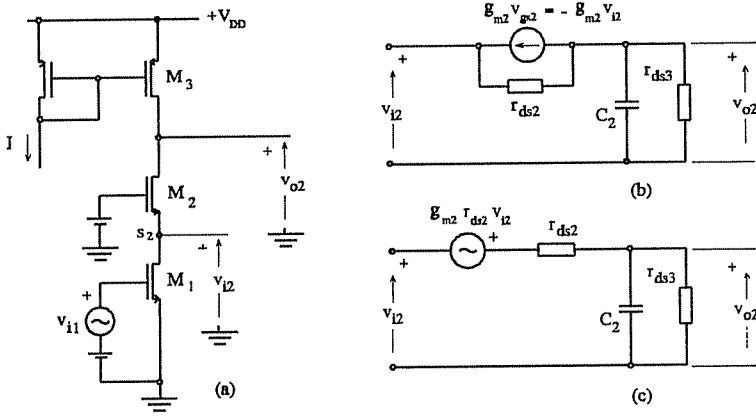
- Miller dönüşümü sonucunda tranzistorun girişine paralel gelen kapasite ile geçit kapasitesinin toplamı olan **toplam giriş kapasitesinin** alçak frekanslardaki değeri  $C_{dg} \cdot (g_m/g_2) + C_{dg} + C_{gs}$  dir ve oldukça büyük değerler alabilir. Örneğin yukardaki kuvvetlendirici için bu değer  $C_{gs}=20$  fF alınarak hesaplanırsa 525 fF bulunur ki bunun bir önceki katın frekans karakteristiğini önemli ölçüde etkileyeceği açıktır. Ancak bu kapasitenin baskın bileşeni olan ve (5.15) bağıntısı ile verilen bileşeni frekans arttıkça küçülür ve kuvvetlendiricinin üst kesim frekansında yaklaşık olarak yarı değere düşer.

#### 5.4.4. İç Geribesleme Kapasitesinin Etkisinin Azaltılması; Kaskod Devre

Ortak emetörlü bir bipolar tranzistorlu kuvvetlendiricide yahut ortak kaynaklı bir MOS tranzistorlu kuvvetlendiricide çıkış ucu ile giriş ucu arasında kaçınılmaz olarak bulunan iç geribesleme kapasitesi nedeni ile devrenin giriş empedansında ortaya çıkan olumsuz değişimler çok katlı kuvvetlendiricilerde çeşitli sorunlara yol açar. Bu durumu ortadan kaldırmak için tüplü devreler döneminde önerilmiş ve bugün tranzistorlu devrelerde de uygulanmakta olan bir yöntem, **kaskod devredir**.

MOS tranzistorlarla oluşturulmuş bir kaskod devrenin prensip şeması Şekil-5.24(a) da verilmiştir. Devrede  $M_1$  tranzistoru ortak kaynaklı bir

kuvvetlendirici olarak çalışmaktadır ve yükü ortak geçitli olarak çalışan  $M_2$  tranzistorunun giriş empedansdır.  $M_3$  tranzistoru ise  $M_2$  tranzistorunun akım kaynağı yüküdür. Görüldüğü gibi her üç tranzistorun sükûnet akımları birbirine eşit ve  $I$  dir.  $T_1$  ve  $T_2$  nin kutuplama gerilimleri, bu tranzistorlar kısılma bölgesinde olacak şekilde seçilmiştir. Tranzistorlar eş ise, küçük işaret parametreleri de birbirinin aynı olacaktır.



Şekil-5.24. (a) MOS tranzistorlu kaskod devre. (b)  $M_2$ 'nin küçük işaret eşdeğeri. (c) eşdeğer devrenin yeniden düzenlenmiş şekli.

Şekil-5.24(b) de  $M_2$  tranzistorunun küçük işaret eşdeğer devresi ve Şekil-5.24(c) de bu eşdeğer devrenin, giriş admitansı ve kazanç hesabını kolaylaştıracak biçimde, ve  $M_2$  nin yük kapasitesi  $C_2$  ile gösterilerek yeniden düzenlenmiş hali görülmektedir. Buradan  $T_2$  nin giriş admitansı

$$y_{i2} = \frac{s^2 C_{gs2} C_2 + s g_{m2} C_2 + g_{ds3} g_{m2}}{(g_{ds2} + g_{ds3}) + s C_2}$$

bulunur. Bu admitansla yüklenmiş olan ve ortak kaynaklı bir kuvvetlendirici olarak çalışan  $M_1$  tranzistorunun sağladığı gerilim kazancı gerekli basitleştirmeler yapılarak hesaplandığında

$$s'_o = -\frac{g_{ds2} + g_{ds3}}{C_2}, \quad s'_{k1} = -\frac{g_{m2}}{C_{gs2}}, \quad s'_{k2} = -\frac{g_{ds3}}{C_2}$$

olmak üzere

$$K_1 = -\frac{g_{m1}}{C_{gs2}} \frac{(s - s'_o)}{(s - s'_{k1})(s - s'_{k2})}$$

elde edilir. Kazancın, bu bağıntıda  $s \rightarrow 0$  konularak hesaplanan alçak frekanslardaki değeri

$$K_1(0) = -g_{m1} \frac{g_{ds2} + g_{ds3}}{g_{m2} g_{ds3}}$$

dir. Tranzistorların eş olması hali için  $K_1(0) = -2$  olacağı kolayca görülebilir. Tranzistorların eş olmaması halinde de **kazancın küçük değerli olacağı** açıktır.

Ortak geçitli bir kuvvetlendirici olarak çalışan  $M_2$  tranzistorunun kazancı da Şekil-5.24(c) den,

$$s_{k2} = -\frac{g_{ds2} + g_{ds3}}{C_2}$$

olmak üzere

$$K_2 = +\frac{g_{ds2} + g_{m2}}{C_2} \frac{1}{(s - s_{k2})} \approx \frac{g_{m2}}{C_2} \frac{1}{(s - s_{k2})}$$

bulunur. Bu bilgilerle kaskod kuvvetlendiricinin toplam gerilim kazancı için,  $s'_o = s_{k2}$  olması nedeni ile mümkün olan basitleştirme de yapılarak

$$K = K_1 K_2 = - \frac{g_{m1} g_{m2}}{C_{gs2} C_2} \frac{1}{(s - s'_{k1})(s - s'_{k2})} \quad (5.16)$$

bağıntısı elde edilir.

Buradan kazancın alçak frekanslardaki değeri ile **baskın kutup** olan  $s'_{k2}$  ye karşı düşen  $\omega'_{2k}$  köşe frekansı

$$K(0) = - \frac{g_{m1}}{g_{ds3}}, \quad \omega'_{k2} = \frac{g_{ds3}}{C_2} \quad (5.17)$$

ve kuvvetlendiricinin kazanç-band genişliği çarpımı

$$GBW = \frac{1}{2\pi} \frac{g_{m1}}{C_2} \quad (5.18)$$

bulunur.

Yukarda elde edilmiş olan sonuçlar şöyle özetlenebilir:

-  $M_1$  tranzistorunun kazancı küçük olduğu için Miller etkisi nedeni ile girişe paralel gelecek olan iletkenlik ve kapasite bileşenlerinin küçük değerli olması, kuvvetlendiricinin büyük iç empedanslı bir kaynak tarafından sürülmesi halinde basit ortak kaynaklı devreye göre büyük üstünlük sağlar.

-  $M_2$  tranzistoru büyük bir kazanç sağlamakla beraber, girişi ile çıkışı arasında herhangi bir parazitik kapasite mevcut olmadığından, girişine Miller etkisi ile değeri frekansla değişen bir iletkenlik veya kapasite bileşeni gelmez. Ancak, giriş admitansı frekansa bağımlıdır ve yukarda gösterildiği gibi  $M_1$  in kazancının frekans karakteristiği üzerinde etkilidir.

- Kaskod devrenin alçak frekanslardaki gerilim kazancı aynı yükü (yukardaki örnekteki  $M_3$  akım kaynağı ve  $C_2$  kapasitesi ile) yüklenmiş bir ortak kaynaklı devreninkinin iki katı, üst kesim frekansı ise ortak kaynaklı devreninkinin yarısı kadardır. Dolayısı ile bir kaskod devrenin kazanç-band genişliği çarpımı, aynı yükü yüklenmiş bir ortak kaynaklı devreninkinin aynıdır.

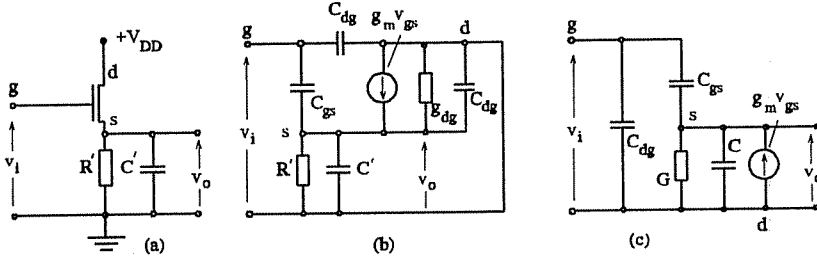
Bu bilgiler değerlendirildiğinde kaskod devrenin en önemli özelliğinin, **giriş iletkenliğinin ve giriş kapasitesinin aynı koşullara sahip bir ortak kaynaklı devreninkine göre daha küçük olması** olduğu anlaşılır. İşaret kaynağı iç empedansının büyük değerli olması halinde önemi artan bu özelliği nedeni ile kaskod devre gerek yalın hali ile, gerekse diferansiyel kuvvetlendirici yapılarında yaygın olarak kullanılmaktadır. Yukarda MOS tranzistorlu kaskod devre için elde edilmiş olan sonuçların bipolar tranzistorlu devreler için de geçerli olacağı açıktır.

#### 5.4.5. Kaynak Çıkışlı Devrenin Frekans Cevabı

Bipolar tranzistorlu emetör çıkışlı devreler ve MOS tranzistorlu kaynak çıkışlı devreler bir yükün küçük iç dirençli bir devre ile sürülmesi gerektiğinde yahut gerilim öteleyici olarak gerek tümdevrelerde gerekse tek tek elemanlarla gerçekleştirilen devrelerde yaygın biçimde kullanılmaktadır. Bu devrenin bir başka uygulama alanı da AB veya B sınıfında kutuplanmış eşlenik çıkış katlarıdır. Aşağıda MOS tranzistorlu ve A sınıfında kutuplanmış bir kaynak çıkışlı devrenin frekansa bağlı davranış özellikleri incelenecektir.

Şekil-5.25 (a) da kaynak çıkışlı bir kuvvetlendiricinin prensip şeması verilmiştir. Devrenin yükünün bir akım kaynağı olması halinde  $R'$  direnci yerine akım kaynağının iç direnci ile -varsa- dış direnç yükün paralel eşdeğerinin konulması gerekeceği açıktır.  $C'$ , devrenin kapasite yüküdür. Kuvvetlendiricinin küçük işaret eşdeğeri ve bunun düzenlenmiş hali Şekil-5.25(b) ve (c) de görülmektedir. Eşdeğer devrede tranzistorun  $g_{ds}$  çıkış

iletkenliği ile  $R'$  direncine karşı düşen iletkenliğin toplamı  $G$  ile ve çıkışa paralel gelen toplam kapasite  $C$  ile gösterilmiştir.



Şekil-5-25 (a) Kaynak çıkışlı devrenin prensip şeması, (b) küçük işaret eşdeğer devresi, (c) eşdeğer devrenin düzenlenmiş hali.

Eşdeğer devreden

$$v_i = v_{gs} \times \int_0^\infty, \quad v_{gs} = \frac{i_i}{s C_{gs}}, \quad v_o = \frac{i_i + g_m v_{gs}}{G + s C}$$

yazıldıktan sonra gerilim kazancı hesaplanırsa,

$$K = \frac{v_o}{v_i} = \frac{g_m + s C_{gs}}{(g_m + G) + s (C_{gs} + C)} \quad (5.19)$$

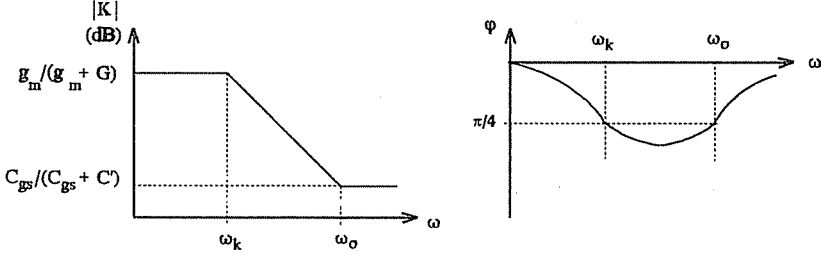
çıkır. Buradan kazancın alçak frekanslardaki değeri ile sıfırı ve kutbu kolayca bulunabilir:

$$K(0) = \frac{g_m}{g_m + G}, \quad s_o = -\frac{g_m}{C_{gs}}, \quad s_k = -\frac{g_m + G}{c_{gs} + C} \quad (5.20)$$

Görüldüğü gibi kazancın işareti pozitif ve alçak frekanslardaki değeri daima 1'den küçük, ancak genellikle  $g_m \gg G$  olduğundan 1'e yakındır.



Yukardaki bilgilerle kazancın modülünün ve açısının frekansla değişimi çizilebilir (Şekil-5-26).  $\omega_k$  köşe frekansından sonra kazançta



Şekil-5.26 Kaynak çıkışlı bir kuvvetlendiricide kazancın (a) modülünün, (b) açısının frekansla değişimi.

meydana gelen düşmenin sıfırın etkisi ile düzelmesi, çok yüksek frekanslarda giriş geriliminin  $C_{gs}$  ve  $C$  arasında bölünerek çıkışa ulaşmasının sonucudur.

Devrenin giriş admitansı da Şekil-5.25(b) deki eşdeğer devreden yararlanılarak bulunabilir. Giriş admitansı girişe paralel gelen  $C_{dg}$  kapasitesi ile tranzistorun geçit ucundan görünen  $y_i$  admitansının paralel eşdeğeridir. Devreden

$$v_i = \frac{i_i}{sC_{gs}} + v_o = \frac{i_i}{sC_{gs}} + K v_i, \quad v_i(1-K) = \frac{1}{sC_{gs}} i_i$$

yazıldıktan sonra  $y_i = i_i/v_i$ ,  $K$  nın yukarda bulunmuş olan değeri konularak düzenlenirse,

$$s_o' = -\frac{G}{C}, \quad s_k = -\frac{g_m + G}{C_{gs} + C}, \quad C' = (C_{gs} // C) \quad (5.21)$$

olmak üzere

$$y_i = C' \frac{s(s-s'_o)}{(s-s_k)} \quad (5.22)$$

bulunur.

Giriş admitansının gerçel kısmı olan **giriş iletkenliği** (5.22) 1bağıntısında  $s \rightarrow j\omega$  konularak hesaplanırsa

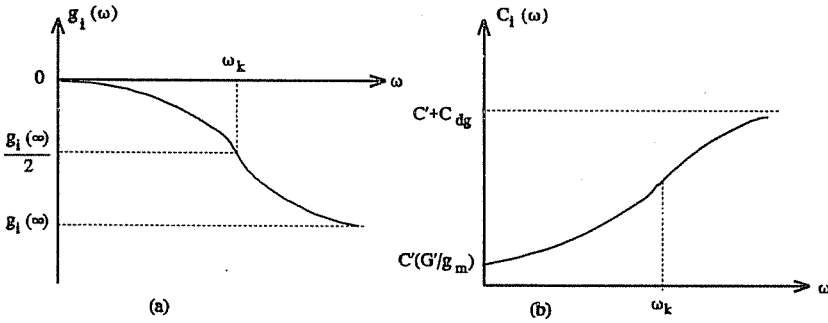
$$\begin{aligned} g_i(\omega) &= - \frac{C_{gs}}{(C_{gs} + C)^2} (g_m C - G C_{gs}) \frac{1}{1 + (\omega_k / \omega)^2} \\ &= g_i(\infty) \frac{1}{1 + (\omega_k / \omega)^2} \end{aligned} \quad (5.23)$$

elde edilir. Genellikle  $g_m \gg G$  ve  $C \gg C_g$  olduğu göz önünde bulundurulursa bu sonuç, **MOS tranzistorlu kaynak çıkışlı bir kuvvetlendiricide giriş iletkenliğinin negatif olabileceğini** gösterir. Giriş iletkenliğinin frekansa bağlı olarak değişimini gösteren Şekil-5.27(a) dan, alçak frekanslarda modülü çok küçük olduğu için pek önemli olmayan bu durumun, kuvvetlendiricinin  $\omega_k$  üst kesim frekansına yaklaşıldıkça önem kazanacağı anlaşılır. Örneğin  $g_m=1$  mS,  $G=0,1$  mS,  $C_{gs}=50$  fF ve  $C=1$  pF olan bir devrede giriş iletkenliğinin kuvvetlendiricinin üst kesim frekansındaki değeri  $g_i(\omega) \approx -25$   $\mu$ S dir. Bu, 40 k ohm'luk **negatif bir dirençe** karşı düşer. Bu negatif direnç, kuvvetlendiricinin giriş uçlarının bağlı olduğu düğümler arasındaki -pozitif- direncin büyümesi yahut bu düğümler arasındaki toplam direncin **negatif** olması sonucunu verir. Bu son durum devrede **kararsızlık sorunlarının** ortaya çıkmasına yol açar.

Devrenin **toplam** giriş kapasitesinin frekansla değişimi de  $y_i$  nin sanal kısmına karşı düşen  $C_i$  kapasitesi ile Şekil-5.25(b) de girişe paralel geldiği görülen  $C_{dg}$  kapasitesinin toplamı olarak hesaplanabilir:

$$C_{IT} = C_{dg} + C \frac{\omega'_o \omega_k + \omega^2}{\omega_k^2 + \omega^2} \quad (5.24)$$

$C_{IT}$  nin frekansa bağılı olarak değişimi Şekil-5.27(b) de verilmiştir.



Şekil-5.27 Kaynak çıkışlı bir kuvvetlendiricide (a) giriş iletkenliğinin, (b) giriş kapasitesinin frekansla değişimi.

#### 5.4.6. Akım Aynalarının Frekans Karakteristikleri

Analog tümdevrelerde işlemsel kuvvetlendirici, OTA gibi temel işlem bloklarının en önemli yapı taşlarından biri akım aynalarıdır. Aktif yüklü bir diferansiyel kuvvetlendiricide yük olarak kullanılan yahut bir OTA'da devrenin bir kolundaki akımı bir başka kola aynen veya bir katsayı ile çarparak taşıma işini gerçekleştirmede yararlanılan bir akım aynasında referans akım kolundaki akımda küçük genlikli bir değişken bileşen varsa, ikinci tarafın akımında da buna eşit (veya bununla orantılı) bir değişken bileşen meydana gelir. Bir akım aynasında ikinci taraftaki değişken bileşenin referans kolundaki değişken bileşene oranı olarak tanımladığımız **A akım taşıma oranının** (yahut akım kazancının) frekansa bağılı olarak göstereceği değişimin, bu akım aynasının içinde bulunduğu devrenin tümünün frekans

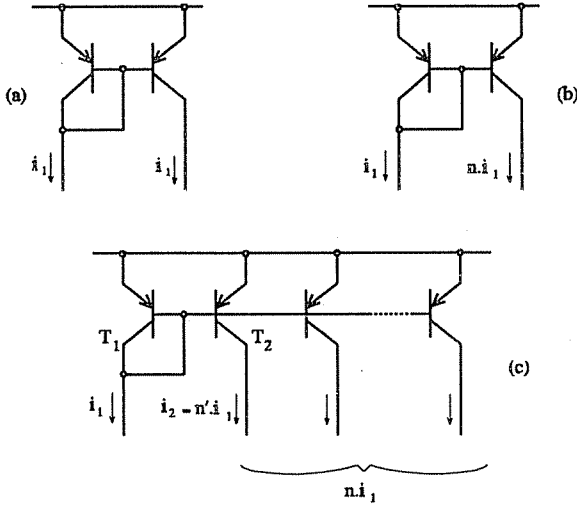
davranışı üzerinde etkili olacağı açıktır.  $A$  nın frekansa bağımlılığını akım aynasının yapısı ve bu yapıda kullanılan elemanların özellikleri belirler. Burada yapılacak olan incelemede, işlemsel kuvvetlendiricilerde ve OTA'larda en çok kullanılan akım aynası türleri olan Şekil-2.5 deki türden temel devrelerle yetinilecektir. Akım taşıma katsayısının doğruluğunu arttırmak veya akım kaynağı olarak çalışan ikinci tranzistorun çıkış direncini yükseltmek gibi amaçlarla geliştirilmiş olan başka akım aynası devrelerinin frekansa bağlı davranışlarının ayrıca incelenmesi gereği açıktır.

#### 5.4.6.1. Bipolar tranzistorlu Akım Aynalarında $A$ nın Frekansla Değişimi

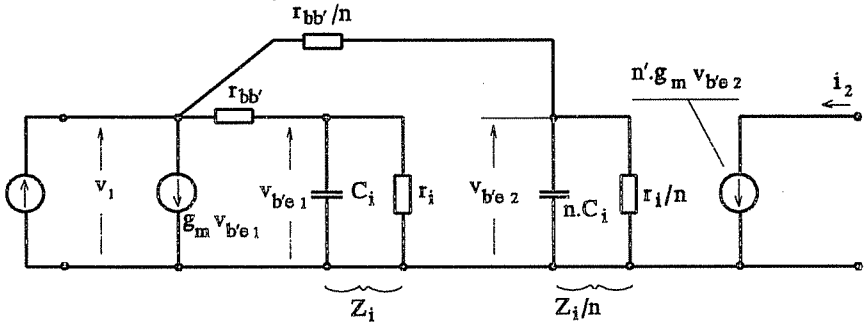
Bipolar tranzistorlu devrelerde akım aynalarının en yaygın kullanıldığı yer, npn tranzistorlu diferansiyel kuvvetlendiricilerin pnp tipi aktif yükleridir. Bu nedenle konu, pnp tranzistorlu akım aynaları üzerinde incelenecektir.

Genel olarak bir akım aynası devresinde, Şekil-5.28 de gösterilmiş olan üç farklı durum söz konusu olabilir;  $A=1$  olan tek çıkışlı akım aynası,  $A=n$  (genellikle  $n>1$ ) olan tek çıkışlı akım aynası ve çok çıkışlı akım aynası. İnceleme daha genel olan ve diğer ikisini de kapsayan Şekil-5.28(c) deki devre üzerinde, ve herhangi bir  $i_2$  çıkış akımının frekansa bağımlılığı ele alınarak yapılacaktır.

Şekil-5.28(c) deki akım aynasının, tranzistorların çıkış dirençlerinin bunlara paralel gelen dirençlere göre çok büyük ve iç geribesleme kapasitelerinin ihmal edilebilecek kadar küçük oldukları varsayımı ile basitleştirilmiş küçük işaret eşdeğer devresi Şekil-5.29 da verilmiştir. Girişleri paralel bağlı olan ikinci taraftaki tranzistorların eşdeğer giriş direncinin,  $T_1$  referans tranzistorun giriş direncinden  $n$  defa küçük ve eşdeğer giriş kapasitesinin de  $T_1$  inkinden  $n$  defa büyük olacağı göz önünde bulundurulmuş, ayrıca baz gövde direncinin referans tranzistorunkinden  $n$  defa küçük olduğu varsayılmıştır. Akımı  $i_2=n'i_1$  olan  $T_2$  tranzistorunun geçiş



Şekil-5.28. (a)  $A=1$  olan, (b)  $A=n$  olan tek çıkışlı, (c) çıkışlarının toplam akımı  $n$  olan çok çıkışlı akım aynası.



Şekil-5.29. Şekil-5.28 (b) veya (c) deki akım aynasının küçük işaret eşdeğeri.

iletkenliği ise  $T_1$  in  $g_m$  geçiş iletkenliğinin  $n'$  katı olacaktır. Bu bilgilerle devreden,

$$\begin{aligned}
 v_1 &= (i_1 - g_m v_{b'e1}) \frac{(r_{bb'} + Z_i)}{(n+1)} \quad , \quad v_{b'e1} = v_1 \frac{Z_i}{(r_{bb'} + Z_i)} \\
 v_1 &= i_1 \frac{(r_{bb'} + Z_i)}{(n+1) + g_m Z_i} \\
 v_{b'e2} &= v_1 \frac{(Z_i/n)}{(r_{bb'}/n) + (Z_i/n)} = v_1 \frac{Z_i}{(r_{bb'} + Z_i)} \\
 i_2 &= (n' g_m) v_{b'e2} = (n' g_m) v_1 \frac{Z_i}{(r_{bb'}/2 + Z_i)}
 \end{aligned}$$

bağıntıları yazılabilir ve buradan  $A$  akım taşıma katsayısı

$$A = \frac{i_2}{i_1} = \frac{n' g_m Z_i}{(n+1) + g_m Z_i} \quad (5.25)$$

bulunur. Bu bağıntı,  $Z_i$  nin  $s$  domenindeki açık ifadesinin

$$Z_i = \frac{1}{\frac{1}{\beta_F r_e} + s C_i} = \frac{\beta_F r_e}{1 + s \beta_F r_e C_i}$$

ve tranzistorların  $f_T$  frekansına karşı düşen açılal frekansın

$$\omega_T \approx \frac{1}{r_e C_i}$$

olduğu göz önünde bulundurularak düzenlenirse,

$$s_k = -\omega_T \left( \frac{1}{\beta_F} + \frac{1}{(n+1)} \right) \approx -\frac{\omega_T}{(n+1)} \quad (5.26)$$

olmak üzere

$$A = \frac{n'}{(n+1)} \omega_T \frac{1}{(s-s_k)} \quad (5.27)$$

elde edilir.

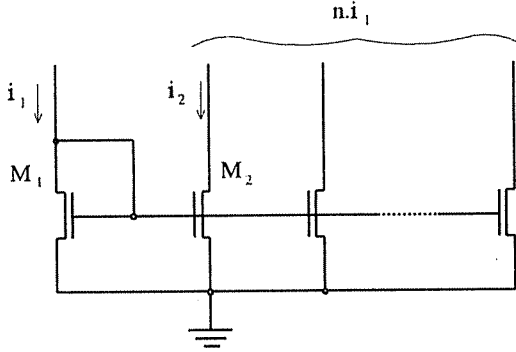
(5.26) bağıntısı  $A$  akım taşıma katsayısının negatif gerçel (ve tek bir) kutba sahip olduğunu, yani  $A$  nın modülünün kutba karşı düşen  $\omega_k$  frekansında 3 dB lik bir düşme göstereceğini, daha yüksek frekanslarda ise 20 dB/dekad'lık bir eğimle azalacağını ifade eder.  $n=1$  ve  $n'=1$  için, yani akım aynasının iki eş tranzistorla gerçekleştirilmiş bir devre olması halinde  $\omega_k$  tranzistorların  $\omega_T$  frekanslarının<sup>11</sup> yarısına eşittir. İkinci tarafın toplam akımının referans kolundakinin  $n$  katı olduğu durumlarda ise köşe frekansı tranzistorların  $\omega_T$  lerinden  $(n+1)$  defa küçük olur.

#### 5.4.6.2. MOS Tranzistorlu Akım Aynalarında $A$ nın Frekansla Değişimi.

MOS tranzistorlu temel akım aynaları da çıkış akımı  $i_1$  giriş akımına eşit olacak şekilde yahut ikinci tarafının toplam akımı  $n.i_1$  olacak şekilde gerçekleştirilebilir. Burada da inceleme, şeması Şekil-5.30 da verilen, ikinci tarafının toplam akımı  $i_1$  akımının  $n$  katı olan bir devre üzerinde yapılacaktır. Akım aynasının  $i_2$  çıkışının frekansa bağımlılığının incelenmesi amacı ile çizilen küçük işaret eşdeğer devresi Şekil-5.31(a) da verilmiştir. Akım aynasındaki tranzistorların kanal uzunlukları eşit yapıldığında, toplam akımı  $n.i_1$  olan ikinci tarafın toplam giriş kapasitesinin,  $M_1$  tranzistorunun  $C_i$  giriş kapasitesinin  $n$  katı olacağı kolayca görülebilir. Eşdeğer devre Şekil-5.31(b)

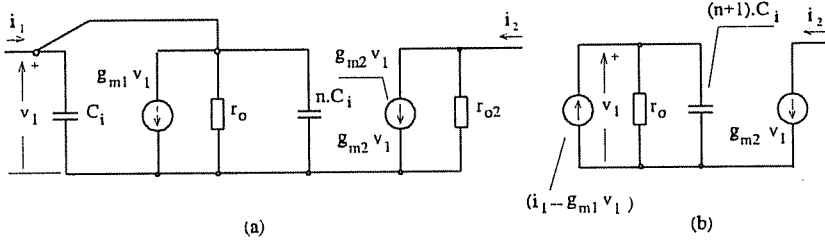
---

<sup>11</sup> Bipolar tümdevrelerin yapısındaki pnp tipi tranzistorların  $f_T$  leri npn tipi tranzistorlarınkine göre genellikle 50...100 defa daha küçüktür. Ayrıca,  $f_T$  nin küçük akımlara gidildikçe önemli ölçüde azaldığı ve bu nedenle yapılacak hesaplarda akım aynasının kutuplama akımına karşı düşen  $f_T$  değerinin kullanılması gereği gözden kaçırılmamalıdır.



Şekil-5.30.  $i_2$  çıkış akımının frekansa bağımlılığının inceleneceği çok çıkışlı akım aynası.

de toparlanarak yeniden çizilmiş ve  $i_2$  çıkış akımının alındığı tranzistörün  $r_{o2}$  çıkış direnci, akım kaynağının yüküne dahil edilmek üzere eşdeğer devrenin dışına atılmıştır.



Şekil-5.31. (a) Şekil-5.27'deki akım aynasının küçük işaret eşdeğeri, (b) eşdeğer devrenin toparlanmış hali.

Şekil-5.31(b) den,  $g_o = 1/r_o$  konularak

$$v_1 = (i_1 - g_{m1}v_1) \frac{1}{g_o + s(n+1)C_i}$$



yazılabilir. Bu bağıntı,  $i_j$ 'e göre çözüldükten sonra  $g_o \ll g_{m1}$  koşulunun genel olarak sağlanacağı göz önünde bulundurularak yeniden düzenlenirse,

$$v_1 \approx \frac{i_1}{g_{m1} + s(n+1)C_i}$$

ve buradan

$$\begin{aligned} i_2 &= g_{m2}v_1 = i_1 \frac{g_{m2}}{g_{m1} + s(n+1)C_i} \\ A &= \frac{i_2}{i_1} = \frac{g_{m2}}{g_{m1} + s(n+1)C_i} \\ &= \frac{1}{\frac{g_{m1}}{g_{m2}} + s(n+1)\frac{C_i}{g_{m2}}} \end{aligned} \quad (5.28)$$

elde edilir.

Bu bağıntıdaki  $g_{m1}$  ve  $g_{m2}$  parameteleri, doyma bölgesindeki akım ifadesinden ve  $g_m$  nin tanımından yararlanılarak

$$g_m \approx \frac{W}{L} C_{ox} \mu_n (V_{GS} - V_T)$$

bağıntısı ile bulunabilir.  $C_i$  giriş kapasitesinin değeri ise, bilindiği gibi

$$C_i \approx \frac{2}{3} W_1 L_1 C_{ox}$$

dur. (5.28) bağıntısı bu bilgiler kullanılarak ve genel olarak geçerli olan  $L_1=L_2=L$  varsayımı yapılarak düzenlenirse,

$$A = \frac{1}{\frac{W_1}{W_2} + s(n+1) \frac{2}{3} \frac{W_1}{W_2} \frac{L^2}{\mu_n (V_{GS} + V_T)}}$$

bulunur. Buradan  $A$  nın

$$s_k = - \frac{\frac{3}{2} \mu_n (V_{GS} - V_T)}{(n+1) L^2} \quad (5.29)$$

değerinde bir kutbu olduğu ve

$$A = \frac{W_2}{W_1} (-s_k) \frac{1}{(s - s_k)} \quad (5.30)$$

yazılabileceği kolayca görülür.

(5.29) bağıntısı irdelendiğinde, MOS tranzistorlu akım aynalarının yüksek frekanslardaki davranışları ile ilgili olarak **devre tasarımı bakımından çok önemli bazı sonuçlara** ulaşılır:

- Hareket yetenekleri arasındaki fark nedeni ile NMOS tranzistorlu akım aynalarının kesim frekansları aynı geometriye sahip PMOS tranzistorlu devrelerinininkine göre -beklendiği gibi- daha yüksektir.

-  $A$  nın kesim frekansı, **MOS tranzistorların kanal uzunluklarının karesi ile ters orantılıdır.**

- İkinci tarafın toplam akımı arttıkça kesim frekansı **(n+1) ile orantılı olarak küçülür.**

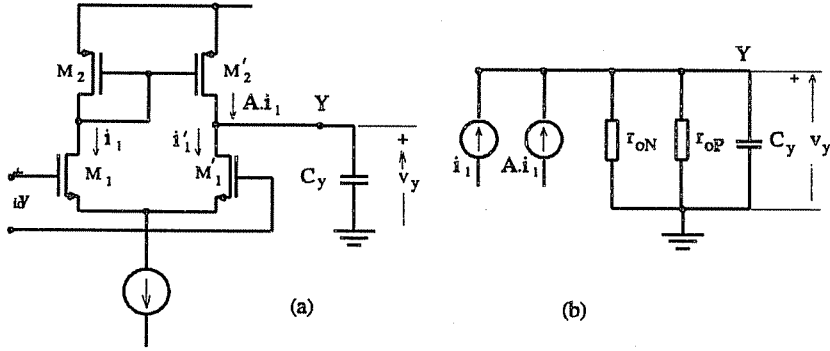
### 5.4.6.3. Uygulama: Akım Aynası Yüklü CMOS Diferansiyel Kuvvetlendiricinin Frekans Karakteristiği

Şekil-5.32(a) da verilmiş olan CMOS diferansiyel kuvvetlendiricinin gerilim kazancının frekansa bağlı olarak değişimi, Şekil-5.32(b) deki eşdeğer devre yardımı ile incelenebilir. Girişe küçük genlikli bir geri  $v_{id}$  gerilimi uygulandığında  $M_1$  ve  $M_1'$  transistörlerinin savak akımlarında meydana gelecek olan eşit fakat zıt yöndeki değişimlerin değeri bilindiği gibi

$$i_1 = \frac{v_{id}}{2} g_{mN}, \quad i'_1 = -i_1$$

olduğundan çıkış gerilimi

$$v_o = i_1 (A + 1) Z_y = \frac{v_{id}}{2} g_{mN} (A + 1) Z_y$$



Şekil-5.32 (a) Akım aynası yüklü CMOS diferansiyel kuvvetlendirici, (b) yükün bağlı olduğu düğümüne ilişkin eşdeğer devre.

ve gerilim kazancı

$$K_v = \frac{v_o}{v_{id}} = \frac{g_{mN}}{2} (A+1) Z_y$$

dir.  $Z_y$  nin açık ifadesi  $(r_{oN}/r_{oP})=r_y$  olmak üzere

$$Z_y = \frac{r_y}{1+s C_y r_y}$$

dir. İki eş PMOS tranzistorla gerçekleştirilmiş olan akım aynasına ilişkin akım taşıma katsayısı (5.30) bağıntısı gereğince

$$A = (-s_{ki}) \frac{1}{(s-s_{ki})}$$

ve bu akım aynasından gelen kutbun değeri (5.29) bağıntısı gereğince

$$s_{ki} = - \frac{\frac{3}{4} \mu_p | (V_{GS2} - V_{TP}) |}{L_2^2} \quad (5.31)$$

olduğundan

$$K_v = \frac{g_{mN}}{2} \left[ (-s_{ki}) \frac{1}{(s-s_{ki})} + 1 \right] \frac{r_y}{1+s C_y r_y}$$

ve yükten ileri gelen kutup için

$$s_{ky} = - \frac{1}{C_y r_y} \quad (5.32)$$

konularak

$$K_v = \frac{g_{mN}}{2} \left[ (-s_{ki}) \frac{1}{(s-s_{ki})} + 1 \right] \frac{1}{C_y} \frac{1}{(s-s_{ky})}$$

bulunur. Bağını düzenlendiğinde  $K_v$  nin  $s_o=2.s_{ki}$  değerinde bir sıfırının olduğu görülür ve

$$K_v = \frac{g_{mN}}{2C_y} \frac{(s-s_o)}{(s-s_{ki})(s-s_{ky})} \quad (5.33)$$

şeklinde yazılabilir. Kuvvetlendiricinin gerilim kazancının modülünün ve açısının frekansla değişiminini yükten ileri gelen  $s_{ky}$  kutbu ile akım aynasından kaynaklanan  $s_{ki}$  kutbu ve  $s_o$  sıfırının birlikte belirleyeceği açıktır.

### ÖRNEK:

Şekil-3.10 da verilmiş olan CMOS işlemsel kuvvetlendiricinin diferansiyel giriş katının diferansiyel girişten  $M_6$  tranzistorunun girişine kadar kazancının frekansla değişimi incelenecektir. Tranzistorların parametreleri;

$$\text{NMOS: } V_{TN}=1,2 \text{ V, } t_{ox}=34,5\text{nm, } \mu_n=700 \text{ cm}^2/\text{V.s, } \lambda_N=0,01 \text{ V}^{-1}$$

$$\text{PMOS: } V_{TP}=-1 \text{ V, } t_{ox}=34,5\text{nm, } \mu_p=250 \text{ cm}^2/\text{V.s, } \lambda_p=0,005 \text{ V}^{-1}$$

olarak verilmiştir. Bu verilerle hesaplanan  $C_{ox}=10^{-7} \text{ F/cm}^2$  ve  $K_{pN}=70.10^{-6} \text{ A/V}^2$ .  $K_{pP}=25.10^{-6} \text{ A/V}^2$  dir. Diferansiyel katın yükü  $M_5$  akım kaynağı ile yüklü  $M_6$  tranzistorunun oluşturduğu ikinci katın giriş kapasitesidir ve değeri  $C_y=0,288 \text{ pF}$  dır.

Devre için daha önce bulunmuş olan doğru akım çalışma koşullarına göre  $I_f=787,5 \text{ } \mu\text{A}$  olduğundan giriş tranzistorlarının geçiş iletkenlikleri

$$g_{ml} = \sqrt{2 \beta_1 I_1} = \sqrt{2 \cdot 8 \cdot 70 \cdot 10^{-6} \cdot 787,5 \cdot 10^{-6}} = 9,3910^{-4} \text{ [S]}$$

ve  $M_1$  ve  $M_4$  ün çıkış dirençleri

$$r_{o1} = \frac{1}{I_1 \lambda_1} = \frac{1}{787,5 \cdot 10^{-6} \cdot 0,01} \approx 127 \text{ k ohm}$$

$$r_{o4} = \frac{1}{I_4 \lambda_4} = \frac{1}{787,5 \cdot 10^{-6} \cdot 0,005} \approx 254 \text{ k ohm}$$

bulunur. Tranzistorları giriş kapasiteleri de

$$C_1 = \frac{2}{3} W_1 L_1 C_{ox} = \frac{2}{3} (6 \cdot 10^{-4}) (48 \cdot 10^{-4}) \cdot 10^{-7} = 0,192 \text{ pF} = C_2 = C_3 = C_4$$

$$C_6 = \frac{2}{3} (6 \cdot 10^{-4}) (72 \cdot 10^{-4}) \cdot 10^{-7} = 0,288 \text{ pF}$$

dır.

Akım aynası yükü oluşturan tranzistorlar için  $| (V_{GS3} - V_{TP}) | = 2,8 \text{ V}$  olduğundan, akım aynasından ileri gelen kutup (5.31) bağıntısından yararlanılarak

$$s_{ki} = - \frac{\frac{3}{4} \mu_p | (V_{GS3} - V_{TP}) |}{L^2} = \frac{3}{4} \frac{250 \cdot 2,8}{(6 \cdot 10^{-4})^2} = 14,58 \cdot 10^8 \text{ [radyan/s]}$$

akım aynasından ileri gelen sıfır

$$s_o = 2 s_{ki} = 29,16 \cdot 10^8 \text{ [radyan/s]}$$

ve yükten ( $T_6$  nın girişinden) ileri gelen kutup da  $r_y = (r_{o1} // r_{o4})$  olmak üzere

$$s_{ky} = -\frac{1}{C_6 \cdot r_y} = -\frac{1}{0,288 \cdot 10^{-12} \cdot 84,66 \cdot 10^3} = 0,42 \cdot 10^8 \text{ [radyan/s]}$$

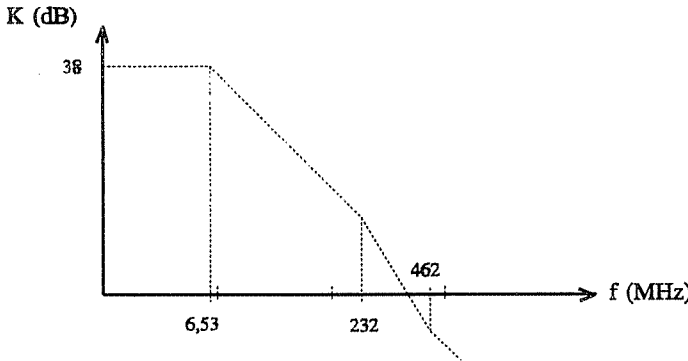
bulunur. Devrenin alçak frekanslar bölgesindeki kazancı ise (5.33) bağıntısı  $s=0$  için düzenlenerek hesaplanabilir:

$$K_o = \frac{g_{mi}}{2 C_y} \frac{(-s_o)}{(-s_{ki})(-s_{ky})} = g_{mi} r_y = 9,39 \cdot 10^{-4} \cdot 84,66 \cdot 10^3 = 79,5$$

Kazancın sıfırına ve kutuplarına karşı düşen köşe frekansları  $f = |s|/2\pi$  olarak hesaplandığında

$$f_{ki} = \frac{|s_{ki}|}{2\pi} = 232 \text{ MHz}, f_o = \frac{|s_o|}{2\pi} = 462 \text{ MHz}, f_{ky} = \frac{|s_{ky}|}{2\pi} = 6,53 \text{ MHz}$$

çıkar. Görüldüğü gibi bir sonraki katın giriş kapasitesi olan yükten ileri gelen köşe frekansı, akım aynasından ileri gelen sıfır ve kutup köşe frekanslarına göre çok küçüktür. Bu nedenle frekans eğrisi tek kutuplu bir kazanç fonksiyonunkine benzer şekilde  $f_{ky}$  baskın köşe frekansından sonra 20 dB/dekad eğimle düşen bir frekans eğrisi olacaktır (Şekil-5.33).



Şekil-5.33. CMOS diferansiyel kuvvetlendiricinin frekans karakteristiğinin köşe frekansları ve asimptotları.

### 5.5. Kuvvetlendiricilerin Kare Dalgaya Cevabı

Buraya kadar kuvvetlendiricilerin sinus biçimi giriş işaretlerine cevabı incelendi ve çeşitli frekansların çıkışa, genlik ve faz bakımından farklı farklı ulaşacağı görüldü. Sinüzoidal olmayan, herhangi bir dalga şekline sahip bir işaretin **Fourier bileşenleri** ile, yani çok sayıda sinüzoidal bileşenin toplamı olarak ifade edilebileceği düşünülürse, böyle bir işarete karşı çıkışta elde edilecek dalga şekli, giriş işaretinin sinüzoidal bileşenlerinin genlik ve faz bakımından çıkışa nasıl ulaşacakları bulunup toplamları alınarak elde edilebilir. Sinüzoidal olmayan tipik dalga şekillerinde biri, **kare dalgadır**. Uygulamada sık sık karşılaşılan kare dalga biçimi giriş işaretleri için bir kuvvetlendiricinin çıkışında elde edilecek işaretin dalga şeklinin bulunması yararlıdır. Ayrıca bu bilgi ile, kuvvetlendiricinin sinüzoidal giriş işaretlerine vereceği cevap arasında da ilginç ve uygulamada yararlanılabilecek bir ilişkinin olduğu görülecektir.

İdeal bir kare dalga, periyodik olarak art arda gelen pozitif ve negatif ideal basamak biçimi işaretlerin toplamı olarak düşünülebilir. Tipik kuvvetlendiricilerin yüksek frekanslardaki davranışının incelenmesinde yararlanılan Şekil-5.34 deki hücre için  $s$  domeninde kazanç bağıntısı bilindiği gibi,  $s_k = -1/RC$  olmak üzere

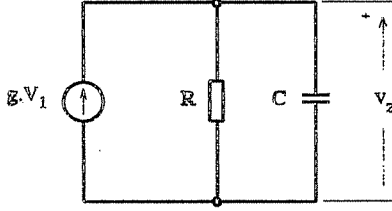
$$K = \frac{V_o}{V_i} = K_o (-s_k) \frac{1}{(s - s_k)}$$

dır. Kuvvetlendiricinin girişine uygulanan  $V$  (volt) genlikli ideal basamak biçiminde bir giriş işaretinin  $s$  domenindeki ifadesi  $V_1(s) = V/s$  olduğundan,  $V_2(s)$  çıkış işareti

$$V_2(s) = V_1(s) \cdot K = V K_o (-s_k) \frac{1}{s(s - s_k)}$$

dır. **Ters Laplace dönüşümü** ile  $t$  domenine geçilirse çıkış geriliminin zamana bağlı olarak değişimi





Şekil-5.34. Basamak biçiminde bir giriş gerilimine verilen cevabın hesaplanmasında yararlanılan birim hücre.

$$v_2(t) = VK_o (1 - e^{-t/RC}) = VK_o (1 - e^{-t/\tau}) \quad (5.34)$$

bulunur.  $v_2$  nin değişimi Şekil-5.35 de gösterilmiştir. Görüldüğü gibi giriş gerilimi ideal basamak biçiminde, yani sıfır yükselme süresi ile değiştiği halde çıkış gerilimi son değerine belirli bir süre sonra ulaşmaktadır. Bu süreyi  $RC$  çarpımının, yani devrenin  $\tau$  zaman sabitinin belirlediği bağıntıdan açıkça görülmektedir. Bu değişim pratikte, ölçülmesi kolay bir büyüklük olan yükselme süresi (rise time) ile karakterize edilir. Yükselme süresi yumuşak basamak biçiminde değişen bir işaretin son değerinin %10 undan %90 ına çıkması için geçen süre olarak tanımlanır ve genellikle  $t_r$  ile gösterilir<sup>12</sup>. Çıkış geriliminin, incelenen devre için  $VK_o$  olan son değerinin % 10 una ulaşması için geçecek olan  $t_1$  süresi ile % 90 ına ulaşması için geçecek olan  $t_2$  süresi

$$0,1 \cdot VK_o = VK_o (1 - e^{-t_1/\tau})$$

$$0,9 \cdot VK_o = VK_o (1 - e^{-t_2/\tau})$$

bağıntularından

<sup>12</sup> Düşme yönündeki değişimde işaretin son değerinin % 90 ından % 10 una düştüğü süreye de düşme süresi (fall time) denir ve  $\tau_f$  ile gösterilir.

$$t_1 = 0,105 \cdot \tau , \quad t_2 = 2,302 \cdot \tau$$

ve yükselme süresi

$$t_r = t_2 - t_1 = 2,197 \cdot \tau \approx 2,2 \cdot \tau = 2,2 \cdot RC \quad (5.35)$$

bulunur.

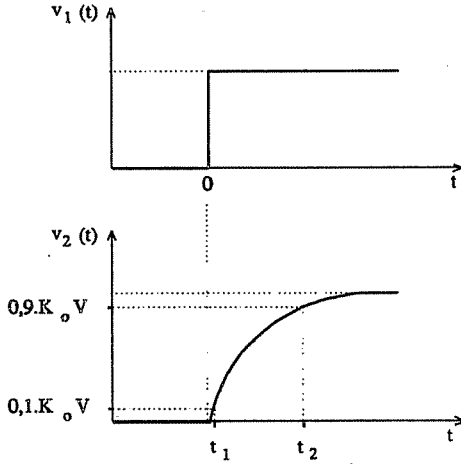
(5.35) bağıntısı, kolay ölçülebilen bir büyüklük olan yükselme süresi yardımı ile devrenin  $\tau=RC$  zaman sabitinin bulunması olanağını verir. Ayrıca devrenin kutbunun  $s_k=-1/RC$  olduğu göz önünde bulundurulursa, yükselme süresi ile  $f_2=|s_k|$  üst kesim frekansı arasında

$$t_r = \frac{0,35}{f_2} , \quad f_2 = \frac{0,35}{t_r} \quad (5.36)$$

bağıntılarının bulunduğu, dolayısı ile yükselme süresi ölçüldüğünde kuvvetlendiricinin üst kesim frekansının, üst kesim frekansı biliniyorsa yükselme süresinin kolayca hesaplanabileceği görülür. Çok katlı bir kuvvetlendiricide bir kutbun baskın kutup olması halinde (5.36) bağıntısının aynen kullanılabilmesi açıktır. Bu bağıntının, kutupları çakışık çok katlı kuvvetlendiricilerde de genellikle razı olunabilecek mertebede bir hata ile geçerli olduğu gösterilebilir. Art arda bağlanan katların üst kesim frekanslarının ve dolayısı ile yükselme sürelerinin farklı olması halinde toplam devrenin yükselme süresinin hesaplanmasında yararlanılabilecek bir amprik bağıntı da

$$t_r = 1,1 \sqrt{t_{r1}^2 + t_{r2}^2 + \dots}$$

dir. Bu bağıntıdan, önemli bir pratik uygulama olarak, yükselme süresi  $t_{r2}$  olan (ve bilinmeyen) bir kuvvetlendiricinin girişine yükselme süresi  $t_{r1}$  olan **ideal olmayan** bir kare dalga uygulandığında, yükselme süresi  $t_{r3}$  olan bir osiloskoptan okunan  $t_r$  toplam yükselme süresinden yararlanılarak  $t_{r2}$  nin hesaplanmasında da yararlanır.



Şekil-5.35. Şekil-5.34 deki birim hücrede basamak biçimi bir giriş gerilimi için çıkış geriliminin zamana bağlı olarak geçişimi.

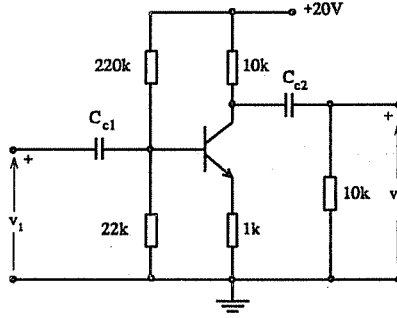
## PROBLEMLER

Şekildeki kuvvetlendiricide  $C_{c1}=0,33 \mu\text{F}$ ,  $C_{c2}=0,1 \mu\text{F}$  dir. Tranzistorun çalışma noktasındaki küçük işaret parametreleri  $\beta_F=200$ ,  $r_{ie}=4 \text{ k ohm}$ ,  $r_{oe}=25 \text{ k ohm}$  olarak verilmiştir.

- Orta frekanslar bölgesi için  $v_2/v_1$  gerilim kazancını hesaplayın.
- Kazancın modülünün frekansla değişimini, devredeki bağlama kondansatörlerinden ileri gelen kutuplar ve değişimin asimptotlarından yararlanarak yaklaşık olarak çizin.
- Devrenin giriş empedansının alçak ve orta frekanslar bölgesi içinde değişimini inceleyin.

- d) Devrenin, iç direnci 10 k ohm olan bir  $v_g$  gerilim kaynağı ile sürülmesi hali için  $|v_2/v_g|$  nin frekansla değişimini inceleyin. Sonucu (b) de bulduğunuz sonuçla karşılaştırın ve yorumlayın.

e)  $R_y$  direncinin değerinin 2 k ohm olması hali için  $|v_2/v_1|$  in frekansla değişimini inceleyin. Sonucu (b) de bulduğunuz sonuçla karşılaştırın ve yorumlayın.



2.- Şekil-4.2 de verilmiş olan güç kuvvetlendiricisinde giriş katını  $V_{CC}/2=12$  V da kutuplamak amacı ile kullanılan gerilim bölücüsündeki dirençlerin değeri  $R=100$  k ohm, giriş katının toplam sükûnet akımı  $I_T=100$   $\mu$ A ve devrenin değişken işaret kazancını belirleyen dirençlerin değeri  $R_1=1$  k ohm,  $R_2=15$  k ohm dur.

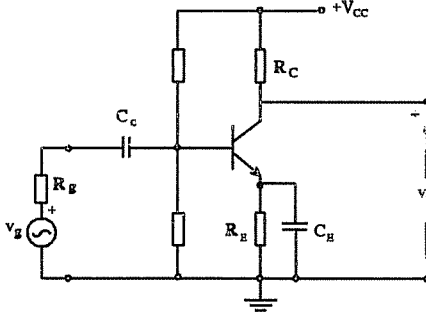
a) Kondansatörlerin kısa devre sayılabildiği orta frekanslar bölgesinde çıkış işaretinin tepe değerinin 11 V olabilmesi için girişe uygulanacak işaretin tepe değeri ne olmalıdır?

b) Kuvvetlendiricinin alt kesim frekansının 20 Hz ve kazancın alçak frekanslara doğru düşme eğiminin 40 dB/dekad olması için girişteki ve çıkıştaki bağlama kondansatörlerinin değeri ne olmalıdır? ( $R_1$  direncine seri bağlanmış olan kondansatörünün -şimdilik- çok büyük değerli olduğunu kabul edin.)

c)  $R_f$  e seri bağlı kondansatörün, alt kesim frekansının 1 dekad aşağısından başlayarak kısa devre sayılabilmesi için değeri ne olmalıdır?

3.- a) Aşağıdaki devrede kazancın frekansla değişimi üzerinde  $C_c$  ve  $C_E$  nin ortak etkisini veren bağıntıyı çıkartın (baz bölücüsü dirençlerinin çok büyük değerli oldukları kabul edilebilir) .

b)  $C_c$  den gelen kutupla  $C_E$  den gelen kutbun çakıştırılmasının mümkün olup olmadığını inceleyin.

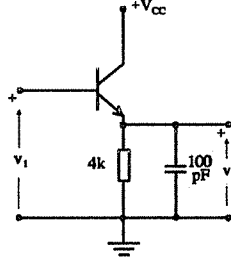


4.- Prensiş şeması şekilde verilmiş olan kuvvetlendiricide tranzistorun çalışma noktasında  $I_C=2,5$  mA,  $f_T=40$  MHz,  $r_{bb'}=50$  ohm,  $C_{cb'}=5$  pF dir.

a) Giriş admitansının gerçel ve sanal kısımlarının frekansla değişimini inceleyin ve sonucu yorumlayın.

b) Gerilim kazancının modülünün frekansla değişimini inceleyin.

5.- Emetör direncini köprüleyen kondansatörden, kuvvetlendiricinin kazancında yüksek frekanslarda meydana gelen düşmeyi karşılamak için de yararlanılabilir. Şekildeki devredeki tranzistorun çalışma noktasındaki önemli büyüklükleri  $I_C=2,5$  mA,  $f_T=100$  MHz,  $r_{bb'}=50$  ohm ve  $C_{cb'}=0$  dir. Tranzistorun çıkış direnci ve baz bölücü dirençleri ihmal edilebilecek kadar büyüktür.



a) Devrenin çalışma mantığını düşünün ve açıklayın.

b)  $C_E=0$  için gerilim kazancının modülünün ve açısının frekansla değişimini hesaplayın ve çizin.

c) Üst kesim frekansının olabildiğince yüksek ve frekans eğrisinin düzgün olması için en uygun  $C_E$  değerini hesaplayın.

6.- a) Şekil-3.10 daki işlemsel kuvvetlendiricinin kazancının modülünün ve açısının frekansla değişimini Sf-286 daki örnekte kullanılmış olan parametre değerlerini kullanarak SPICE yardımı ile çıkartın.

b) Devrenin girişine, çıkışta kırılma olmayacak kadar küçük genlikli bir basamak gerilim (yahut uygun frekansta bir kare dalga) uygulandığında elde edilecek olan çıkış geriliminin zamanla değişimini SPICE yardımı ile çıkartın.

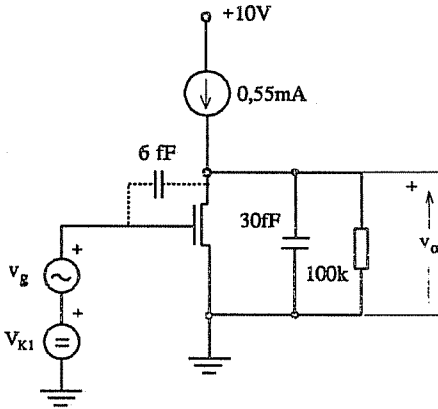
7.- Tranzistorlar için Problem-6 da kullandığımız parametreleri kullanarak Şekil-3.14 daki OTA nın geçiş iletkenliğinin modülünün ve açısının frekansla değişimini SPICE yardımı ile çıkartın.

8.-a) Şekildeki devrede MOS tranzistorün  $V_{DS}$  geriliminin 5 V olması için  $V_K$  giriş kutuplama geriliminin değeri ne olmalıdır?

b) Devrenin  $v_o/v_g$  gerilim kazancının modülünün frekansla değişimini veren bağıntıyı Miller dönüşümünden yararlanarak çıkartın. Değişimi bir defa da SPICE ile çıkartarak sonuçları karşılaştırın.

c) Devrenin giriş admitansının iletkenlik ve kapasite bileşenlerinin frekansla değişimini veren bağıntıları çıkartın. Bu bağıntılardan yararlanarak çizeceğiniz değişim eğrilerinin SPICE yardımı ile çıkartacağınız eğrilerle karşılaştırın.

d) Girişteki işaret kaynağının iç direncinin 100 k ohm olması halinde kaynaktan çıkışa gerilim kazancının frekansla değişimini SPICE yardımı ile çıkartın. Sonucu yorumlayın.



$$V_T=1V$$

$$KP=70 \cdot 10^{-6} \text{ A/V}^2$$

$$W/L=14$$

$$\lambda=0,02 \text{ V}^{-1}$$

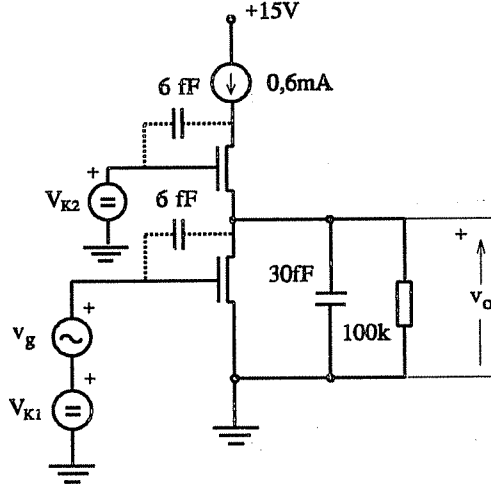
9.- Prob. 8 deki kuvvetlendirici yerine şekildeki kaskod devre kullanılacaktır. Transistörlerin parametreleri Prob.8 dekinin aynıdır.

a) Her iki transistorda  $V_{DS}=5V$  olması için  $V_{K1}$  ve  $V_{K2}$  kutuplama gerilimlerinin değeri ne olmalıdır?

b) Devrenin gerilim kazancının modülünün frekansla değişimini SPICE yardımı ile çıkartın.

c) Devrenin giriş admitansının iletkenlik ve kapasite bileşenlerinin frekansla değişiminin SPICE yardımı ile çıkartın.

d) Giriş işaret kaynağının iç direncinin 100 k ohm olması halinde kaynak geriliminden çıkışa gerilim kazancının frekansla değişimini çıkartın. Sonuucu youmlayın ve Prob. 8 de elde ettiğiniz sonuçlarla karşılaştırın.



10- Bir kuvvetlendiricinin üst kesim frekansının, yükselme süresinden yararlanılarak ölçülmesi isteniyor. Bu amaçla girişe, yükselme süresi 2 ns olan bir basamak (kare dalga) işaret kaynağı ile, çıkışta kırılmaya yol açmayacak kadarküçük genlikli bir işaret uygulanıyor. Bu durumda osiloskop ekranında gözlemlenen değişimin yükselme süresi 10 ns ölçülüyor. Kuvvetlendiricinin yükselme süresinin ve üst kesim frekansının değeri nedir?



## 6. KUVVETLENDİRİCİLERDE GERİBESLEME

### 6.1. Giriş

Buraya kadar yapılan incelemelerde bir kuvvetlendiricinin girişine bir işaret kaynağının verdiği akım veya gerilim uygulandığında çıkışından, buna bağımlı (ideal halde bununla orantılı) bir işaretin alındığını gördük. Bazı durumlarda kuvvetlendiricinin girişine, işaret kaynağının verdiği işaret ve çıkış işareti ile orantılı bir bileşen **birlikte** uygulanır. Bu şekilde gerçekleştirilen **geribeslemeli** bir kuvvetlendiricinin özelliklerinde çeşitli ve önemli değişiklikler meydana gelir. Çıkıştan girişe getirilen bileşen (geribesleme işareti) kaynağın verdiği işaretle zıt fazda ise, yani geribesleme işareti kuvvetlendiricinin girişine gelen işareti küçültüyorsa ve bunun sonucu olarak geribeslemeli haldeki kazanç geribesleme uygulanmamışkenki kazançdan küçük oluyorsa buna **negatif geribesleme** denir. Tersine, geribesleme işareti kuvvetlendiricinin girişine gelen işareti büyütecek yönde yani onunla aynı fazda ise, ve bunun sonucu olarak geribesleme kazancı büyütüyorsa buna da **pozitif geribesleme** adı verilir.

Geribeslemenin, kuvvetlendiricilerin çeşitli özellikleri üzerindeki etkileri **negatif geribeslemede genellikle olumlu** (iyileştirici) yönde, **pozitif geribeslemede ise olumsuz** yöndedir. Bu nedenle elektronik devrelerinde

negatif geribeslemeden çok geniş ölçüde yararlanılır ve "geribesleme" denildiğinde "negatif geribesleme" anlaşılır. Pozitif geribeslemeye ise ancak bazı özel uygulamalar için başvurulur<sup>1</sup>.

Negatif geribesleme uygulanmış bir kuvvetlendiricide kuvvetlendiricinin (yahut geribesleme devresinin) girişinden çıkışına faz farkının frekansa bağlı olarak değişmesinin bir sonucu olarak, geribesleme orta frekanslar bölgesinde negatif olduğu halde frekans bandının uçlarında pozitif döner. İlerde ayrıca incelenecek olan bu olasılığın, geribeslemeli kuvvetlendiricilerin tasarımında önemle göz önünde bulundurulması gereği açıktır.

Şekil-6.1 de geribeslemeli bir kuvvetlendiricinin genel blok şeması verilmiştir. Bir kazanç bloku ve bir geribesleme blokundan oluşan devrede kazanç blokunun girişine gelen  $a_1'$  işareti, kaynağın verdiği  $a_1$  işareti ile  $a_f$  geribesleme işaretinin farkı olarak tanımlanmıştır<sup>2</sup>. Kaynak, geribesleme ve çıkış işaretlerinin herbiri akım veya gerilim olabilir.  $a_f$  geribesleme işareti,  $a_1$  işareti ile aynı fazda veya zıt fazda olabilir ve bu, yukarıda değinildiği ve ilerde de görüleceği gibi geribeslemenin kuvvetlendiricinin çeşitli özellikleri üzerindeki etkisinin yönünü belirler.

Giriş işaretinin akım olması halinde kaynağın verdiği akımla geribesleme akımının toplanması genellikle kuvvetlendiricinin giriş ucunda, bir düğüm oluşturularak sağlanır. Giriş işaretinin gerilim olması halinde ise kaynak gerilimi ile geribesleme geriliminin seri bağlanarak kuvvetlendiricinin girişine uygulanması gerekir. Kuvvetlendiricinin giriş katının bir fark kuvvetlendiricisi olması halinde kaynak geriliminin bir girişe, geribesleme geriliminin öbür girişe bağlanması olanağı vardır (Şekil-6.2).

---

<sup>1</sup> Pozitif geribeslemeden yararlanılarak gerçekleştirilen önemli bir devre türü periyodik işaret üreticileri (osilatörler) dir.

<sup>2</sup> Bazı kaynaklarda  $a_1'$ , kaynak işareti ile geribesleme işaretinin toplamı olarak tanımlanır. Bu durumda ilerde çıkartılacak olan bağıntılarda  $(1+\beta K)$  yerine  $(1-\beta K)$  gelir.

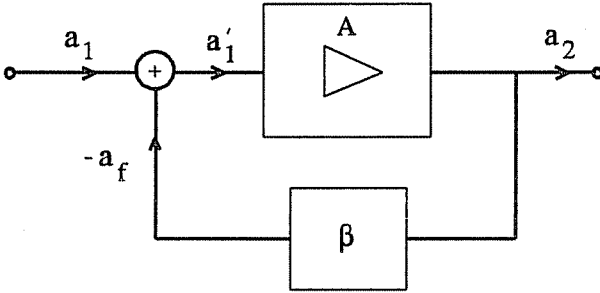
Şekil-6.1 deki kuvvetlendirici blokun kazanç fonksiyonu (yahut transfer fonksiyonu)  $A=a_2/a_1'$  dır. Bu kazanç **geribeslemesiz kazanç** da denir.

Geribesleme yolu **genellikle** lineer pasif elemanlardan oluşturulmuş bir devredir ve transfer fonksiyonu  $\beta=a_f/a_2$  ile gösterilmiştir. Bu bilgilerle

$$\begin{aligned} a_1' &= a_1 - a_f, & a_f &= \beta a_2 \\ a_2 &= A a_1', & a_f &= a_1' \beta A \\ a_1' &= a_1 - a_1' \beta A \\ a_1' &= \frac{a_1}{(1 + \beta A)} \end{aligned} \quad (6.1)$$

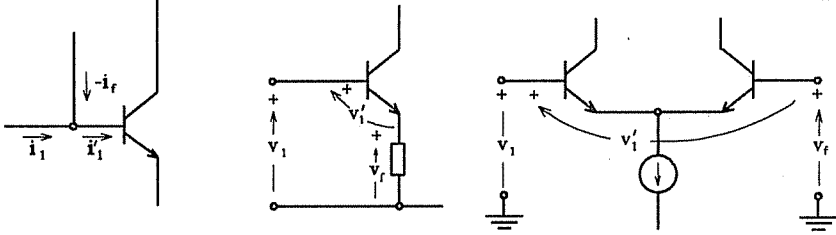
yazılabilir. Buradan,  $A_f=a_2/a_1$  olarak tanımlanan **geribeslemeli kuvvetlendiricinin kazanç fonksiyonu**

$$A_f = \frac{A}{(1 + \beta A)} \quad (6.2)$$



Şekil-6.1. Geribeslemeli kuvvetlendiricinin genel blok şeması

bulunur. Bağlıtındaki  $(\beta A)$  büyüklüğüne **çevrim kazancı** ve  $(1+\beta A)$  ya **geribesleme katsayısı** adı verilir.



Şekil-6.2. Kaynak işareti ile geribesleme işaretinin farkının elde edilmesine ilişkin tipik örnekler.

(6.2) bağıntısı geribeslemeli devre ile ilgili önemli bilgiler içerir:

- $(1+\beta A)=1$  ise geribeslemeli kazanç geribeslemesiz kazançla eşittir; yani devrede geribesleme yoktur.
- $|(1+\beta A)|>1$  ise geribeslemeli kazanç geribeslemesiz haldeki kazançtan küçüktür; yani geribesleme **negatiftir**.
- $|(1+\beta A)|<1$  ise geribeslemeli kazanç geribeslemesiz haldeki kazançtan büyüktür; yani geribesleme **pozitiftir**.
- $(1+\beta A)=0$  yani  $\beta A=-1=|1| \Delta\pi$  durumunda ise  $A_f=\infty$  olur.  $A_f=a_2/a_1$  in sonsuz büyük olması,  $a_1=0$  olsa bile  $a_2$  çıkış işaretinin var olacağı anlamına gelir. Yani devre, bu koşulun sağlandığı frekansda, **girişine işaret uygulanmadığı halde bir çıkış işareti verir (osilasyon yapar)**.

Geribeslemesiz haldeki kazancı çok büyük olan bir devreye,  $(1+\beta A)\gg 1$  olacak şekilde negatif geribesleme uygulanması halinde (6.1) gereğince  $a'_1 \rightarrow 0$  olur. Bu durum devrenin, geribesleme yolundan gelen işareti

kaynak işareti ile **denkleştirilmesi** olarak yorumlanabilir. Ayrıca, geribesleme oranı yüksek olan bir devrede geribeslemeli kazancı veren (6.2) bağıntısı  $A_f \approx 1/\beta$  olarak basitleştirilebilir. Bu ise geribeslemeli kazancın, kuvvetlendirici blokun kazancının özelliklerinden (örneğin duyarlılığından, eğriselliğinden, ...) bağımsız olması, yalnızca pasif elemanlardan oluşan geribesleme devresinin özellikleri tarafından belirlenmesi demektir. Kuvvetlendirici blok olarak yüksek kazançlı bir işlemsel kuvvetlendirici kullanılması halinde durum genellikle böyledir.

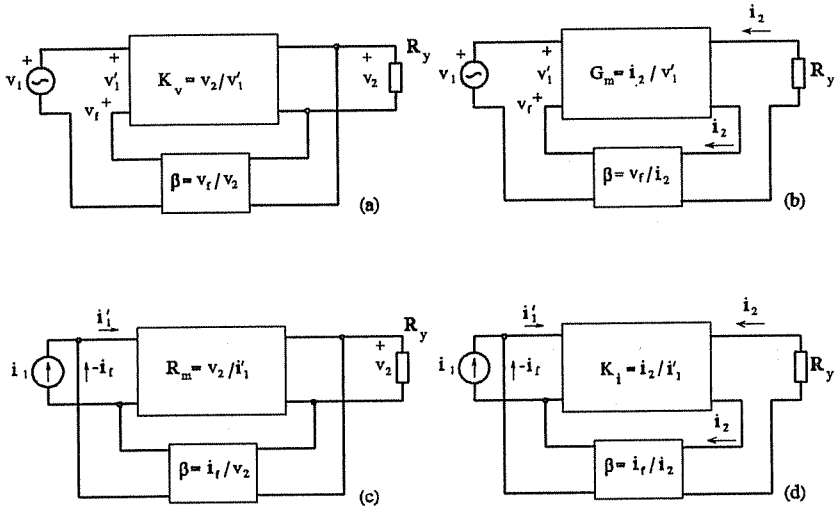
## 6.2. Geribesleme Tipleri

Bir kuvvetlendiriciye geribesleme uygulanması ile ilgili olanaklar incelendiğinde temelde birbirinden farklı dört devre yapısının mümkün olduğu görülür. Bu yapılardan herbirinin kuvvetlendiricinin çeşitli özellikleri üzerindeki etkileri de farklıdır. Bu nedenle geribeslemeli kuvvetlendiriciler konusundaki incelemeleri bu dört temel yapı üzerinde yürütmek ve bu yapılardan herbirinin kuvvetlendiricinin hangi özellikleri üzerinde ne şekilde etkili olduğunu anlamak, özellikle **tasarımda** yararlanılabilecek bilgilerin elde edilmesi bakımından yararlıdır. Bazı basitleştirici yaklaşımlar yapılarak elde edilen bu bilgilerden, verilen bir devrenin **kavranmasında** ve **analizinde** de yararlanılabilir. Alternatif bir yol, geribeslemeli devrenin analizini doğrudan doğruya **SPICE** ile yapmak ve elde edilen sonuçları **yorumlayarak** devrenin davranışını kavramaya çalışmaktır.

Bir kuvvetlendiricide geribesleme giriş gerilimini değiştiriyorsa buna **seri geribesleme**, giriş akımını değiştiriyorsa **paralel geribesleme** denir<sup>3</sup>. Ayrıca, giriş gerilimini veya akımını değiştiren geribesleme bileşeni çıkış gerilimi ile orantılı ise buna **gerilimden geribesleme** çıkış akımı ile orantılı ise **akımdan geribesleme** adı verilir. Bu duruma göre birbirinden farklı dört geribeslemeli devre yapısı vardır (Şekil-6.3):

---

<sup>3</sup> Bazı kaynaklarda seri geribesleme yerine "**gerilim geribeslemesi**" ve paralel geribesleme yerine "**akım geribeslemesi**" terimleri kullanılmaktadır.



Şekil-6.3. Geribesleme tipleri: (a) gerilimden seri, (b) akımdan seri, (c) gerilimden paralel, (d) akımdan paralel geribesleme.

1. **Gerilimden seri geribesleme.** Blok şeması Şekil-6.3(a) da verilmiş olan bu geribeslemeli devre türünde kuvvetlendirici blok bir gerilim kuvvetlendiricisi ve geribesleme işareti, çıkış gerilimi ile orantılı bir gerilimdir. Devrenin, (6.2) bağıntısı gereğince geribeslemeden **doğrudan etkilenen** özelliği  $K_v$  gerilim kazancıdır.

2. **Akımdan seri geribesleme.** Blok şeması Şekil-6.3(b) de verilmiş olan bu geribeslemeli devre türünde kuvvetlendirici blok bir geçiş iletkenliği kuvvetlendiricisi (OTA) yapısındadır ve geribesleme işareti, çıkış akımı ile orantılı bir gerilimdir. Bu durumda geribeslemeden **doğrudan etkilenen** devre özelliği  $G_m$  geçiş iletkenliğidir.

3. **Gerilimden paralel geribesleme.** Blok şeması Şekil-6.3(c) de verilmiş olan bu geribeslemeli devre türünde kuvvetlendirici blok bir geçiş direnci kuvvetlendiricisi (Norton kuvvetlendiricisi) yapısındadır ve

geribesleme işareti, çıkış gerilimi ile orantılı bir akımdır. Geribeslemeden **doğrudan etkilenen** devre özelliği  $R_m$  geçiş direncidir.

4. **Akımdan paralel geribesleme.** Blok şeması Şekil-6.2(d) de verilmiş olan bu geribeslemeli devre türünde kuvvetlendirici blok bir akım kuvvetlendiricisi yapısındadır ve geribesleme işareti, çıkış akımı ile orantılı bir akımdır. Bu durumda da geribeslemeden **doğrudan etkilenen** devre özelliği  $K_i$  akım kazancıdır.

Görüldüğü gibi yukarda incelenen geribesleme türlerinden herbiri bir başka kazanç fonksiyonunu ( $K_v$ ,  $G_m$ ,  $R_m$  veya  $K_i$ ) **doğrudan ve  $(1+\beta A)$  oranında** etkilemektedir. Ancak geribeslemenin, devrenin doğrudan etkilenmeyen kazanç fonksiyonlarını da etkileyeceği ve bunların yeni değerlerinin devrenin giriş veya yük dirençlerinden yararlanılarak kolayca hesaplanabileceği görülebilir. Örneğin Şekil-6.3(b) deki devrede gerilim kazancının geribesleme uygulanmamışkenki değeri

$$K_v = \frac{v_2}{v_1'} = \frac{-i_2 R_y}{v_1'} = -G_m R_y$$

dir. Geribeslemeli devrenin gerilim kazancı

$$K_{vf} = \frac{v_2}{v_1} = \frac{-i_2 R_y}{v_1} = -G_{mf} R_y \quad \text{ve} \quad G_{mf} = \frac{G_m}{(1 + \beta G_m)}$$

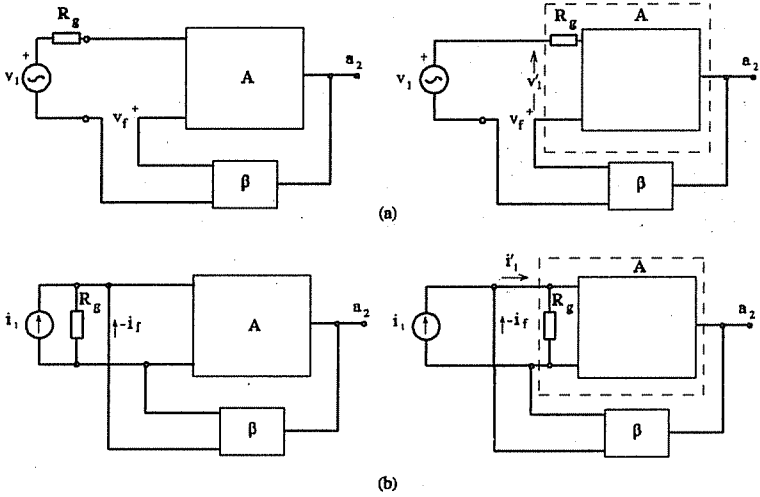
olduğundan,

$$K_{vf} = -R_y \frac{G_m}{(1 + \beta G_m)} = \frac{K_v}{(1 + \beta G_m)}$$

bulunur.

Şekil-6.3 de verilen blok şemalardan yararlanılarak yapılmış olan incelemelerde devreye işaret veren akım ve gerilim kaynaklarının "ideal" oldukları varsayıldı. Oysa gerçekte bir gerilim kaynağının küçük ama sıfır

olmayan bir seri iç direnci ve bir akım kaynağının büyük ama sonsuz olmayan bir paralel iç direnci vardır. İşaret kaynaklarının ideal kabul edilmesi koşulu altında çıkartılmış olan bağıntılardan ideal olmayan kaynaklar kullanılması halinde de yararlanılabilmesi için basit bir yol, Şekil-6.4(a) ve (b) de görüldüğü gibi  $R_g$  kaynak iç dirençlerini kuvvetlendirici blok bünyesine **ötelemektir**. Bu durumda  $v_1$ ' ve  $i_1$ ' geribeslemeli işaretlerinin, kesikli çizgilerle belirtilmiş olan "yeni" kuvvetlendirici bloğun girişindeki işaretler olması gereği açıktır.

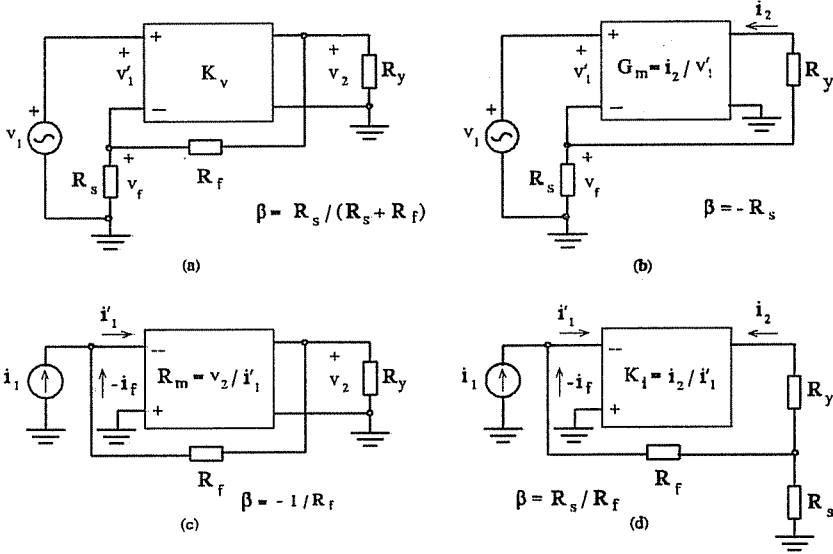


Şekil-6.4 İdeal olmayan (a) gerilim kaynağı ile, (b) akım kaynağı ile sürülen geribeslemeli kuvvetlendiricilerde kaynak iç direncinin ötelenmesi.

Bir kuvvetlendiricide **geribeslemenin negatif olması için** geribesleme işaretinin, kazanç bloğunun girişine gelen işareti **küçültecek yönde** olması gerektiğini biliyoruz. Bu nedenle kaynak işaretinin geribesleme işareti ile birleştirilmesinde dikkatli olunması gerekir. Kazanç bloğunun kazancının işaretinin negatif veya pozitif olması (orta frekanslar bölgesinde girişten çıkışa faz dönmesinin  $180^\circ$  veya  $0^\circ$  olması) durumun farklı olacağı ve açıktır. geribesleme işaretinin kaynak işareti ile birleştirilmesinde, bu koşulun sağlanması farklı yöntemler uygulamak gerekir. Girişi diferansiyel olmayan



kuvvetlendiricilere negatif geribesleme uygulanması ile ilgili bazı tipik örnekler **blok şema olarak** Şekil-6.5 de verilmiştir. Kuvvetlendiricinin giriş katının diferansiyel bir kuvvetlendirici olması, yani biri çıkış işareti

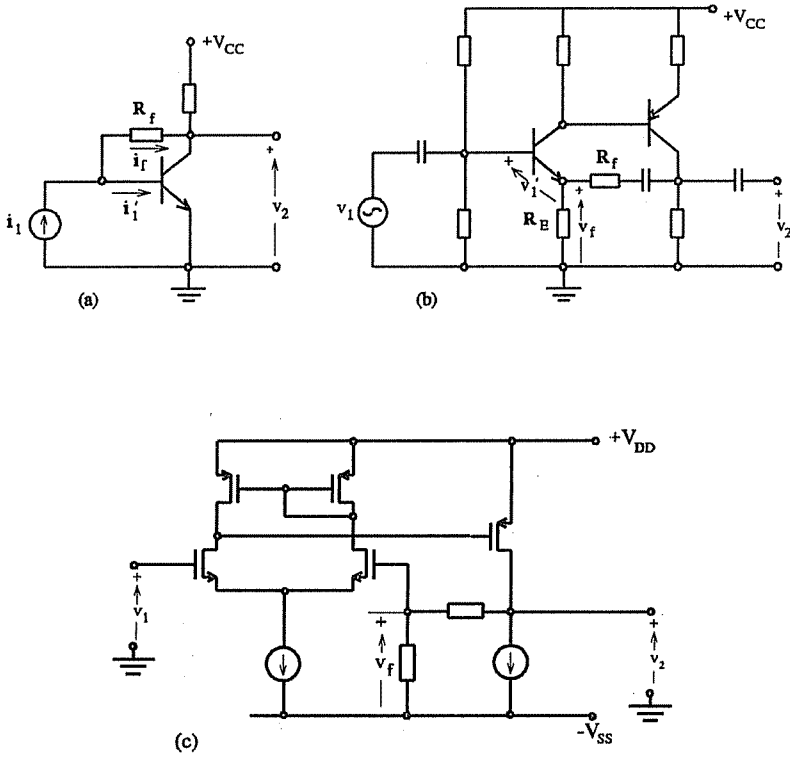


Şekil-6.5. (a) Gerilimden seri geribesleme, (b) akımdan seri geribesleme, (c) gerilimden paralel geribesleme, (d) akımdan paralel geribesleme uygulanması ile ilgili tipik örnekler.

ile aynı fazda, diğeri çıkış işareti ile zıt fazda iki giriş ucunun bulunması, geribesleme uygulama kolaylığı bakımından büyük esneklik sağlar ve bu olanaktan yaygın biçimde yararlanır.

Şekil-6.6 da bazı tipik **negatif** geribeslemeli kuvvetlendiricilerin şemaları verilmiştir. Bir kuvvetlendiricide geribeslemenin **negatif olduğu** (veya olmadığı) devre üzerinde akıl yürütülerek görülebilir. Örneğin Şekil-6.6(a) daki gerilimden paralel geribeslemeli devrede kaynak akımında artma yönünde bir değişim meydana getirildiğinde çıkış gerilimi azalacağından,  $R_f$  direnci üzerinden akan akım artar ve bu da  $i_1$  akımını azalma yönünde değiştirir. Şekil-6.6(b) deki devre gerilimden seri geribeslemeli bir devredir. Girişteki  $v_1$  geriliminin -örneğin- artma yönünde değişmesi sonucunda bu iki

katlı kuvvetlendiricinin  $v_2$  çıkış gerilimi de artma yönünde değişeceğinden, bununla orantılı olan  $v_f$  geribesleme gerilimi de artar. Bunun sonucu olarak tranzistörün bazı ile emetörü arasındaki  $v_i$  gerilimi azalır. Şekil-6.6(c) deki devre de gerilimden seri geribeslemeli bir devredir ve  $v_f$  geribesleme gerilimi, girişteki fark kuvvetlendiricisinin işaret giriş ucu ile zıt fazda olan öteki giriş ucuna uygulanmıştır.



Şekil-6.6. Tipik geribeslemeli kuvvetlendirici devre örnekleri.

### 6.3. Geribeslemenin, Kuvvetlendiricilerin Çeşitli Özellikleri Üzerindeki Etkileri

Negatif geribeslemenin kuvvetlendiricilerin çeşitli özellikleri üzerindeki olumlu etkileri aşağıda ana hatları ile incelenecektir. Bu incelemelerde olayın kavranmasını kolaylaştırmak amacı ile bazı basitleştirici kabuller yapılacaktır:

1.- Geribesleme devresinin  $\beta$  transfer fonksiyonunun frekansdan bağımsız olduğu, yani geribesleme devresinin sadece dirençlerden oluşmuş olduğu kabul edilecektir. Bu kabul uygulamada karşılaşılan pek çok durum için geçerlidir. Geribesleme devresinde kapasite, endüktans gibi reaktif elemanların yahut lineer olmayan elemanların bulunması halinde durumun ayrıca incelenmesi gereği açıktır.

2.- Geribesleme devresinin varlığının, devredeki kuvvetlendirici blokun  $A$  kazanç fonksiyonunu etkilemediği varsayılacaktır. Geribesleme devresinin, kuvvetlendirici blokun çıkışını yüklemesi nedeni ile  $A$  da meydana gelecek olan değişme ihmal edilemeyecek bir düzeyde ise,  $A$  olarak bu yükleme etkisi de hesaba katılarak bulunacak olan değer kullanılmalıdır.

#### 6.3.1. $A_f$ nin, $A$ nın Değişimlerine Karşı Duyarlılığı

Bir kuvvetlendiricinin yapısındaki elemanların parametreleri sıcaklık, besleme gerilimi, yaşlanma v.b. etkenlere bağlı olarak değişebilir ki bu da  $A$  nın değişmesine sebep olur. Ayrıca, aynı yapıya ve özelliklere sahip olmaları öngörülerek gerçekleştirilen kuvvetlendiricilerin özellikleri, eleman toleransları nedeni ile tamı tamına aynı olmaz. Kazancının herhangi bir  $x$  etkenine karşı yarı bağıl duyarlılığı  $(dA/A)/dx$  olan bir kuvvetlendiriciye geribesleme uygulanmış olması hali için geribeslemeli kazancın yarı bağıl duyarlılığı (6.2) bağıntısından yararlanılarak hesaplanırsa

$$\frac{dA_f/A_f}{dx} = \frac{1}{(1 + \beta A)} \frac{dA/A}{dx} \quad (6.3)$$

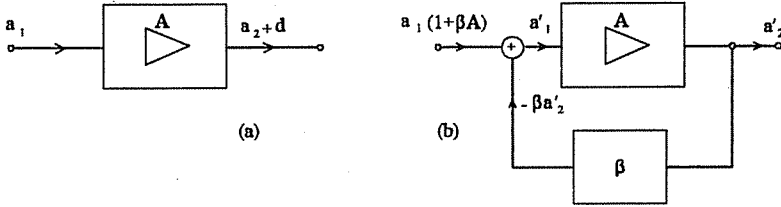
bulunur. Bu bağıntı duyarlığın geribesleme katsayısı oranında azalacağını gösterir. Örneğin belirli bir sıcaklık aralığında kazancı %10 oranında değişme gösteren bir kuvvetlendiriciye  $(1+\beta A)=100$  olacak şekilde negatif geribesleme uygulandığına aynı sıcaklık aralığı için kazançtaki değişim %0,1 e düşer. Bu durumda kazancın da 100 defa azalması bir sakınca gibi görünürse de duyarlıkta (ve ilerde görüleceği üzere birçok başka özellikte) ortaya çıkan iyileşmeler, kazancın azalması sakıncasını kat kat karşılar.

### 6.3.2. Geribeslemenin Eğrisellik Bozulması Üzerindeki Etkisi

İdeal lineer bir kuvvetlendiricide çıkış işareti giriş işareti ile orantılıdır. Ancak gerçekte, kuvvetlendiricinin yapısındaki yarıiletken elemanların çeşitli eğrisellikleri nedeni ile çıkış işaretinde girişe lineer bağımlı ana bileşenin yanısıra, eğrisellik nedeni ile ortaya çıkmış olan bir **eğrisellik bozulması** bileşeni de bulunur. Şekil-6.7(a) da  $d$  ile gösterilmiş olan bu bileşen, bilindiği gibi çıkış işaretinin genliğine de bağlıdır. Böyle bir kuvvetlendiriciye negatif geribesleme uygulandığında ortaya çıkan durumun geribeslemesiz haldeki ile **anlamlı** bir karşılaştırmasının yapılabilmesi için çıkış işareti genliğinin geribeslemesiz haldekine eşit hale getirilmesi, bunu sağlayabilmek için de kaynağın verdiği işaretin  $(1+\beta A)$  kat artırılması gerekir. Bu bilgilerle Şekil-6.7(b)den  $a'_2$  çıkış işareti hesaplanırsa

$$\begin{aligned} a'_2 &= a'_1 A + d, & a'_1 &= a_1 (1 + \beta A) - \beta a'_2 \\ a'_1 &= \frac{a'_2 - d}{A} \rightarrow a'_2 = a_1 A + \frac{d}{(1 + \beta A)} \end{aligned} \quad (6.4)$$

elde edilir. Görüldüğü gibi geribesleme, **aynı çıkış genliği için** çıkış işaretindeki **eğrisellik bozulması bileşenini**  $(1+\beta A)$  defa **azaltmaktadır**. Eğrisellikten kaynaklanan harmonik bozulmasının ve intermodülasyon



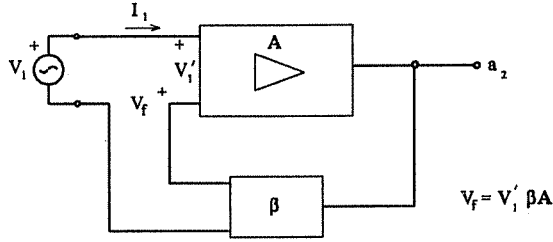
Şekil-6.7. (a) Geribeslemesiz kuvvetlendiricide, (a) aynı çıkış genliği için geribesleme uygulanmış kuvvetlendiricide çıkıştaki işaret ve bozulma bileşenleri.

bozulmasının çok önemli olduğu yüksek nitelikli ses frekansı kuvvetlendiricilerinde ve çok sayıda farklı frekanslarda bileşenin bir arada bulunduğu haberleşme sistemleri bünyesindeki kuvvetlendiriciler v.b. uygulamalarda negatif geribesleme özellikle bu nedenle çok yaygın olarak kullanılır.

### 6.3.3. Geribeslemenin Kuvvetlendiricinin Giriş Empedansı Üzerindeki Etkisi

Bir kuvvetlendiricinin önemli özelliklerinden biri olan giriş direnci (daha genel olarak giriş empedansı), uygulanan geribeslemenin türüne bağlı olarak geribeslemesiz haldekine göre daha büyük yahut daha küçük olur. Giriş empedansının **değişim yönünü** geribeslemenin türü, **ne kadar değişeceğini** ise geribesleme katsayısı belirler.

Şekil-6.8 de giriş büyüklüğü gerilim olan, seri geribesleme uygulanmış bir kuvvetlendiricinin blok şeması verilmiştir. Kazanç fonksiyonu  $A$  ile gösterilmiş olan kuvvetlendirici bloğun giriş empedansı,  $V_1'$  ve  $I_1$  fazör büyüklükler olmak üzere  $Z_1 = V_1' / I_1$ , geribesleme ile birlikte toplam devrenin giriş empedansı  $Z_{1f} = V_f / I_1$  dir.  $V_f$  geribesleme gerilimi,  $a_2$  çıkış büyüklüğü ister akım ister gerilim olsun,  $V_f = V_1' \cdot A \cdot \beta$  dır. Buradan,



Şekil-6.8. Seri geribeslemeli bir kuvvetlendiricinin giriş empedansının hesaplanmasında yararlanılan blok şema

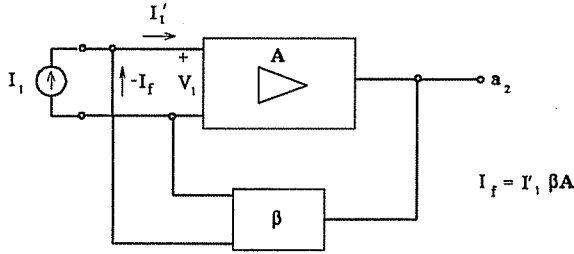
$$\begin{aligned}
 Z_{1f} &= \frac{V_1}{I_1} = \frac{V_1' + V_1' \beta A}{I_1} \\
 &= \frac{V_1'}{I_1} (1 + \beta A) \\
 Z_{1f} &= Z_1 (1 + \beta A)
 \end{aligned} \tag{6.5}$$

elde edilir. Uygulanan geribesleme negatif ise  $(1 + \beta A) > 1$  olacağından, **negatif seri geribesleme** uygulanmış bir kuvvetlendiricide **giriş empedansının  $(1 + \beta A)$  defa büyüyeceği** sonucuna varılır.

Bu sonuca devre üzerinde akıl yürütülerek de ulaşılabilir: Uygulanan geribesleme negatif olduğuna göre, geribesleme gerilimi kuvvetlendirici bloğun girişine gelen gerilimi azaltacak yödedir ve  $(1 + \beta A)$  defa azaltır. Geribeslemesiz devrede belirli bir  $V_1$  işaret gerilimi için girişten bir  $I_1$  akımı akıyorsa, geribeslemeli devrede girişten aynı akımın akıtılabilmesi için kaynağın verdiği gerilimin  $(1 + \beta A)$  defa artırılması gerekir ki bu, geribeslemeli devrenin giriş empedansının, geribeslemesiz haldekinin  $(1 + \beta A)$  katı olması demektir.

Elde edilen sonuç **devre tasarımı bakımından** çok yararlı bir **ip ucu** verir: Bir kuvvetlendiricinin giriş direncini büyütme için devreye seri geribesleme uygulamak gerekir.

Şekil-6.9 de blok şeması verilmiş olan paralel geribesleme uygulanmış bir kuvvetlendirici için yukardakine benzer yoldan durum incelendiğinde giriş empedansının  $(1+\beta A)$  defa **azalacağı** sonucuna varılır. Bu sonuç da devre tasarımı açısından, giriş empedansı küçük olan bir devre gerçekleştirmek gerektiğinde paralel geribeslemeden yararlanılması gerektiğini gösterir.



Şekil-6.9. Paralel geribesleme uygulanmış bir kuvvetlendiricide giriş empedansının bulunmasında yararlanılacak blok şema.

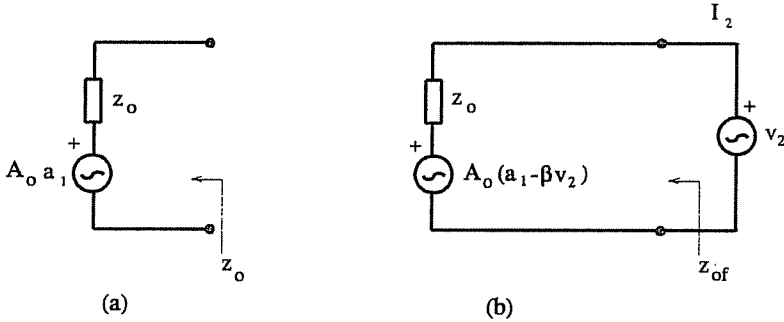
#### 6.3.4. Geribeslemenin Kuvvetlendiricinin Çıkış Empedansı Üzerindeki Etkisi

Bir kuvvetlendiricinin önemli özelliklerinden biri olan çıkış direnci (daha genel olarak çıkış empedansı) da uygulanan geribeslemenin türüne bağlı olarak geribeslemesiz haldekine göre daha büyük yahut daha küçük olur.

İki kapılı bir devrenin çıkış empedansının hesaplanması yahut ölçülmesi için, giriş işareti sıfır yapıldıktan sonra çıkışa bir gerilim (yahut akım) kaynağı bağlanması ve bunun doğuracağı çıkış ucu akımının (yahut geriliminin) bulunması gerekir<sup>4</sup>.

<sup>4</sup> Uygulanacak kaynağın verdiği işaretin genliği, kuvvetlendiricinin lineer çalışma bölgesi içinde kalması koşulunu sağlayacak düzeyde olmalıdır.

Şekil-6.10(a) çıkış büyüklüğü gerilim olan geribeslemesiz bir kuvvetlendiricinin çıkış uçlarından içeri bakıldığında görülen Thevenin eşdeğer devresi verilmiştir. Burada  $A_o$  kuvvetlendiricinin açık devre (yani çıkışında bir yük yok ikenki) gerilim kazancı,  $z_o$  ise devrenin çıkış empedansıdır. Geribesleme uygulanmış kuvvetlendiricide  $a_1=0$  yapıldıktan sonra çıkış uçları arasındaki gerilim bir  $V_2$  kaynağı uygulanarak belirlenirse, kuvvetlendirici blokun girişindeki gerilim  $a_1' = a_1 - \beta V_2 = -\beta V_2$  olacağından, eşdeğer devredeki bağımlı kaynağın alacağı değer  $-\beta V_2$  olur (Şekil-6.10(b)).



Şekil-6.10(a) Geribeslemesiz kuvvetlendiricide, (b) çıkış gerilimi ile orantılı geribesleme uygulanmış bir kuvvetlendiricide çıkış empedansının bulunması.

Bu durumda çıkış akımı

$$I_2 = \frac{V_2(1 + \beta A_o)}{z_o}$$

dır ve buradan çıkış empedansı

$$z_{of} = \frac{V_2}{I_2} = \frac{z_o}{(1 + \beta A_o)} \quad (6.6)$$

bulunur. Geribesleme negatif ise  $(1 + \beta A_o)$  pozitif ve 1'den büyük olacağından, çıkış empedansı geribeslemesiz haldekine göre  $(1 + \beta A_o)$  defa küçülür.



Negatif geribeslemenin çıkış büyüklüğü akım olan bir kuvvetlendiricinin çıkış direnci üzerindeki etkisi benzer yoldan incelenirse, geribeslemenin çıkış empedansını büyüttüğü sonucuna varılır.

Buraya kadar elde edilen sonuçlar devre tasarımı açısından, bir kuvvetlendiricinin giriş empedansının veya çıkış empedansının istenilen bir yönde değiştirilmesi; artırılması yahut azaltılması için uygulanması gereken geribesleme türü hakkında gerekli ipuçlarını verir:

Bir kuvvetlendiricinin

- Giriş empedansını büyötmek için seri geribesleme,
- Giriş empedansını küçölmek için paralel geribesleme,
- Çıkış empedansını büyötmek için akımdan geribesleme,
- Çıkış empedansını küçölmek için gerilimden geribesleme,

uygulanması gerekir.

### 6.3.5. Geribeslemenin Frekans Karakteristiğı Üzerindeki Etkileri

Geribeslemeli bir kuvvetlendiricinin frekans karakteristiğini; kazancının, giriş ve çıkış empedanslarının frekansa bağılı değışimlerini, devredeki kazanç bloku ve geribesleme devresi birlikte belirler:

$$A_f(\omega) = \frac{A(\omega)}{1 + \beta(\omega)A(\omega)}$$

Kazancının frekansa bağılı olarak değışiminin istenilen bir biçimde olması öngörölen süzgeç (filtre) devrelerinin yahut denkleştirici (egalizör) devrelerinin gerçekleştirilmesinde bu olanaktan geniş ölçüde yararlanılır. Bu

kapsamda **lineer aktif süzgeç devreleri**, geribeslemeli kuvvetlendiricilerin en önemli uygulama alanlarından biridir.

Ancak pek çok uygulamada kuvvetlendiricinin kazancının olabildiğince geniş bir frekans aralığında sabit kalması istenir. Bu durumda genellikle **geribesleme devresi sadece dirençlerden yararlanılarak** gerçekleştirilir. Aşağıda bu özel, ancak çok yaygın olarak kullanılan durumda geribeslemenin frekans karakteristiğini nasıl etkileyeceği incelenecektir.

Kazanç konksiyonu tek kutuplu olan, yahut öteki kutupları çok uzakta olduğu için tek kutuplu (**baskın kutup**) sayılabilen bir kuvvetlendiricinin kazancının yüksek frekanslar bölgesindeki değişiminin

$$A = A_o(-s_k) \frac{1}{(s - s_k)}$$

bağıntısı ile karakterize edilebildiğini ve bu fonksiyona ilişkin sıfır- kutup diyagramının Şekil-5.15(b) deki gibi, frekans eğrilerinin de Şekil-5.16 daki gibi olduğunu biliyoruz.

Böyle bir kuvvetlendiriciye frekansdan bağımsız bir negatif geribesleme uygulanırsa, geribeslemeli kazanç

$$\begin{aligned} A_f &= \frac{A_o(-s_k) \frac{1}{(s - s_k)}}{1 + \beta A_o(-s_k) \frac{1}{(s - s_k)}} \\ &= \frac{A_o(-s_k)}{(s - s_k) + \beta A_o(-s_k)} \end{aligned}$$

olur ve bağıntı düzenlenirse

$$s_{kf} = s_k (1 + \beta A_o)$$

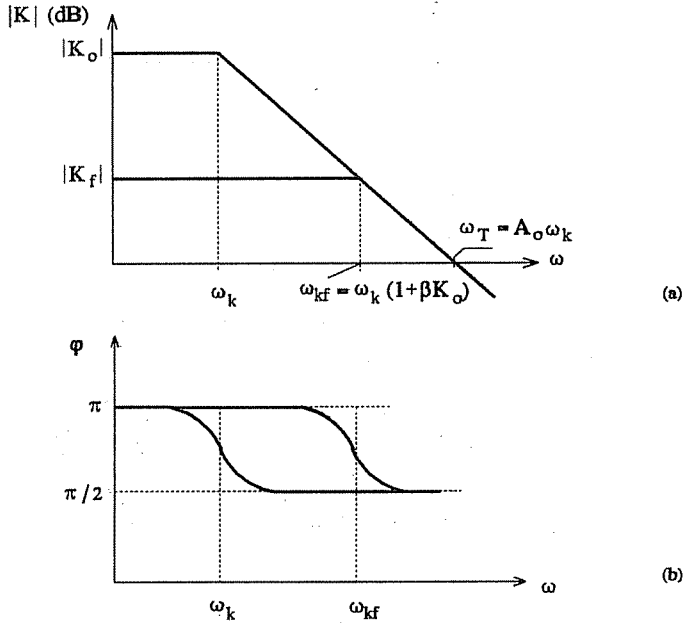
olmak üzere

$$A_f = A_o(-s_k) \frac{1}{(s-s_{kf})}$$

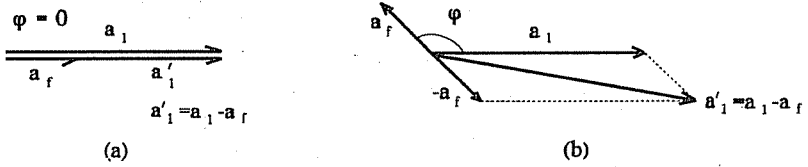
elde edilir.

Görüldüğü gibi geribeslemeli devrenin kutbu yine negatif gerçel bir kutuptur ve büyüklüğü geribeslemesiz devrenin kutbuna göre  $(1+\beta A_o)$  kat artmıştır. Dolayısı ile devrenin üst kesim frekansı da geribeslemesiz haldekine göre  $(1+\beta A_o)$  kat büyüktür ve kazanç fonksiyonu tek kutuplu karakterini koruduğu için düşme eğimi yine 20 dB/dekad olacaktır. Geribeslemenin, devrenin orta frekanslardaki kazancını  $(1+\beta A_o)$  kat küçülttüğü de hatırlanırsa geribeslemenin, devrenin kazanç-band genişliği çarpımını deęiřtirmedięi ve kazanç eğrisinin yatay eksenini keřtięi (kazancın 0 dB olduęu) frekansın  $\omega_c A_o$  olacaęı kolayca görüldür. Bu sonuçlardan yararlanılarak, kazanç fonksiyonu tek kutuplu olan bir kuvvetlendiriciye frekansdan baęımsız negatif geribesleme uygulanması halinde kazancın modülünün geribesleme miktarına baęlı olarak frekansla nasıl deęiřeceęi Şekil-6.11 de gösterilmiřtir. Geribeslemenin, devrenin faz karakteristięi üzerindeki etkisi ise, frekansa baęlı toplam faz dönmesinin Şekil-5.16(b) de görüldüğü gibi yine  $(\pi-\pi/2)=\pi/2$  deęer aralıęında kalması, ancak fazın frekansa baęlı olarak belli bir miktar deęiřiminin, geribeslemesiz devredesine göre  $(1+\beta A_o)$  defa büyük bir frekansda gerçekteşmesi olarak özetlenebilir. Faz dönmesinin daima  $\pi/2$  den küçük kalması da önemli bir husustur ve geribeslemenin yüksek frekanslarda pozitifte dönmesi riskinin olmadığını gösterir.

Kuvvetlendiricinin kazancının deęiřiminin tek bir baskın kutupla temsil edilemedięi çok katlı (çok kutuplu) devrelerde durum bu kadar basit deęildir. Yüksek frekanslara gidildikçe kazanç blokunun giriři ile çıkışı arasındaki faz dönmesinde frekansa baęlı olarak meydana gelen deęiřimin  $\pi/2$  nin üstüne çıkması nedeni ile **geribeslemeli giriř iřareti orta frekanslardaki deęerinden daha büyük olabilir** ve bunun sonucu olarak frekans eğrisinde bir sivrileşme meydana gelebilir (Şekil-6.12).



Şekil-6.11. Tek kutuplu bir kuvvetlendiricide kazancın (a) modülünün, (b) açısının geribesleme miktarına bağlı olarak değişmesi.



Şekil-6.12. Negatif geribeslemeli bir kuvvetlendiricide (a) orta frekanslar bölgesinde, (b) geribesleme işaretindeki faz dönmesinin  $\pi/2$  yi aştığı bir frekansda durum.

Örneğin kazanç fonksiyonu

$$A = A_o \frac{(-s_{k1})(-s_{k2})}{(s-s_{k1})(s-s_{k2})}$$

biçiminde olan **tipik** bir iki katlı kuvvetlendiriciye frekansdan bağımsız bir geribesleme uygulanırsa geribeslemeli devrenin kazanç fonksiyonu

$$\begin{aligned}
 A_f &= \frac{\frac{A_o s_1 s_2}{(s-s_1)(s-s_2)}}{1 + \beta \frac{A_o s_1 s_2}{(s-s_1)(s-s_2)}} \\
 &= \frac{A_o s_1 s_2}{(s-s_1)(s-s_2) + \beta A_o s_1 s_2}
 \end{aligned} \tag{6.7}$$

olur. Bu fonksiyonun kutupları,  $(s-s_{1f})(s-s_{2f})$  biçimine getirilebilecek olan payda polinomunun  $s_{1f}$  ve  $s_{2f}$  kökleridir:

$$s_{1f}, s_{2f} = \frac{s_1 + s_2}{2} \mp \frac{1}{2} \sqrt{(s_1 + s_2)^2 - 4(1 + \beta A_o) s_1 s_2}$$

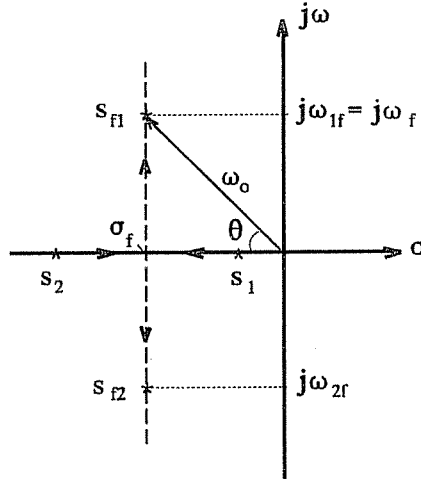
Bu kutuplar karekökün içi pozitif kaldığı sürece gerçeldir. Ancak geribesleme miktarı artırılır ve

$$(1 + \beta A_o) > \frac{1}{4} \frac{(s_1 + s_2)^2}{s_1 s_2} \tag{6.8}$$

olursa kutuplar bir eşlenik çifte dönüşür. Bu eşlenik kutupların gerçel ve sanal kısımları

$$\begin{aligned}
 \sigma_f &= \frac{s_1 + s_2}{2} \\
 \omega_f &= \mp \frac{1}{2} \sqrt{4(1 + \beta A_o) s_1 s_2 - (s_1 + s_2)^2}
 \end{aligned} \tag{6.9}$$

olarak hesaplanabilir. Görüldüğü gibi kutupların gerçel kısımları geribesleme miktarından bağımsız olarak sabit ve geribeslemesiz haldeki negatif gerçel kutupların aritmetik ortalamasına eşittir. Buna karşılık zıt işaretli ve eşit olan sanal kısımların büyüklüğü  $(1 + \beta A)$  geribesleme katsayısı artırıldıkça büyümektedir. Bu duruma karşı düşen sıfır-kutup diyagramı Şekil-5.13 deki gibi olacaktır.



Şekil-6.13. Negatif gerçel iki kutbu olan bir kuvvetlendiriciye geribesleme uygulanması ile kutupların bir eşlenik çifte dönüşmesi.

Devrenin kazancının modülünün ve açısının frekansla değişimi Bölüm 5.2 de görüldüğü gibi, düşey eksen üzerinde  $\omega$  nın her bir değeri için  $(s-s_{1f})$  ve  $(s-s_{2f})$  fazörlerinin modülleri ve açıları bulunarak çıkartılabilir. Kutupların düşey eksene yakın olmaları halinde kazancın,  $(s-s_1)$  fazörünün modülünün frekansın  $\omega_{1f}$  de minimumdan geçmesi nedeni ile, bu frekans yakınlarında<sup>5</sup> bir maksimumdan geçeceği (sivrileşme yapacağı) kolayca görülebilir.

Sivrileşmenin olup olmaması ve oluyorsa miktarı, kutupların düşey eksene yakınlık derecesine, yani  $\theta$  ile gösterilmiş olan açıya bağlıdır.

(6.7) deki geribeslemeli kazanç bağıntısının paydası, Şekil-6.13 de  $|s_1| = \omega_1$ ,  $|s_2| = \omega_2$  konularak düzenlendiğinde

<sup>5</sup> Sivrileşmenin,  $s_{1f}-s_{2f}$  çaplı çemberin düşey ekseni kestiği frekanslarda meydana geleceği gösterilebilir.

$$D = s^2 + s(\omega_1 + \omega_2) + (1 + \beta A_o)\omega_1 \omega_2 \quad (6.10)$$

biçimini alır. Şekil-6.13 den

$$\omega_o^2 = \sigma_f^2 + \omega_f^2$$

olduğu görülerek (6.9) daki değerler yerine konulursa

$$\omega_o^2 = (1 + \beta A_o)\omega_1 \omega_2$$

elde edilir. Bu bilgilerle ve  $\zeta = \cos\theta = \sigma/\omega_o$  konularak (6.10) bağıntısı yeniden düzenlenirse

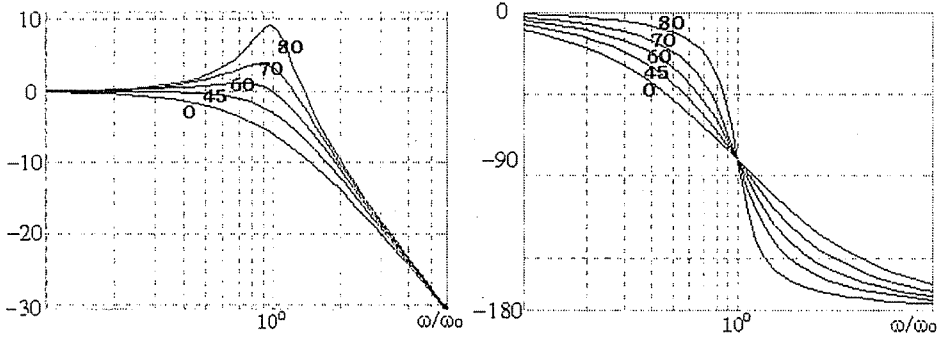
$$D = s^2 + s(2\xi\omega_o) + \omega_o^2 \quad (6.11)$$

ve (6.7) deki geribeslemeli kazanç bağıntısı bu düzenleme ile ve  $(A_o\omega_1\omega_2)$  ye göre normalize edilerek yazılırsa

$$\frac{A_f}{A_o\omega_1\omega_2} = \frac{1}{s^2 + s(2\xi\omega_o) + \omega_o^2} \quad (6.12)$$

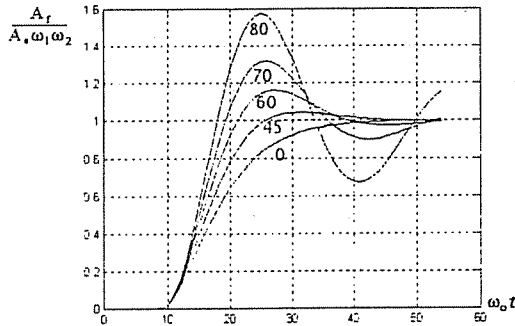
bulunur. (6.12) normalize edilmiş geribeslemeli kazanç bağıntısından çıkartılmış olan ve kazancın modülünün ve açısının  $\theta$  (veya  $\zeta$ ) parametre alınarak frekansla değişimini gösteren eğriler devre teorisi ve kontrol teorisi kaynaklarında bulunmaktadır. Şekil-6.14 de verilmiş olan bu eğrilerden  $\theta$  nın  $\pi/4$  den küçük (yani  $\zeta$  nin 0,707 den büyük) değerlerinde kazanç eğrisinde bir sivrileşme olmadığı,  $\theta$  nın  $\pi/4$  den büyük değerlerinde meydana gelen sivrileşmenin  $\theta$  büyüdükçe fazlaştığı, faz eğrisinde ise alçak frekanslardaki ve yüksek frekanslardaki asimptot değerler değişmemekle beraber değişim eğiminin  $\theta$  büyüdükçe arttığı görülür.

Eşlenik kutuplara sahip kuvvetlendiricilerde frekans eğrisinde görülen sivrileşmeye paralel olarak kuvvetlendiricinin basamak biçiminde değişen bir giriş işareti için verdiği çıkış işaretinde de **çınılama** adı verilen bir durum



Şekil-6.14. İki kutuplu geribeslemeli kuvvetlendiricide kazancın (a) modülünün, (b) açısının, çeşitli  $\theta$  değerleri için frekansla değişimi .

gözlemlenir.  $\theta$  açısının  $\pi/2$  den büyük değerlerinde ortaya çıkan ve basamak biçimindeki değişimin üzerine frekans eğrisindeki tepe frekansına sahip, sönümlü bir salınımın binmesi şeklinde görülen bu olayın  $\theta$  ile nasıl değiştiği, Şekil-6.15 de görülmektedir. Bu bilgiden yararlanılarak, basamak cevabında meydana gelecek çınlanmanın belirli bir değer üstüne çıkmaması için geribesleme katsayısının hangi değerden büyük olmaması gerektiği hesaplanabilir.



Şekil-6.15. Kazanç fonksiyonu iki kutuplu olan bir kuvvetlendiriciye negatif geribesleme uygulanması halinde basamak cevabının  $\theta$  ya bağlı olarak değişimi.

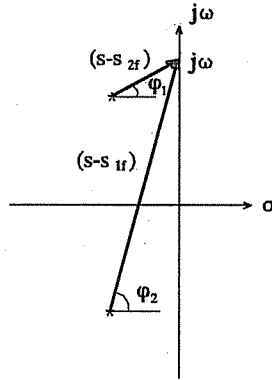


Geribeslemeli kazancın herhangi bir  $\omega$  frekansında alacağı değer Şekil-6.16 yardımı ile ve,  $\omega_1$  ile  $\omega_2$  geribeslemesiz devrenin kutuplarına karşı düşen frekanslar olmak üzere

$$|A_f| = \frac{|A|_o \omega_1 \omega_2}{|(s-s_{1f})| |(s-s_{2f})|}$$

$$\varphi_f = \varphi_{A_o} - \varphi_1 - \varphi_2$$

olarak hesaplanabilir. Eşlenik kutuplar düşey eksen üzerinde bulunmadığı sürece  $(s-s_1)$  in modülü sıfır olamayacağından, böyle iki kutuplu bir devrede geribeslemeli kazancın sonsuz büyük olması (yani devrenin osilasyon yapması) riskinin olamayacağı açıktır.



Şekil-6.16. Negatif geribesleme uygulanmış iki kutuplu bir kuvvetlendiricide herhangi bir  $\omega$  frekansında kazancın modülünün ve açısının bulunması.

Buraya kadar elde edilmiş olan bilgilerden, iki kutuplu bir kuvvetlendiriciye negatif geribesleme uygulandığında kutupların bir eşlenik çifte dönüşmesine yol açan geribesleme katsayısı değeri, kutupların eşlenik olmasına rağmen frekans eğrisinde bir sivrileşme meydana gelmeksizin kullanılabilir en büyük geribesleme katsayısı değeri, yahut istenilen miktarda sivrileşmeye karşı düşen  $\theta$  açısının sağlanması için kullanılması gereken geribesleme katsayısı değeri hesaplanabilir. Örneğin frekans eğrisinde bir sivrileşme meydana gelmemesi yani  $\theta \leq (\pi/4)$  olması koşulu

(6.9) bağıntılarından,  $\omega_f \leq |\sigma_f|$  yazılarak hesaplanabilir ve gerekli kısaltmalar yapıldığında koşul

$$(1 + \beta A_o) \leq \frac{1}{2} \frac{s_1^2 + s_2^2 + 2s_1s_2}{s_1s_2} \quad (6.13)$$

olarak bulunur. Aşağıdaki iki önemli özel hal için bu koşulun değerlendirilmesi yararlı olur:

a) Geribeslemesiz devrenin kutuplarının çakışık olması halinde  $s_1 = s_2$  olduğundan, frekans eğrisinde sivrileşme meydana gelmemesi için  $(1 + \beta A_o) \leq 2$  koşulunun sağlanması gerekir.

b) Geribeslemesiz haldeki **iki kutuptan birinin baskın kutup olması** ( $\omega_2 \gg \omega_1$ ) halinde frekans eğrisinde sivrileşme meydana gelmemesi koşulu olarak

$$(1 + \beta A_o) \leq \left(\frac{\omega_2}{2\omega_1}\right) + 1, \quad \frac{|A_o|}{|A_f|} \leq \left(\frac{\omega_2}{2\omega_1}\right) + 1 \quad (6.14)$$

bulunur. Yani frekans eğrisinde bir sivrileşme meydana gelmeksizin uygulanabilecek en yüksek geribesleme (en büyük geribesleme katsayısı) bu bağıntı ile belirlidir.

Önemli bir özel durum olan kazancı geribesleme ile 1'e düşürülmüş bir geribeslemeli kuvvetlendiricide (gerilim izleyici devrede) frekans eğrisinde bir sivrileşme meydana gelmemesi koşulu buradan hesaplanabilir:

$$|A_f| = \frac{|A_o|}{(1 + \beta A_o)} = 1$$

ve  $(1 + \beta A_o) \gg 1$  olduğuna göre  $A_f = 1/\beta$ ,  $\beta = 1$  dir. (6.14) bağıntısında bu bilgi

kullanılırsa

$$|A_o| \leq \frac{\omega_2}{2\omega_1}, \quad \omega_2 \geq 2|A_o|\omega_1 \quad (6.15)$$

bulunur.  $A_o\omega_1$  birinci köşe frekansından sonraki asimptotun yatay eksenini kestiği noktaya karşı düşen frekans (kazancın modülünün 1'e düştüğü frekans) olduğuna göre ikinci köşe frekansının bunun (en az) iki katı değerinde olması ve kazancın 1'den küçük olduğu bölgede (-6 dB veya daha aşağıda) bulunması gerektiği kolayca görülebilir.

Bir başka örnek olarak,  $f_1=10$  kHz,  $f_2=10$  MHz ve  $|A_o|=10^4$  (80 dB) olan bir kuvvetlendiriciye frekans eğrisinde sivrileşme olmaksızın uygulanabilecek en büyük geribesleme için

$$(1 + \beta A_o) \leq \frac{10^7}{2 \cdot 10^4} = 500 \rightarrow 54 \text{ dB}$$

bulunur. Bu değerde bir geribesleme katsayısı ile geribeslemeli kazanç

$$A_f = \frac{A_o}{1 + \beta A_o} = \frac{10^4}{500} = 20 \rightarrow 26 \text{ dB}$$

yahut

$$\begin{aligned} A_f [dB] &= A_o [dB] - (1 + \beta A_o) [dB] \\ &= 80 - 54 = 26 [dB] \end{aligned}$$

dir. Yani 54 dB den daha fazla geribesleme uygulanarak kazanç 26 dB'in altına düşürüldüğünde frekans eğrisinde sivrileşme meydana gelecektir.

Bu sonucu göstermek amacı ile kuvvetlendiricinin geribeslemesiz haldeki Bode eğrileri ile, sivrileşme olmaksızın uygulanabilecek en büyük geribesleme katsayısı değeri olan 54 dB ve bundan daha yüksek geribesleme katsayıları olarak 66, 74 ve 80 dB geribesleme uygulandığında elde edilecek olan Bode eğrileri Şekil-6.17 de verilmiştir. Bu eğrilerden, geribesleme

hesaplanmış olan 54 dB sınır değerinin üstüne çıkartıldığında kazancın modülünün frekansla değişiminde geribesleme arttıkça artan bir sivrileşmenin meydana geldiği, buna karşılık üst kesim frekansının da bir miktar arttığı görülmektedir. Faz eğrisi ise negatif geribeslemenin, kuvvetlendiricinin faz karakteristiğini önemli ölçüde iyileştirdiğini göstermektedir.

Geribeslemesiz haldeki kutup sayısı ikiden büyük olan çok katlı kuvvetlendiricilerde durum daha da karmaşıklaşır. Bu tür devrelere negatif geribesleme uygulandığında kutupların yerlerinin nasıl değişeceği ve frekans karakteristiklerinin bundan nasıl etkilendiğinin incelenmesinde çok kullanılan bir yol, devre teorisinden ve kontrol teorisinden bilinen "**köklerin yer eğrisi yöntemi**" dir.

Çok katlı bir kuvvetlendiricinin kazanç fonksiyonu,  $D_A(s)$  payda polinomu ve  $N_A(s)$  pay polinomu olmak üzere

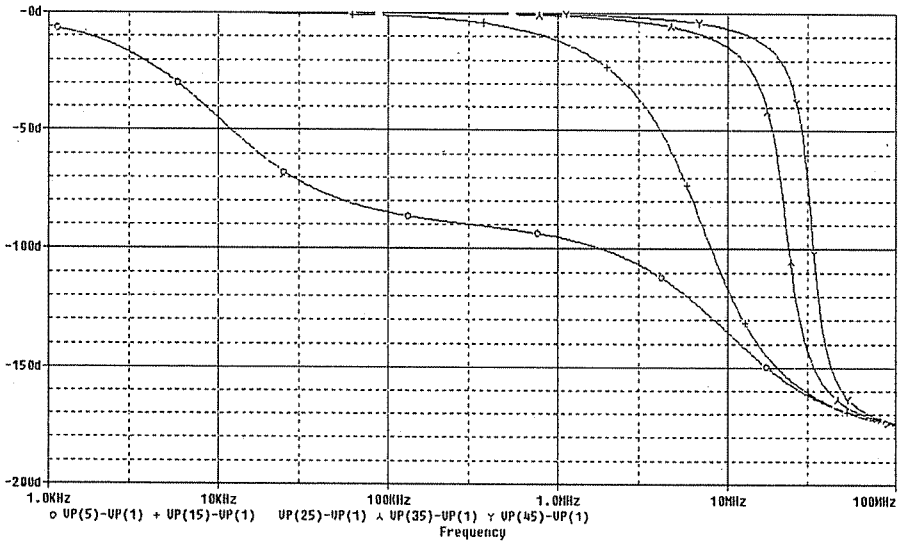
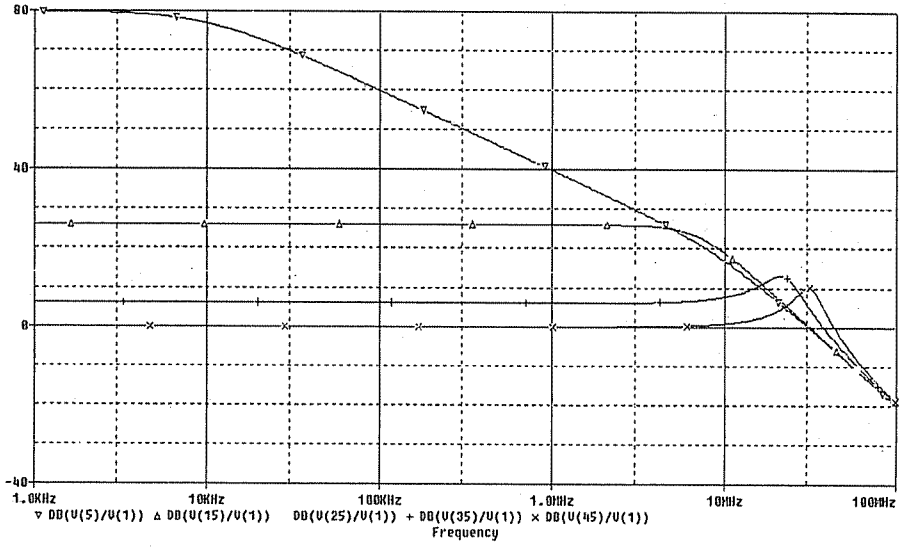
$$A = A_o \frac{N_A(s)}{D_A(s)}$$

biçiminde yazılabilir. Kazancın kutupları payda polinomunun kökleri ve - varsa- sıfırları pay polinomunun kökleridir. Devreye frekansdan bağımsız bir geribesleme uygulanması halinde geribeslemeli devrenin kazanç fonksiyonu şu şekli alır<sup>6</sup>.

$$A_f = \frac{A_o \frac{N_A(s)}{D_A(s)}}{1 + \beta A_o \frac{N_A(s)}{D_A(s)}} = \frac{A_o N_A(s)}{D_A(s) + \beta A_o N_A(s)} \quad (6.16)$$

Görüldüğü gibi geribeslemeli devrenin kazancın sıfırlarını belirleyen pay polinomu aynı kalmakta, buna karşılık kutupları belirleyen payda

<sup>6</sup> Yöntem, geribeslemenin frekansdan bağımsız olmaması durumunda da, bağıntıda  $\beta$  yerine  $N_\beta(s)/D_\beta(s)$  konularak uygulanabilir.



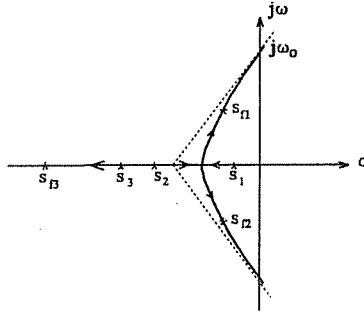
Şekil-6.17. Frekansdan bağımsız geribesleme uygulanmış 2 kutuplu, 80 dB kazançlı bir kuvvetlendiricide modül ve faz eğrilerinin geribesleme katsayısı ile değişimi.

polinomu tamamen değişmektedir. Öyle ki, geribeslemesiz devrede kutupların (payda polinomunun köklerinin) hepsi negatif gerçel olduğu halde, geribeslemeli devrenin kutupları kompleks olabilir. Kutuplarının yerlerinin, yani kazancın

$$1 + \beta A_o \frac{N_A(s)}{D_A(s)}$$

biçiminde olan paydasının köklerinin,  $\beta A$  çevrim kazancının değerine bağlı olarak  $s$  düzleminde nasıl değişeceği, "köklerin yer eğrisi yöntemi"nin kuralları uygulanarak bulunabilir<sup>7</sup>.

Örneğin geribeslemesiz kazanç bağıntısında üç tane negatif gerçel kutup bulunan bir kuvvetlendiriciye frekansdan bağımsız negatif geribesleme uygulandığında (6.16) bağıntısının paydasının köklerinin (geribeslemeli kazancın kutuplarının) geribesleme miktarı ile nasıl değişeceğini gösteren yer eğrisi Şekil-6.18 deki gibi çıkar. Yer eğrisinin önemli özellikleri şöyle özetlenebilir:



Şekil-6.18. Üç gerçel kutbu olan bir kuvvetlendiriciye negatif geribesleme uygulanması halinde kutupların yer eğrisi.

<sup>7</sup> Köklerin yer eğrisi yöntemi çeşitli kaynaklarda bulunabilir. Örneğin: M.S. Ghauri, Electronic Circuits, Van Nostrand Reinhold, 1971, p:367.

a) Geribesleme arttırıldıkça modülü en büyük olan negatif gerçel kutup ( $s_3$ ) yatay eksen üzerinde sola doğru ötelenir; yani modülü büyümekle beraber negatif gerçel bir kutup olarak kalır.

b) Öteki iki kutup ( $s_1$  ve  $s_2$ ) geribesleme arttırıldıkça önce birbirine yaklaşır, daha sonra ayrılarak bir eşlenik çift oluşturur. Ancak bu eşlenik çiftin yer eğrisine ilişkin asimptotların açısı  $\mp 60^\circ$  dir. Yani geribesleme arttırıldıkça kutuplar düşey eksene yaklaşır ( $\sigma_f$  küçülür) ve sonunda düşey eksene ulaşır. Bu durumda geribeslemeli kazancın  $\omega_n$  frekansındaki değeri sonsuz olacağından, devre bu frekansa kararsız hale geçer (osilasyon yapar).

### 6.3.6. Frekans Kompanzasyonu

Geribeslemesiz kazanç ifadesindeki kutup sayısı üç olan bir kuvvetlendiriciye frekansdan bağımsız negatif geribesleme uygulandığında **osilasyon riskinin bulunması çok önemli bir sorundur**. Kutup sayısının üçten büyük olması halinde de aynı riskin bulunduğu kolayca gösterilebilir. Hattâ teorik olarak osilasyon olasılığı olmayan iki kutuplu bir kuvvetlendiricide, kuvvetlendirici blokta yahut geribesleme blokunda var olan ancak hesaba katılmayan herhangi bir parazitik reaktif eleman nedeni ile üçüncü bir kutbun daha meydana gelmesi ve devrenin bu nedenle yüksek geribesleme miktarlarında osilasyon yapması mümkündür. Aslında, devre osilasyona gitmese bile büyük  $\beta A$  değerlerinde frekans eğrisinde bir sivrileşmenin meydana gelmesi, genellikle istenmeyen bir husustur. Bu nedenle büyük geribesleme uygulanması olasılığı olan kuvvetlendiricilerde (örneğin işlemsel kuvvetlendiricilerde) **ne kadar büyük geribesleme uygulanırsa uygulansın devrenin osilasyon yapmaması** koşulunun sağlanması istenir. Bir kuvvetlendiricinin yapısında, bu koşulu sağlayacak değişikliklerin yapılmasına **frekans kompanzasyonu** denir.

Geribeslemeli bir kuvvetlendiricinin osilasyon yapması için  $\beta A = -1 = |1| \Delta\pi$  koşulunun sağlanmasının gerektiği görülmüştü. O halde bir kuvvetlendiriciye ne kadar çok geribesleme uygulanırsa uygulansın **osilasyon**

**yapmaması koşulu**, kazancın modülünün 1 veya daha büyük olduğu frekanslarda ilâve faz dönmesinin  $180^\circ$  olmaması şeklinde ifade edilebilir. Ancak bu koşulun güvenli bir şekilde sağlanabilmesi için

(1) Faz dönmesinin  $180^\circ$  olduğu frekansda kazancın modülünün 1'den yeterince küçük olması veya

(2) Kazancın 1'e düştüğü frekansda faz dönmesinin  $180^\circ$  den yeterince az olması gerekir.

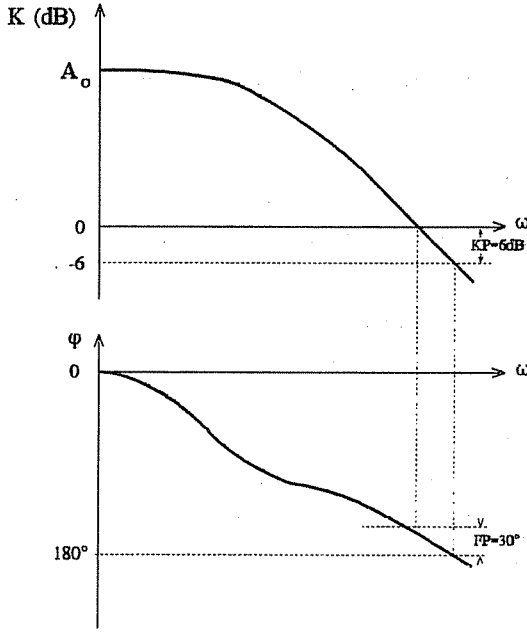
Bu gerek koşullardan birincisi için söz konusu olan farka **kazanç payı (KP)**, ikincisi için söz konusu olan farka **faz payı (FP)** denir. Orijinal halinde bu paylara sahip olmayan bir kuvvetlendiricide gerekli değişiklikleri yaparak yeterli bir genlik payı yahut faz payı sağlama işine de **frekans kompanzasyonu** (yahut kısaca **kompanzasyon**) adı verilir.

Örneğin Şekil-6.19 da frekans eğrileri verilmiş olan kuvvetlendirici için kazanç payı 6 dB (yani faz dönmesinin  $180^\circ$  ye ulaştığı frekansda kazanç 1'den 6 dB küçük) ve faz payı  $30^\circ$  (yani kazancın 1'e düştüğü frekansda faz dönmesi  $180^\circ$  den  $30^\circ$  az) dir.

Frekans kompanzasyonu özellikle işlemsel kuvvetlendirici türü devrelerde çok önemlidir; genellikle büyük geribeslemeli olarak kullanılan bir işlemsel kuvvetlendiricide geribesleme ile kazanç 1'e düşürülse bile devrenin kararlı olmasını garanti edecek kompanzasyonun yapılmış olması gerekir. Çoğunlukla bununla da yetinilmez; devreye (frekansdan bağımsız olmak koşulu ile) ne kadar geribesleme uygulanırsa uygulansın frekans eğrisinde bir sivrileşme meydana gelmemesi koşulunun da sağlanması istenir (tam kompanzasyon).

Tümdevre olarak gerçekleştirilen işlemsel kuvvetlendirici, OTA ve benzeri devrelerde kompanzasyonun, dışardan herhangi bir eleman bağlanmasına gerek bırakmayacak şekilde, kırmık içinde çözümlenmesi genellikle tercih edilen bir yoldur. Bu durumda kompanzasyon için





Şekil-6.19. Çok kutuplu bir kuvvetlendiriciye geribesleme uygulandığında osilasyon meydana gelmemesi için gerekli olan genlik ve faz payları.

kullanılabilecek elemanlarla ilgili bazı teknolojik kısıtlar ortaya çıkar. Kompanzasyon devresinde endüktans bulunmaması, kullanılacak kapasitelerin olabildiğince küçük değerli olması bu kısıtların en önemlileridir.

Tipik bir işlemsel kuvvetlendiricide (örneğin Şekil-3.6 daki devrede) geribeslemesiz kazanç fonksiyonunda ortaya çıkan kutuplar genellikle şunlardır.

1.- Kuvvetlendiricinin giriş kapasitesi ve buna paralel gelen direncin (işaret kaynağı iç direnci ile giriş direncinin paralel eşdeğerinin) oluşturduğu kutup,

2.- Girişteki diferansiyel kuvvetlendiricinin çıkışındaki akım aynasından ileri gelen kutup,

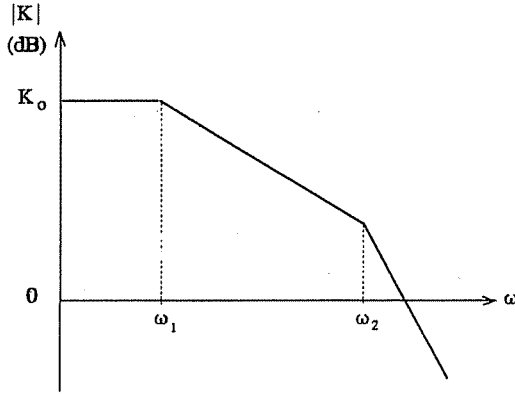
3.- İkinci katın giriş kapasitesi ile buna paralel gelen direncin oluşturduğu kutup,

4.- İkinci katın çıkışına paralel gelen kapasite ve direncin oluşturduğu kutup ve

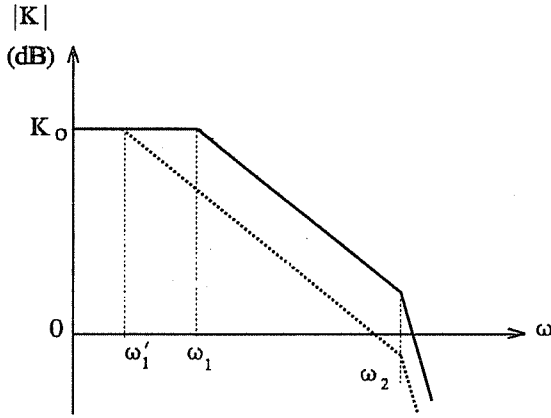
5.- Çıkışa bağlı olan kapasite ve/veya direnç yükünün, kuvvetlendiricinin çıkış empedansı ile birlikte oluşturduğu kutup.

Kazanç fonksiyonunda böyle çok sayıda kutup bulunmakla beraber bunlardan bir bölümü genellikle kazancın modülünün 1'e düştüğü frekansdan çok daha yüksek frekanslara karşı düşer. Kazancın 1'e düştüğü frekansdan daha alçak frekanslarda etkili olan kutuplar genellikle ikinci katın giriş tarafı ve çıkış tarafı ile ilgili kutuplardır ve bunlar birbirinden yeterince uzaktır. Bu durumda kazanç fonksiyonunu bu iki baskın kutupla karakterize edildiği ve kompanzasyon yeterli faz payı sağlanarak gerçekleştirildiği takdirde, daha ilerdeki kutuplardan ileri gelen faz dönmeleri kazancın 1'den büyük olduğu bölge içinde fazla etkili olmadıkları için bir kararsızlık sorunu ortaya çıkmaz. Şekil-6.20 de böyle, en yakın iki kutba ilişkin köşe frekansları kazancın 1'den büyük olduğu bölge içinde olan ve öteki kutupları daha ötede bulunan bir kuvvetlendiricinin Bode eğrileri verilmiştir Böyle bir kuvvetlendiricinin ne kadar geribesleme uygulanırsa uygulansın kararlı olacak ve frekans eğrisinde bir sivrileşme meydana gelmeyecek şekilde kompanze edilmesi için kutupların yerlerinin, bunlara ilişkin köşe frekansları (6.15) bağıntısı sağlanacak şekilde değiştirilmesi gerekir.

Bu amaçla yapılabilecek şeylerde biri, genellikle en yakın kutup olan ikinci katın girişine ilişkin kutbu, bu katın giriş kapasitesini arttırarak daha alçak bir frekansa ötelemektir. Öteleme miktarı uygun seçilerek geribeslemesiz kazanç eğrisinin (6.15) bağıntısını sağlayacak şekle getirilmesi mümkündür (Şekil-6.21). Ancak gerekli olan kapasite değeri genellikle büyük çıkar ve bir tümdevre içinde fazla alan harcamadan gerçekleştirilemez.



Şekil-6.20. Baskın iki kutbu kazancın modülünün 1'den büyük olduğu bölgede bulunan bir kuvvetlendiricinin Bode eğrisi (asimptotları).

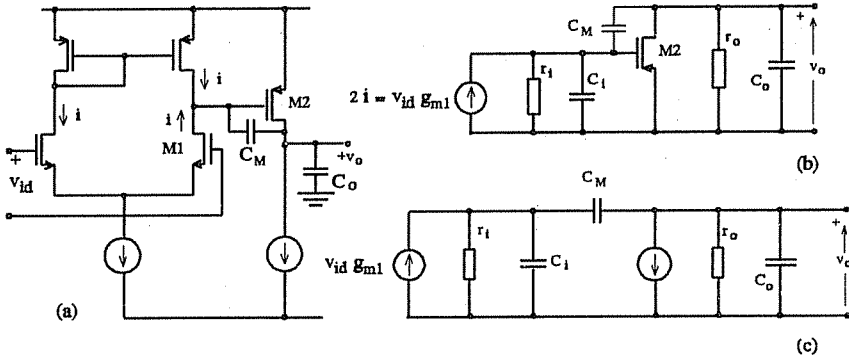


Şekil-6.21. İki kutuplu bir kazanç eğrisinin, ikinci katın giriş kapasitesi artırılarak kompanse edilmesi.

Bunun yerine kazanç katının geribesleme kapasitesinin ( $C_{dg}$  veya  $C_{cb}$ 'nin) **Miller teoremi** gereği girişe yaklaşık olarak kazanç defa büyüyerek gelmesi gerçeğinden yararlanır. Bu durumda gerekli olan kapasite değerinin ilk çözüm yolundakine göre önemli ölçüde küçük olması büyük bir avantajdır.

### 6.3.6.1. Miller Kompanzasyonu

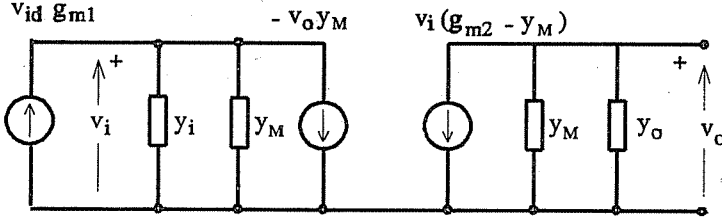
Şekil-6.22(a) da görülen tipik CMOS işlemsel kuvvetlendirici devresindeki ara katın basitleştirilmiş şeması ve küçük işaret eşdeğeri Şekil-6.22 (b) ve (c) de verilmiştir.  $C_M$ , Miller etkisi ile ikinci katın girişine paralel gelen toplam kapasiteyi büyütmek amacı ile konulmuş olan "kompanzasyon kapasitesi"dir<sup>8</sup>. 5. Bölümde gösterildiği gibi diferansiyel giriş katının yükünü oluşturan akım aynasının üst kesim frekansının çok yüksek olması nedeni ile ara katın  $2i$  giriş akımının frekansdan bağımsız olarak  $v_{id} \cdot g_{m1}$  ye eşit olduğu kabul edilmiştir. Eşdeğer devredeki  $r_i$  ve  $r_o$ ,



Şekil-6.22 (a) Tipik bir CMOS işlemsel kuvvetlendirici, (b) ara katın basitleştirilmiş şeması ve (c) küçük işaret eşdeğer devresi.

M2 tranzistorunun girişine ve çıkışına paralel gelen toplam eşdeğer dirençleri,  $C_i$  ve  $C_o$  da girişe ve çıkışa paralel gelen toplam kapasiteleri göstermektedir. Bu eşdeğer devre, Miller dönüşümü 5.4.3. deki yaklaşımla uygulandığında Şekil-6.23 deki biçimi alır. Buradan gerilim kazancı hesaplanırsa,

<sup>8</sup> Aslında  $C_M$ , devreye ilâve edilen kompanzasyon kapasitesi ile, tranzistorun genellikle çok küçük değerli olan iç geribesleme kapasitesinin toplamıdır.



Şekil-6.23. Şekil-6.21(b) deki devreye Miller dönüşümünün uygulanması ile elde edilen eşdeğer devre.

$$y_i = g_i + sC_i, \quad y_o = g_o + sC_o, \quad y_M = sC_M$$

olmak üzere

$$K = \frac{v_o}{v_i} = -g_{m1} \frac{g_{m2} - y_M}{(y_i + y_M)(y_o + y_M) + y_M(g_{m2} + y_M)}$$

bulunur. Bu bağıntı, genellikle  $g_{m2} \gg (y_i + y_o)$  olduğu için

$$K = -g_{m1} \frac{g_{m2} - y_M}{y_i y_o + y_M g_{m2}}$$

şeklinde basitleştirilebilir ve admitanlar bileşenleri cinsinden yerine konularak düzenlenirse

$$K = -g_{m1} \frac{g_{m2} - sC_M}{g_i g_o + s(g_i C_o + g_o C_i + C_M g_{m2}) + s^2 C_i C_o} \quad (6.17)$$

ve  $g_i/C_i = \omega_i$ ,  $g_o/C_o = \omega_o$  konularak

$$K = g_{m1} \frac{C_M}{C_i C_o} \frac{(s - \frac{g_{m2}}{C_M})}{s^2 + s(\omega_i + \omega_o + g_{m2} \frac{C_M}{C_i C_o}) + \omega_i \omega_o} \quad (6.18)$$

elde edilir.

Görüldüğü gibi kazanç fonksiyonunun

$$s_z = + \frac{g_{m2}}{C_M} \quad (6.19-a)$$

değerinde **pozitif gerçel bir sıfırı** ve iki tane de kutbu vardır.

$$s^2 + B s + C$$

biçiminde olan payda polinomunun köklerinin (kazanç fonksiyonunun kutuplarının) daima negatif gerçel olacağı kolayca görülebilir.  $(4C/B^2) \gg 1$  olması hali için köklerin bulunmasında yararlanılan bağıntıdaki kare köklü kısım yerine *binom açılımı* ile  $1 - (2C/B^2)$  konularak ve  $\omega_i \ll \omega_o$  olduğu kabul edilerek<sup>9</sup> kökler hesaplanırsa

$$s_1 = - \frac{\omega_i \omega_o}{\omega_i + \omega_o + g_{m2} \frac{C_M}{C_i C_o}} \approx - \frac{\omega_i \omega_o}{\omega_o + g_{m2} \frac{C_M}{C_i C_o}} \quad (6.19-b)$$

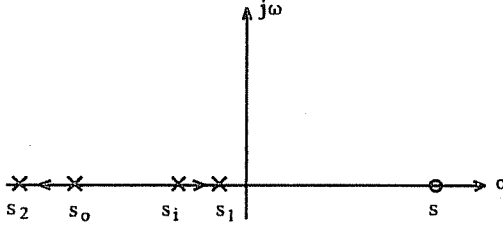
$$s_2 = \omega_i + \omega_o + g_{m2} \frac{C_M}{C_i C_o} \approx \omega_o + g_{m2} \frac{C_M}{C_i C_o}$$

bulunur.

<sup>9</sup> Kazanç katının giriş tarafından ileri gelen köşe frekansı ile çıkış tarafından ileri gelen köşe frekansı genellikle birbirinden yeterince uzak çıkar. Bu bölümde elde edilecek olan bağıntıların  $\omega_o \ll \omega_i$  hali içinde aynen geçerli olduğu gösterilebilir.

Kazancın kutupları incelendiğinde  $|s_1| < \omega_c$  ve  $|s_2| > \omega_c$  olduğu, yani kompanzasyon uygulanmamış devredeki yakın kutbun daha yakına ve uzak kutbun daha uzağa öteleniği ve ötelenme miktarında ikinci katın geçiş iletkenliği ile kompanzasyon kapasitesinin değeri belirleyici olduğu görülür. Durum, kompanzasyon nedeni ile ortaya çıkan sıfırla birlikte Şekil-6.24 deki sıfır-kutup diyagramında gösterilmiştir.

Kompanze edilmiş kuvvetlendiricinin Bode eğrileri bu sıfır-kutup diyagramı yardımı ile çıkartılabilir. Kuvvetlendiricinin tam kompanze edilmiş olması için modül bakımından (6.15) bağıntısı ile verilmiş olan koşulun sağlanması, yani



Şekil-6.24. Miller kompanzasyonunun kutuplarda meydana getirdiği ötelenme ve oluşturduğu pozitif gerçel sıfır.

$$\omega_2 \geq 2 K_o \omega_1 \quad (6.20)$$

olması gerekir. Bu durumda kazancın 1'e düştüğü frekans da

$$\omega_T = \frac{1}{2} \omega_2$$

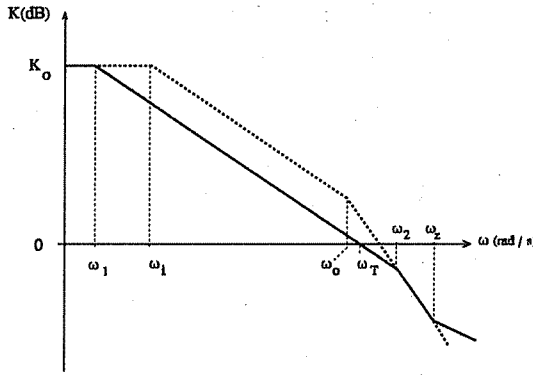
olacaktır.

Ayrıca, kazancın bir tane de pozitif gerçel sıfırının bulunması ve bu sıfır yüzünden toplam faz açısında ilâve bir  $90^\circ$  lik dönmenin olması nedeni ile, gerekli faz payının sağlanabilmesi için sıfırın ikinci kutuptan yeterince

uzağa itilmesi gerekir. Devrede mevcut olabilecek ancak yüksek frekanslarda oldukları için ihmal edilen başka kutuplar da göz önünde bulundurularak sıfırın ikinci kutbun  $n$  kat<sup>10</sup> uzağına itilmesi yani

$$\omega_z \geq n \omega_2 \quad (6.21)$$

koşulunun sağlanması yeterli bir güvenlik sağlar. Gerekliği gibi kompanze edilmiş bir işlemsel kuvvetlendiricinin Miller kompanzasyonundan önceki ve sonraki Bode eğrileri Şekil-6.25 de verilmiştir.



Şekil-6.25. (a) Kompansasyon yapılmamış, (b) Miller kompanzasyonu uygulanmış kuvvetlendiricinin Bode eğrileri.

Bu bilgilerle kazanç fonksiyonunun sıfırının ikinci kutuptan yeterince uzak olması için sağlanması gereken koşul elde edilir: (6.19-b) den

$$\omega_z \approx \omega_o + g_{m2} \frac{C_M}{C_i C_o}$$

$$\omega_1 \approx \frac{\omega_i \omega_o}{\omega_2}$$

<sup>10</sup> Yeterli bir faz payı sağlanabilmesi için  $n$  nin 10'dan büyük olması ( $\omega_z$  nin  $\omega_2$  den en az 1 dekad ileriye ötelenmiş olması) gerekir.  $n$  büyütüldükçe faz payı artar.



ve kutupların ötelenmesi sonucunda genellikle  $\omega_2 \gg \omega_o$  olduğundan

$$\begin{aligned}\omega_2 &\approx g_{m2} \frac{C_M}{C_i C_o} \\ \omega_1 &\approx \frac{\omega_i \omega_o}{\omega_2} = \frac{g_i g_o}{g_{m2} C_M}\end{aligned}\quad (6.22)$$

yazılabilir. Bulunan  $\omega_2$  değeri (6.21) bağıntısında yerine konup düzenlendiğinde

$$\frac{g_{m2}}{C_M} = n g_{m2} \frac{C_M}{C_i C_o} \rightarrow C_M = \sqrt{\frac{1}{n} C_i C_o} \quad (6.24)$$

bulunur.

Birinci kutupla ikinci kutup arasında, tam kompanzasyon için bulunması gereken ilişkiyi veren (6.15) bağıntısının da sağlanması için (6.15) ve (6.22) den

$$\omega_2 = 2 |K_o| \omega_1 = 2 |K_o| \frac{\omega_i \omega_o}{\omega_2} \rightarrow \omega_2^2 = 2 |K_o| \omega_i \omega_o$$

ve orta frekanslar bölgesindeki kazanç ile  $\omega_i$  ve  $\omega_o$  nin

$$|K_o| = |K_{o1}| \cdot |K_{o2}| = \frac{g_{m1}}{g_i} \frac{g_{m2}}{g_o}, \quad \omega_i = \frac{g_i}{C_i}, \quad \omega_o = \frac{g_o}{C_o}$$

olan değerleri kullanılarak

$$\omega_2^2 = 2 \frac{g_{m1}}{g_i} \frac{g_{m2}}{g_o} \frac{g_i}{C_i} \frac{g_o}{C_o}$$

elde edilir. Bu bağıntı ve (6.22) den, gerekli kısaltmalar yapılarak ulaşılan

$$g_{m2} = 2 n g_{m1} \quad (6.25)$$

bağıntısı da (6.24) ün yanında, **ikinci önemli tasarım bağıntısı** olarak elde edilir.

(6.25) bağıntısı Şekil (6.22) deki yapıda tipik bir işlemsel kuvvetlendiricide ikinci kata ilişkin geçiş iletkenliğinin birinci katınkine göre olabildiğince büyük olması gerektiğini gösterir. Bu durumda ortak kaynaklı bir kazanç katı olarak çalışan ikinci katın, aynı boyutlara sahip bir PMOS tranzistora göre yaklaşık 2,5 kat büyük bir geçiş iletkenliği sağlayan bir NMOS tranzistorla gerçekleştirilmesinin yararlı olacağı açıktır. Buna bağlı olarak diferansiyel giriş katının da PMOS tranzistorlar kullanılarak gerçekleştirilmesi gerekir.

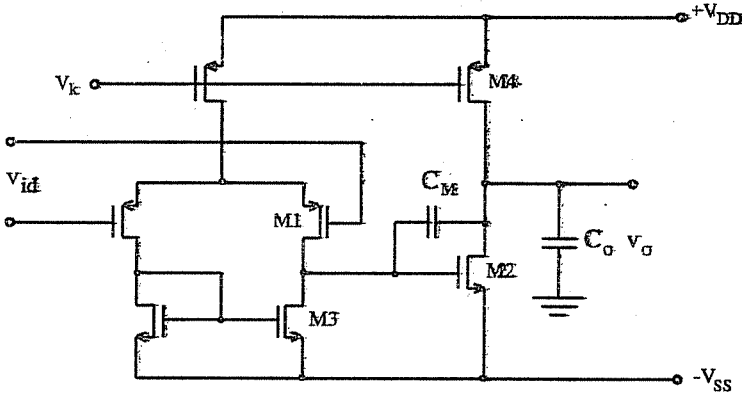
### ÖRNEK:

Şekil-6.26 da diferansiyel giriş katı PMOS tranzistorlar ve ortak kaynaklı kazanç katı NMOS tranzistorlar kullanılarak gerçekleştirilmiş bir CMOS işlemsel kuvvetlendiricinin şeması verilmiştir. Devredeki tranzistorların önemli yapısal parametreleri

$$\begin{aligned} x_{ox} &= 25 \text{ nm} \quad (C_{ox} = 1,4 \text{ fF}/\mu\text{m}^2), \quad L = 1 \mu\text{m} \\ KP_N &= 85 \cdot 10^{-6} \text{ A/V}^2, \quad \lambda_N = 0,03 \text{ V}^{-1}, \\ KP_P &= 35 \cdot 10^{-6} \text{ A/V}^2, \quad \lambda_P = 0,04 \text{ V}^{-1}, \end{aligned}$$

ve yük kapasitesi  $C_o = 4\text{pF}$  olarak verilmiştir. Jonksiyon kapasiteleri v.b. parazitik kapasitelerin ihmal edilebilecek kadar küçük oldukları kabul edilecektir. Giriş katının kuyruk akımı ve ikinci katın savak akımı  $100\mu\text{A}$  olarak seçilmiştir. Giriş katı ile kazanç katının geçiş iletkenliklerinin oranı (6.25) bağıntısında  $n=10$  konularak  $g_{m2}/g_{m1}=20$  çıkar. Giriş katı için  $(W/L)_1=5$  seçilerek geçiş iletkenliği hesaplanırsa

$$\begin{aligned} g_{m1} &= \sqrt{2 \beta_1 I_1} = \sqrt{2 KP_P (W/L)_1 I_1} \\ &= \sqrt{2 \cdot 35 \cdot 10^{-6} \cdot 5 \cdot 50 \cdot 10^{-6}} = 0,132 \text{ mS} \end{aligned}$$



Şekil-6.26. PMOS girişli tipik işlemsel kuvvetlendirici.

ve  $g_{m2}=20$ ,  $g_{m1}=2,64$  mS olması için gereken  $(W/L)_2$  oranı

$$(W/L)_2 = \frac{g_{m2}^2}{2 \cdot K P_N \cdot I_{D2}} = \frac{(2,64)^2}{2 \cdot 85 \cdot 10^{-6} \cdot 100 \cdot 10^{-6}} = 410$$

bulunur.

M2 tranzistörünün girişine paralel gelen toplam iletkenlik M1 ve M3 ün çıkış iletkenliklerinin toplamıdır:

$$\begin{aligned} g_{ol} &= I_1 \lambda_P = 50 \cdot 10^{-6} \cdot 0,04 = 2 \cdot 10^{-6} \text{ S} \\ g_{o3} &= I_3 \lambda_N = 50 \cdot 10^{-6} \cdot 0,03 = 1,5 \cdot 10^{-6} \text{ S} \\ g_t &= g_{ol} + g_{o3} = 3,5 \cdot 10^{-6} \text{ S} \end{aligned}$$

M2 nin giriş kapasitesi ise

$$C_i = C_{ox} (W_2 L_2) = 1,4 \cdot 410 = 574 \text{ fF}$$

dır. Çıkışa paralel gelen toplam iletkenlik M2 ve M4' ün çıkış iletkenliklerinin toplamı ve kapasite  $C_o=4$  pF olarak verilmiş olan yük kapasitesidir:

$$\begin{aligned}
 g_{o2} &= I_2 \cdot \lambda_N = 100 \cdot 10^{-6} \cdot 0,03 = 3 \cdot 10^{-6} \text{ S} \\
 g_{o4} &= I_4 \cdot \lambda_P = 100 \cdot 10^{-6} \cdot 0,04 = 4 \cdot 10^{-6} \text{ S} \\
 g_o &= g_{o2} + g_{o4} = 7 \cdot 10^{-6} \text{ S}
 \end{aligned}$$

Bu bilgilerle devrenin orta frekanslar bölgesindeki kazancı

$$|K_o| = \frac{g_{m1}}{g_i} \frac{g_{m2}}{g_o} = \frac{0,132 \cdot 10^{-3}}{3,5 \cdot 10^{-6}} \frac{2,64 \cdot 10^{-3}}{7 \cdot 10^{-6}} = 14224 \rightarrow 83dB$$

kompanzasyon kapasitesinin değeri (6.24) den

$$C_M = \sqrt{\frac{1}{n} C_i C_o} = \sqrt{\frac{1}{10} 0,574 \cdot 4} = 0,48 \text{ pF}$$

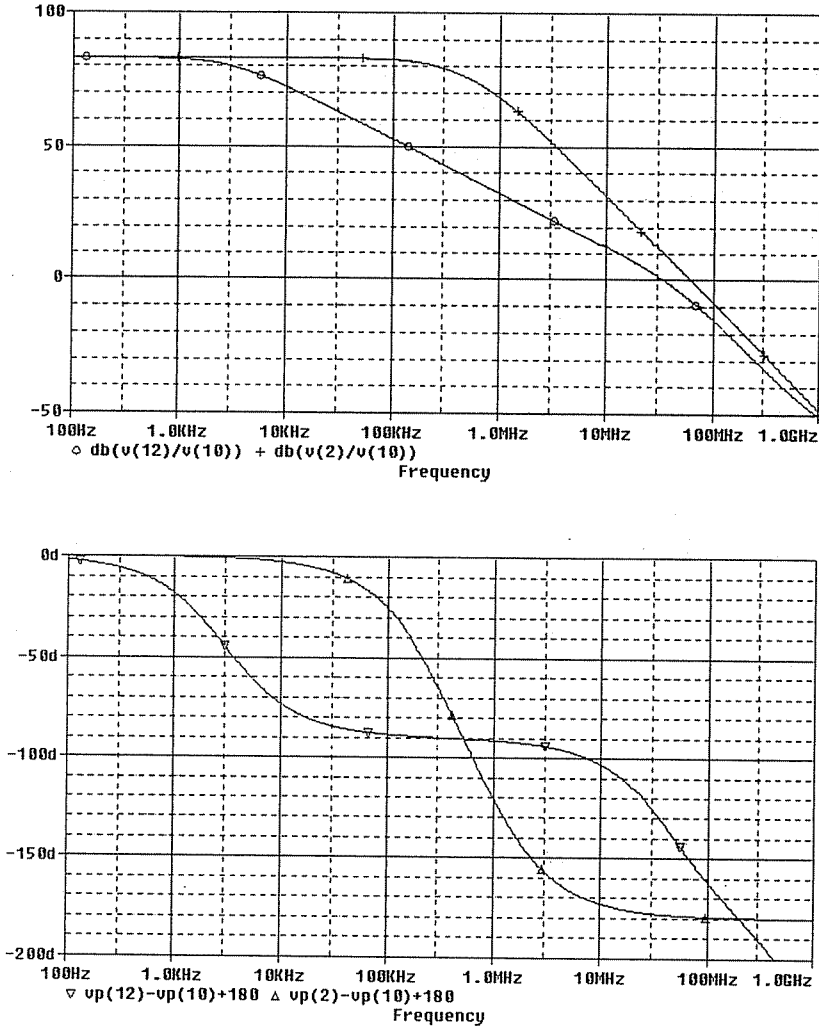
kompanze edilmiş kuvvetlendiricinin baskın kutbu olan  $s_1$  e karşı düşen  $\omega_1$  köşe frekansı da (6.22) den

$$f_1 = \frac{1}{2\pi} \frac{g_i g_o}{g_{m2} C_M} = \frac{1}{2} \pi \frac{3,5 \cdot 10^{-6} \cdot 7 \cdot 10^{-6}}{2,64 \cdot 10^{-3} \cdot 0,48 \cdot 10^{-12}} = 3,08 \text{ kHz}$$

bulunur.

Kuvvetlendiricinin kazancının modülünün ve açısının SPICE ile elde edilmiş olan frekansla değişim eğrileri Şekil-6.27 de verilmiştir. Bu eğrilerden kuvvetlendiricinin 30 dB kazanç payı ve 50° faz payı ile güvenli bir şekilde kompanze edilmiş olduğu görülmektedir.

-----

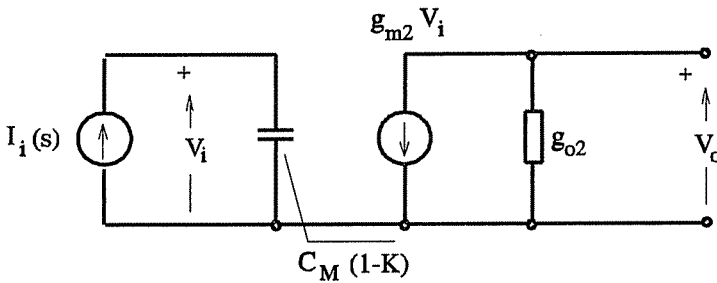


Şekil-6.27.Örnek devrenin kompanzasyonlu ve kompanzasyonsuz Bode eğrileri.

### 6.3.7. Yükselme Eğimi

Kompanze edilerek frekans eğrisi **kazanç bölgesinde tek kutuplu hale getirilmiş** bir işlemsel kuvvetlendiricinin girişine sinüzoidal bir işaret uygulanıp genliği veya frekansı arttırıldığında, çıkış işaretinde geribeslemesiz kuvvetlendiricilerde görülen tipik kırılma bozulmasından farklı bir bozulma görülür; küçük genliklerde yahut düşük frekanslarda sinüs biçimi olan çıkış gerilimi **üçgen biçimi** almaya başlar. Genlik veya frekans değiştirilerek bu üçgen biçimi çıkış işareti incelendiğinde yükselme ve düşme eğimlerinin hep aynı kaldığı, yani **çıkış işaretinin belirli bir eğimden daha hızlı değişmediği** görülür. Benzer şekilde kuvvetlendiricinin girişine basamak biçimi bir işaret uygulandığında büyük genlikler için çıkış işaretinin sabit eğimli bir rampa şeklinde değiştiği gözlemlenir.

Şekil-6.28 de tipik bir işlemsel kuvvetlendiricinin ikinci katının Şekil-6.23 de verilmiş olan eşdeğer devresi basitleştirilerek ve girişteki, diferansiyel giriş gerilimine bağımlı akım kaynağı  $s$  domeninde  $I_i(s)$  ile gösterilerek çizilmiştir. Girişe basamak biçimi bir  $V_{id}(s)=V/s$  gerilimi uygulandığında  $I_i(s)=g_{m1} \cdot V/s=I/s$  olur. Eşdeğer devreden kuvvetlendiricinin çıkış gerilimi için  $s$  domeninde



Şekil-6.28. Tipik bir işlemsel kuvvetlendiricinin ikinci katının basitleştirilmiş eşdeğer devresi.

$$V_o(s) \approx -V_i(s) \frac{g_{m2}}{g_{o2}} = -I_i(s) \frac{1}{(1-K) C_M g_{o2}} g_{m2}$$

$$\approx -\frac{I}{s} \frac{1}{s(-K) C_M g_{o2}} g_{m2} = \frac{1}{s^2} \frac{I}{C_M}$$

ve ters Laplace dönüşümü ile  $t$  domeninde

$$v_o(t) = -\frac{I}{C_M} t \quad (6.26)$$

bulunur. Yani çıkış gerilimi, eğimi  $I$  akımı ile orantılı olan bir rampa şeklinde değişir. Diferansiyel giriş geriliminin küçük değerlerinde  $I$ , gerilimin genliği ile orantılıdır. Ancak gerilimin bir değerinden sonra  $I$ , Şekil-6.22 den görülebileceği gibi **diferansiyel giriş katının kuyruk akımına ulaşır ve daha fazla artmaz**. Bu nedenle çıkış geriliminin değişim eğimi de sabit kalır. Çıkış gerilimi için söz konusu olabilecek bu en yüksek değişim hızına devrenin **yükselme eğimi (slew rate)** adı verilir ve  $I_T$  diferansiyel giriş katının kuyruk akımı olmak üzere

$$SR = \frac{I_T}{C_M} \quad (6.27)$$

bulunur.

Girişe uygulanan işaretin sinüzoidal bir gerilim olması halinde küçük genlikler için çıkış gerilimi de sinüzoidaldir ve değişim hızı, zamana göre türev alınarak hesaplanabilir:

$$v_o(t) = V_o \sin \omega t$$

$$\frac{dv_o}{dt} = -V_o \omega \cos \omega t$$

Çıkış geriliminin değişim hızının maksimum değeri de

$$\left| \left( \frac{dv_o}{dt} \right)_{maks} \right| = V_o \omega$$

dir. Bu hız yükselme eğiminden daha büyük olamayacağına göre

$$\omega V_o \leq SR \quad (6.28)$$

olmak zorundadır. Buradan,  $\omega_x$  frekanslı bir sinüzoidal işaretin bozulmadan kuvvetlendirilebilmesi için çıkış genliğinin

$$V_o \leq \frac{SR}{\omega_x} \quad (6.29)$$

koşulunu, yahut çıkışta  $V_{ox}$  genlikli bir sinüzoidal işaretin bozulmadan elde edilebilmesi için frekansının

$$\omega \leq \frac{SR}{V_{ox}}$$

koşulunu sağlaması gerektiği sonuçlarına varılır.

### ÖRNEK:

Şekil-6.26 daki işlemsel kuvvetlendiricinin yükselme eğimi (6.27) bağıntısı ve  $I_T=100 \mu A$ ,  $C_M=0,48 \text{ pF}$  değerleri ile

$$\begin{aligned} SR &= \frac{I_T}{C_M} = \frac{10^{-4}}{0,48 \cdot 10^{-12}} = 2,08 \cdot 10^8 \text{ [V/s]} \\ &= 0,28 \text{ [V/ns]} \end{aligned}$$

bulunur.

Kuvvetlendiricinin çıkışında 5V tepe değerli bir sinüzoidal gerilimin yükselme eğimi bozulması olmaksızın elde edilebilmesi için (6.28) den



frekansının

$$f \leq \frac{1}{2\pi} \frac{SR}{V_{ox}} = \frac{1}{2\pi} \frac{2,08 \cdot 10^8}{5} = 6,6 \text{ [MHz]}$$

koşulunu sağlaması gerektiği sonucu elde edilir..

Frekansı 10 MHz olan sinüzoidal bir çıkış işaretinin yükselme eğimi bozulması olmaksızın elde edilebilmesi için genliğinin (6.29) bağıntısı gereğince

$$V_o \leq \frac{SR}{2\pi f_x} = \frac{2,08 \cdot 10^8}{2\pi \cdot 10^7} = 3,3 \text{ [V]}$$

olması gerekir.

---

## 6.4. Geribeslemeli Osilatörler

### 6.4.1. Giriş

Peryodik işaret üreten elektronik devreler, üretilen işaretin dalga şekli ne olursa olsun **osilatör** olarak adlandırılır. **Haberleşme sistemlerinde** genellikle **sinüs biçimi** dalga üreten osilatörlere ihtiyaç duyulur. Sinüzoidal osilatörlerin gerçekleştirilmesinde, bir kuvvetlendiricinin  $\beta A = |1| \Delta\pi$  koşulunun<sup>11</sup> sağlandığı frekansda osilasyon yapması ilkesinden yararlanır. Daha az kullanılan bir yöntem de bir *LC* devresinin rezonans frekansındaki kayıplarının, negatif direnç özelliği gösteren bir elektronik iki uçlu devre ile yok edilerek devrenin osilasyon yapmasının sağlanmasıdır.

Bazı uygulamalarda sinüzoidal olmayan; kare dalga, üçgen biçimi v.b. dalga şekillerine ihtiyaç duyulur. Bu tür dalga şekillerinin üretilmesinde bir

---

<sup>11</sup> Bu koşul literatürde **Barkhausen osilasyon kriteri** olarak anılır.

kondansatörün bir direnç üzerinden veya bir akım kaynağı ile doldurulup boşaltılması ilkesine dayanan devrelerden yararlanır.

Bu bölümde geribesleme konusu ile bağlantılı olarak, en yaygın kullanılan osilatör türü olan sinüzoidal osilatörler incelenecektir.

Bir osilatörün ürettiği işaretin **frekansı**, en önemli özelliğidir. Bazı uygulamalarda, örneğin laboratuvarlarda işaret kaynağı olarak kullanılan osilatörlerde frekansın kolayca değiştirilebilmesi istenir. Bazı uygulamalarda ise, örneğin bir TV vericisinin yayın frekansını üreten osilatörde frekansın belirli bir değerde olması ve bu değerle değişmemesi gerekir. Buradan bir osilatörün ikinci önemli özelliği olan **frekans kararlılığı** kavramı gündeme gelir. Sinüzoidal osilatörler için çok önemli bir başka özellik de **spektral saflık**, yani üretilmesi istenen frekans dışındaki bileşenlerin değerleri ve seviyeleridir.

Geribeslemeden yararlanılarak belirli bir frekansda sinüzoidal bir işaret elde edilebilmesi için sağlanması gereken  $\beta A = |1| \Delta \pi$  koşulu iki şekilde gerçekleştirilebilir:

a) Kazancı geniş bir frekans bölgesi içinde belirli bir değere sahip olan bir kuvvetlendiriciye, Barkhausen osilasyon kriterini tek bir frekansda sağlayan, frekansa bağımlı bir pozitif geribesleme uygulanır. Bu tür osilatörlerde geribesleme devresi genellikle istenilen koşulu sağlayan bir  $R-C$  devresidir. Bu nedenle **R-C osilatörleri** adı ile anılan ve osilasyon frekansı  $R$  ve/veya  $C$  elemanlarının değerleri değiştirilerek istenilen değere ayarlanabilen bu tür osilatörler örneğin laboratuvarlarda alçak frekanslı (1 Hz'den birkaç on MHz'e kadar) sinüzoidal işaretlerin elde edilmesinde yaygın olarak kullanılmaktadır.

b) İkinci bir olanak, kazancı bir frekansda yüksek, bunun dışındaki frekanslarda çok küçük olan bir kuvvetlendiriciye frekansdan bağımsız bir geribesleme uygulayarak Barkhausen kriterinin kazancın yüksek olduğu frekansda sağlanmasıdır. Bir **L-C paralel rezonans devresinin** empenansının

rezonans frekansında maksimum ve faz açısının sıfır olması ve rezonans frekansı dışında empedansın modülünün ve açısının hızla değişmesinden yararlanılarak gerçekleştirilen bu tür osilatörlere de **L-C osilatörleri** adı verilir. Bu prensipten yararlanılarak 100 kHz gibi oldukça alçak frekanslardan GHz'lere kadar çok geniş bir frekans aralığında işaret üreten osilatörlerin gerçekleştirilmesinde yararlanılmaktadır. Frekans kararlılığı çok yüksek olan ve kuarts kristalinin piezoelektrik özelliklerinden yararlanılarak gerçekleştirilen **kristalli osilatörler** de L-C osilatörleri kapsamında incelenebilir.

#### 6.4.2. R-C Osilatörleri

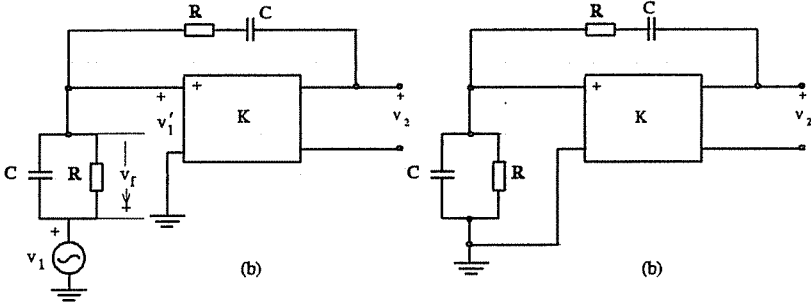
Çalışma ilkesi yukarda özetlenmiş olan R-C osilatörlerinde kuvvetlendirici blok kazancı pozitif veya negatif (faz açısı  $0^\circ$  veya  $180^\circ$ ) olan bir devre olduğuna göre geribesleme yolundaki R-C devresinin faz karakteristiğinin belirli ve tek bir frekansda  $0^\circ$  veya  $180^\circ$  faz dönmesi sağlaması gerekir. Bu koşulu sağlayan çeşitli R-C devreleri arasında en çok kullanılanlardan biri Şekil-6.29 da verilmiş olan **Wien osilatörü**'nde yararlanılan R-C devresidir. Şekil-6.29(a) da Wien osilatörü, gerilimden seri geribeslemeli bir kuvvetlendirici olarak çizilmiştir. Bu devrede  $\beta$ , (6.1) bağıntısında kullanılmış olan işaret yönleri ile

$$\beta = \frac{v_f}{v_2} = - \frac{Z_2}{Z_1 + Z_2}$$

dir.  $Z_1$  ve  $Z_2$  nin  $R$  ve  $C$  cinsinden değerleri yerine konularak  $\beta K$  hesaplandığında

$$\beta K = -K \frac{sRC}{s^2 R^2 C^2 + 3sRC + 1}$$

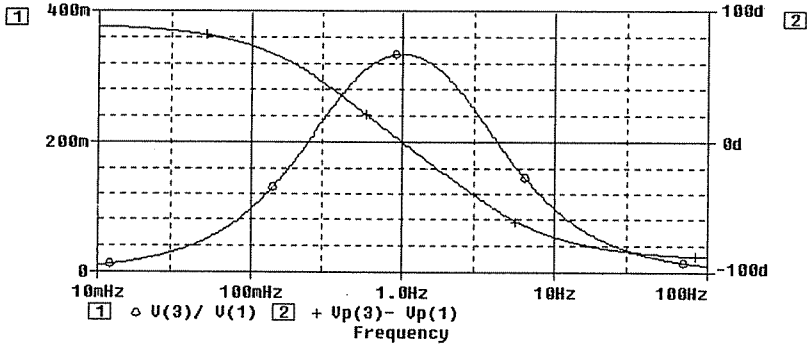
bulunur. Buradan  $v_f=0$  yapıldığında devrenin osilasyon yapması, yani  $\beta K=-1$  olması koşulu arandığında  $K=3$  olması ve  $\omega=\omega_0=1/RC$  eşitliğinin sağlanması gerektiği sonucuna varılır.



Şekil-6.29. (a) Gerilimden seri geribeslemeli kuvvetlendiricide Wien geribeslemesi. (b) Wien osilatörü.

Şekil-6.29(b) de devre bir kez daha,  $v_1=0$  yapılarak çizilmiştir.

Wien devresinin  $\beta=v_f/v_2$  transfer fonksiyonunun  $\omega_0$  frekansına göre normalize edilmiş genlik ve faz karakteristikleri Şekil-6.30 da verilmiştir. Buradan geribeslemenin açısının  $\omega_0$  frekansında sıfır olduğu ve bu frekansda  $|\beta|$ 'nin da maksimumdan geçerek 1/3 değerini aldığı görülmektedir. Şekil-



Şekil-6.30 Wien devresinin transfer fonksiyonunun  $\omega_0$  frekansına göre normalize edilmiş genlik ve faz eğrileri.

6.29(b) üzerinde bu bilgilerle ve işaretlerin yönleri göz önünde bulundurularak akıl yürütüldüğünde, kuvvetlendiricinin girişinden çıkışına kazancının pozitif ve Wien devresi üzerinden girişe uygulanan işaretin çıkışla (dolayısı ile giriş ucu ile) aynı fazda olduğu, bu nedenle  $\omega_0$  frekansında devrenin **kendi kendini besleme** özelliğine sahip olacağı; yani çıkışta  $\omega_0$  frekanslı ve genliği  $v_2$  olan bir işaret varsa bunun  $\beta$  devresi tarafından 3 defa zayıflatılıp kuvvetlendirici tarafından 3 defa kuvvetlendirilerek çıkışa yine aynı genlikle ulaştırılacağı sonucuna varılır. Kazancın 3 den küçük olması halinde genlik sürekli olarak azalarak sönecek, 3 den büyük kazanç değerlerinde ise genlik sürekli bir artma gösterecek ve kuvvetlendirici tarafından sınırlandırılacaktır.

Aşağıda devre bir de başka bir bakış açısı ile, devre teorisinin verileri yardımı ile incelenecek ve yorumlanacaktır. Elde edilmiş olan  $\beta K$  bağıntısından yararlanılarak devrenin geribeslemeli kazanç fonksiyonu hesaplanırsa

$$K_f = \frac{K}{1 + \beta K} = K \frac{s^2 R^2 C^2 + s 3RC + 1}{s^2 R^2 C^2 + s RC(3 - K) + 1}$$

bulunur. Bu kazanç fonksiyonunun

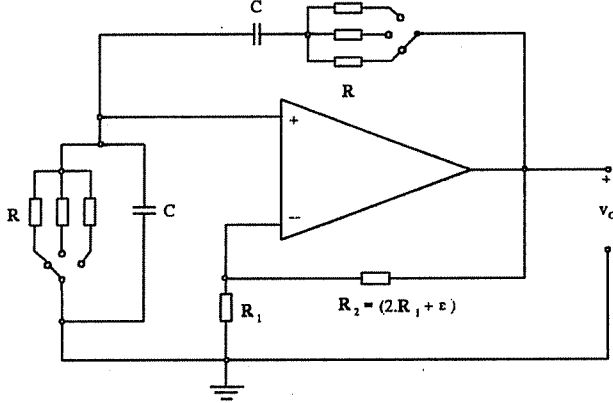
$$s_{01}, s_{02} = \frac{1}{RC} \frac{-3 \mp \sqrt{5}}{2}$$

değerinde negatif gerçel iki sıfırı ve

$$s_{k1}, s_{k2} = \frac{1}{2RC} [(K - 3) \mp j\sqrt{4 - (K - 3)^2}] \quad (6.30)$$

değerinde iki kutbu vardır. (6.30) bağıntısı incelenirse  $K=3$  için kutupların düşey eksen üzerinde ve  $s = \mp j(1/RC)$  değerinde bir **sanal çift** oluşturacağı görülür. O halde devre  $K=3$  için  $\omega = \omega_0 = 1/RC$  frekansında osilasyon yapacaktır. Ancak osilasyonun genliği belirsizdir; teorik olarak herhangi bir değerde olabilir. Ayrıca kazanç değerinde herhangi bir nedenle meydana gelecek bir azalma nedeni ile **osilasyon sönebilir**. Bu belirsiz durumlardan

kurtulmak için kazanç değeri 3 den biraz (% birkaç oranında) daha büyük tutulur. Bu durumda, (6.30) bağıntısından kolayca görüleceği gibi kutuplar sağ yarıdüzleme geçer ve meydana gelen osilasyonun genliğinin zamanla üstel olarak büyümesi gerekir. Ancak kuvvetlendiricinin çıkışındaki gerilim dalgalanması devrenin yapısına ve besleme geriliminin değerine bağlı olarak belirli bir değerin üzerine çıkamayacağı için osilasyonun genliği bu değerde sınırlı kalır. Devrenin osilasyon yapması için gerekli olan pozitif kazanç değerinin küçük olması, kuvvetlendirici blokun **ayrıca** negatif geribeslemeli olarak gerçekleştirilmesi ve böylece duyarlık, eğrisellik bozulması v.b. özelliklerinin iyileştirilmesi olanağını verir. Şekil-6.30 da  $R_1$  ve  $R_2$  dirençleri ile negatif geribesleme uygulanarak kazancı istenilen değere düşürülmüş bir işlemsel kuvvetlendiriciden yararlanılarak gerçekleştirilen bir Wien osilatörü görülmektedir. Kazancın 3 den biraz büyük olabilmesi için  $R_2$  direncinin değeri  $2.R_1$  den % birkaç oranında daha büyük değerli seçilmiştir. Devrenin osilasyon frekansı  $R$  ve  $C$  elemanlarının değerleri sürekli ve/veya kademeli olarak değiştirilerek geniş bir frekans aralığında değiştirilebilir.



Şekil-6.31. Kazancı negatif geribesleme ile 3'e düşürülmüş bir işlemsel kuvvetlendiriciden yararlanılarak gerçekleştirilen Wien osilatörü.

### 6.4.3. L-C Osilatörleri

Yüksek frekanslı sinüzoidal işaretler elde etmek için genellikle L-C osilatörlerinden yararlanır. Çok çeşitli şekillerde gerçekleştirilebilen L-C osilatörlerinin temel çalışma ilkesi şöyle özetlenebilir:

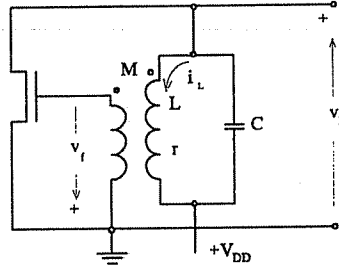
Bir paralel rezonans devresinin  $\omega_0$  rezonans frekansında büyük bir değere sahip olan empedansının modülü, bu frekansın iki yanında hızla düşer. Ayrıca rezonans frekansında **rezistif** olan empedansın fazı da hızlı bir değişim göstererek rezonans frekansının aşağısında endüktif iken yukarısında kapasitif olur<sup>12</sup>. Böyle bir devre bir kazanç elemanının yükü olarak kullanılırsa kazanç  $\omega_0$  frekansı ve yakınlarında bir maksimumdan geçer. Kazanç elemanının çıkışından girişine bir pozitif geribesleme uygulandığında, kazancın maksimum olduğu bölgede Barkhausen kriterinin faz koşulunun da sağlandığı frekansda devre osilasyon yapar.

Şekil-6.32 de bir NMOS tranzistor kullanılarak gerçekleştirilen "çıkışı akordlu" bir L-C osilatörü devresinin şeması verilmiştir. Kanal ayarlamalı olan tranzistor  $V_{GS}=0$  V gerilimi ile kutuplanmış olduğundan parametrelerinin belirlediği bir doğru akım akıtır. Tranzistorun bu çalışma noktasındaki geçiş iletkenliği  $g_m$  ve çıkış iletkenliği  $g_o$  ile gösterilmiştir<sup>13</sup>. Tranzistorun çıkışına bağlanmış olan paralel rezonans devresindeki kondansatörün kapasitesi  $C$ , bobinin endüktansının değeri  $L$  ve direnci  $r$  dir. Geribesleme, rezonans devresinin bobini ile magnetik bağlaşmalı ikinci bir sargı yardımı ile yapılmış ve iki sargı arasındaki ortak endüksiyon katsayısı  $M$  ile gösterilmiştir.

Tranzistorun herhangi bir frekansdaki gerilim kazancı, geçiş iletkenliği ile çıkışa paralel gelen toplam admitans cinsinden

<sup>12</sup> Rezonans devrelerinin temel davranışları EK-7 de özetlenmiştir.

<sup>13</sup> Osilatörün çıkışının bağlandığı devrenin girişinin bir iletkenlik bileşeni varsa,  $g_o$ , tranzistorun çıkış iletkenliği ile bu iletkenliğin toplamını temsil eder.



Şekil-6.32. Kanal ayarlamalı bir NMOS tranzistorla gerçekleştirilmiş bir "çıkışı akordlu" L-C osilatörü.

$$K = - \frac{g_m}{g_o + sC + \frac{1}{(r + sL)}}$$

dir. Tranzistorun girişine gelen  $v_f$  geribesleme gerilimi, rezonans devresinin bobin kolundan akan akım ile ortak endüksiyon katsayısı cinsinden ve şekil üzerinde işaretlenmiş olan sargı yönleri ile

$$v_f = -sM i_L$$

ve

$$i_L = v_o \frac{1}{(r + sL)}$$

olduğundan geribesleme oranı

$$\beta = -sM \frac{1}{(r + sL)}$$

ve çevrim kazancı



$$\beta K = g_m \frac{s M \frac{1}{(r+sL)}}{\frac{1}{(r+sL)} + sC + g_o}$$

bulunur. Barkhausen osilasyon kriteri gereği  $\beta K = -1$  yazılarak bağıntı düzenlendiğinde elde edilen

$$-s g_m M = s^2 LC + s(Cr + g_o L) + (1 + g_o r)$$

eşitliğinin gerçekleşebilmesi için

$$-g_m M = Cr + g_o L \quad (6.31)$$

ve

$$s^2 LC + (1 + g_o r) = 0 \quad (6.32)$$

koşullarının birlikte sağlanması gerekir. (6.31) bağıntısı düzenlenirse

$$M = - \frac{(Cr + g_o L)}{g_m} \quad (6.33)$$

bulunur. Bu bağıntı osilasyon olabilmesi için  $M$  ortak endüksiyon katsayısının hem **değerinin** ne olması gerektiğini hem de **işaretinin** negatif olmasının, yani sargı yönlerinin başta öngörölmüş olanın aksine,  $180^\circ$  faz döndürecek şekilde olmasının gerekli olduğunu gösterir. Tranzistorun da girişinden çıkışına  $180^\circ$  faz döndürdüğü göz önünde bulundurulursa, devrenin **kendi kendini besleyebilmesi** için bu koşula, devre üzerinde akıl yürüterek de ulaşılabilir.

(6.32) bağıntısı ise  $s \rightarrow j\omega$  konularak düzenlendiğinde osilasyonun meydana geleceği frekansı verir:

$$\omega_o = \sqrt{\frac{1}{LC} + \frac{g_o r}{LC}} \quad (6.34)$$

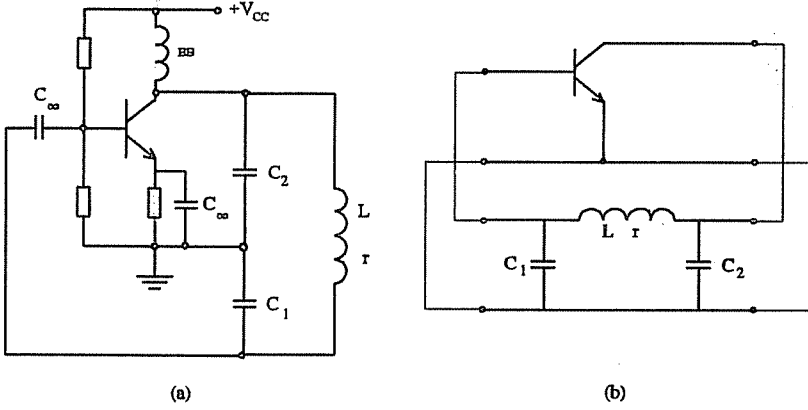
(6.34) bağıntısı osilasyon frekansının **L-C devresinin öz frekansından** biraz büyük olduğunu, devredeki kayıplar ne kadar azsa (bobinin seri direnci ne kadar küçük ve/veya rezonans devresine paralel gelen direnç ne kadar büyük ise) osilasyon frekansının L-C devresinin öz frekansına o kadar yakın olacağını gösterir. Bu özellik tüm rezonanslı osilatörleri için devre yapısı ne olursa olsun, geçerlidir.

L-C osilatörlerinde osilasyon kriteri, çıkıştaki rezonans devresi ile kuvvetlendirici elemanın girişi arasındaki bağlaşma çeşitli şekillerde gerçekleştirilerek sağlanabilir. "Klasik" L-C osilatörlerinden biri olan **Collpits osilatörü**'nün bipolar tranzistor kullanılarak gerçekleştirilen türü Şekil-6.33(a) da verilmiştir. Burada olduğu gibi geribesleme devresinin çıkışının kuvvetlendirici eleman tarafından yüklenmesi halinde ve kuvvetlendirici elemanın iç geribeslemesinin ihmal edilmemesinin gerekli olduğu durumlarda geribesleme oranının sağlıklı olarak hesaplanması güçleşir. Aşağıda verilecek olan yöntem **herhangi bir geribeslemeli osilatör devresinde** osilasyon koşulunun ve osilasyon frekansının hesaplanmasında sorunsuz olarak kullanılabilir.

[y] parametreleri ile tanımlanmış herhangi iki 2-kapılı devrenin paralel bağlanması ile elde edilen yeni 2-kapılının [y] parametreleri paralel bağlanan devrelerin [y] parametrelerinin toplamı olarak hesaplanarak akım-gerilim bağıntıları şu şekilde yazılabilir:

$$\begin{aligned} I_1 &= (y_{11} + y_{11}') V_1 + (y_{12} + y_{12}') V_2 \\ I_2 &= (y_{21} + y_{21}') V_1 + (y_{22} + y_{22}') V_2 \end{aligned} \quad (6.35)$$

Bu bağıntıda karakteristik determinant 0 olduğunda,  $I_1$  ve  $I_2$  uç akımlarının ikisi birden sıfır olsa bile  $V_1$  ve  $V_2$  sıfırdan farklıdır; yani devre, bu koşulun sağlandığı frekansda osilasyon yapar.

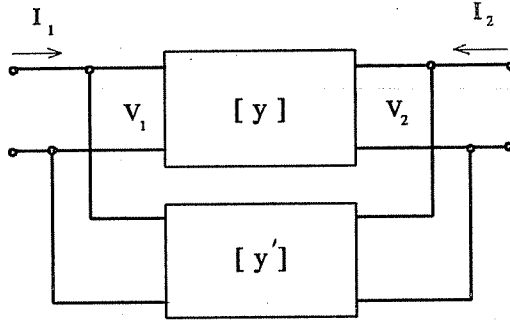


Şekil-6.33 (a) Collpits osilatörü, (b) Kuvvetlendirici eleman ve geribesleme 2-kapılılarının paralel bağlı durumu gösterilmesi.

Bir örnek olmak üzere bu yöntem Şekil-6.33 de verilmiş olan Collpits devresine uygulanarak osilasyon koşulu ve osilasyon frekansı çıkartılacaktır. Şekil-6.33(a) daki devrenin paralel bağlanmış iki 2-kapılı biçiminde düzenlenmiş hali Şekil-6.33(b) verilmiştir. Bağıntuların **yorumu elverişli** boyutlarda kalabilmesi için aşağıdaki basitleştirici (ve **gerçekçi**) kabuller yapılacaktır:

- Osilasyon frekansında  $C_\infty$  ile gösterilmiş olan kondansatörlerin reaktansları ihmal edilebilecek kadar küçük, BB ile gösterilmiş olan **boğucu bobinin** reaktansı açık devre sayılabilecek kadar büyüktür.

- Transistörün çıkış direncinin rezonans devresini yükleme etkisi giriş direncinin ve bobinin direncinin yükleme etkileri yanında ihmal edilebilecek kadar azdır.



Şekil-6.34. Kuvvetlendirici elemanın ve geribesleme devresinin paralel bağlanmış iki 2-kapılı olarak gösterilmesi.

- Devredeki bazı kutuplama dirençlerinin rezonans devresini yükleme etkisi ihmal edilebilecek kadar küçüktür.

- Transistörün  $C_{cb}$  kapasitesi üzerinden gelen geribesleme,  $L-C$  geribesleme devresi üzerinden gelen geribesleme yanında ihmal edilebilecek kadar küçüktür.

- Transistörün giriş kapasitesi  $C_i$  kapasitesine dahildir.

Bu kabullerle transistörün  $[y]$  ve  $L-C$  devresinin  $[y']$  parametreleri aşağıdaki gibi yazılabilir:

$$\begin{array}{ll}
 y_{11} = g_i & y_{11}' = sC_1 + \frac{1}{(sL+r)} \\
 y_{22} = 0 & y_{22}' = sC_2 \\
 y_{12} = 0 & y_{12}' = -\frac{1}{(sL+r)} \\
 y_{21} = g_m & y_{21}' = -\frac{1}{(sL+r)}
 \end{array}$$

Bu parametre değerleri (6.35) in karakteristik determinantına yerleştirilip sifıra eşitlendikten sonra  $s \rightarrow j\omega$  konulup bağıntının gerçel ve sanal kısımları ayrı ayrı sifıra eşitlenerek düzenlenirse  $C_e$ ,  $C_1$  ve  $C_2$  nin seri eşdeğeri (yani bobine paralel gelen eşdeğer kapasite) olmak üzere osilasyon frekansı için

$$\omega_o = \sqrt{\frac{1}{C_e L} + \frac{g_i r}{C_1 L}}$$

ve bobinin direncinin tranzistorun giriş direnci yanında genellikle çok küçük olmasından yararlanılarak yapılan basitleştirme ile osilasyon koşulu için

$$\frac{C_2}{C_1} = \frac{g_m}{g_i}$$

bağıntısı elde edilir. Görüldüğü gibi Collpits osilatöründe de osilasyon frekansı rezonans devresinin öz frekansından biraz büyük olmakta ve rezonans devresinin direnç yükü ne kadar küçükse öz frekansa o kadar yaklaşmaktadır.

Yukarda incelenen L-C osilatörleri için elde edilmiş olan osilasyon koşulları için de R-C osilatörleri incelenirken yapılan yorum geçerlidir. Eleman değerleri osilasyon koşulunu tamı tamına sağlayacak şekilde belirlendiğinde, osilasyon genliğinin belirli olmaması ve eleman değerlerinde sıcaklık v.b. dış etkenler nedeni ile meydana gelebilecek değişimler yüzünden osilasyonun sönmesi riskleri vardır. Bu nedenle L-C osilatörlerinde de eleman değerleri osilasyon koşulunu biraz fazlası ile sağlayacak şekilde belirlenir. Bu durumda osilasyonun genliğinde meydana gelecek olan zamanla üstel artma, kuvvetlendirici elemanın ve besleme geriliminin belirlediği bir değerde sınırlanır. Bu sınırlama nedeni ile dalga şeklinde meydana gelecek olan eğrisellik bozulması, rezonans devresinin kayıplarının küçük tutulması ( $Q$  iyilik katsayısının yüksek yapılması) ile zararsız bir düzeyde tutularak iyi bir spektral saflığa ulaşılabilir.

#### 6.4.4. Osilatörlerde Frekans Kararlılığı

Bir osilatörün frekansından beklenen kararlılık, yani osilasyon frekansının dış etkenlerden bağımsız olarak sabit kalması osilatörün kullanılma amacına bağlı olarak değişir. Örneğin laboratuvarında bir kuvvetlendiricinin frekans karakteristiğinin çıkartılmasında yararlanılan bir R-C osilatörü için osilatörün verdiği frekansın öngörülmüş olan frekansa tamı tamına eşit olmaması yahut sıcaklık v.b. dış etkenlerle örneğin %1 değişmesi bir sorun yaratmaz. Buna karşılık, bir saatin günde 1 saniyeden fazla hata yapmaması için osilatörünün frekans kararlılığının  $10^{-5}$  den iyi olması gerekir. Haberleşme sistemleri ve benzeri uygulamalarda kullanılan osilatörlerden beklenen frekans kararlılığı daha da yüksektir.

Bir osilatörün frekans kararlılığını, osilasyon frekansını veren bağıntı belirler. Frekansının değiştirilebilmesi istenen osilatörlerde frekansı doğrudan belirleyen elemanlar, Şekil-6.31 deki Wien osilatöründe olduğu gibi sürekli ve/veya kademeli olarak değiştirilebilen elemanlarla gerçekleştirilir. Bu elemanların değerlerinin sıcaklık, sarsıntı v.b. dış etkenlerle değişmesi, ayrıca -özellikle yüksek frekanslarda- elektronik elemanlarda çalışma noktasının kararlılığına bağlı olarak jonksiyon kapasitesi v.b. parazitik elemanların değerlerinde meydana gelebilecek olan değişimler, frekans kararlılığının düzeyini belirler.

Kullanıldıkları yerler nedeni ile frekans kararlılığı L-C osilatörlerinde daha önemlidir. Frekansı değiştirilebilen L-C osilatörlerinde frekans genellikle rezonans kapasitesinin değeri ile ayarlanır. Bu amaçla ya kapasitesi mekanik olarak değiştirilebilen **değişken kondansatörlerden** ya da jonksiyon kapasitesinin değeri tıkama yönündeki kutuplama gerilimi ile değiştirilen **kapasite diyotlarından** yararlanır. Rezonans devresinin bobininin içindeki **ferrit**<sup>14</sup> çekirdeğin konumunun değiştirilmesi ile

---

<sup>14</sup> Ferritler  $\mu$  magnetik geçirgenlik katsayısı büyük ve yüksek frekanslarda kayıpları düşük olan seramik yapıda magnetik malzemelerdir.

endüktans değerinin değiştirilmesi de, L-C osilatörlerinde frekansın ayarlanmasında yararlanılan bir başka yöntemdir.

Belirli bir frekansa osilasyon yapması ve osilasyon frekansının değişmemesi istenen devrelerde mutlaka bir **ince ayar** olanağının bulunması gerekir. Hesapla bulunan  $L$  ve  $C$  eleman değerlerinin tamı tamına bu değerlere sahip olmamaları, hesaplarda kullanılan bağıntıların çıkartılmasında yapılmış olan yaklaşıklıklar ve devredeki elektronik elemanın, çalışma noktasının kararlılığına bağlı olarak değişebilen parazitik kapasiteleri bu gerekliliğin önemli nedenleridir. Bu ince ayar gereksinmesinin karşılanmasında ya rezonans kapasitesini dar bir aralıkta hassas olarak ayarlamaya olanak verecek değerde ve yapıda bir ince ayar kondansatöründen ya da yukarıda değinildiği gibi ferrit çekirdeğinin konumu değiştirilebilen bir bobinden yararlanılır .

L-C osilatörlerinin osilasyon frekansını veren bağıntılar yukarıda incelenmiş olan örnek devrelerde görüldüğü gibi genellikle

$$\omega_o = \sqrt{\frac{1}{LC} + H}$$

biçimindedir. Osilasyon frekansının, rezonans devresinin öz frekansından farklı olmasına yol açan ve  $H$  ile gösterilmiş olan hata terimi, rezonans devresinin **kayıplarını** içerir. Örneğin Şekil-6.33 deki devre için

$$H = \frac{g_i r}{C_1 L}$$

dir. Buradaki  $g_i$  tranzistorun giriş iletkenliğidir ve değeri çalışma noktasının sıcaklık, besleme gerilimi gibi dış etkenlere bağlı olması nedeni ile değişebilir. Pratik olarak değişmeyen  $r$  sargı direnci değerinin küçük yapılması, çarpan olarak geldiği  $g_i$  de meydana gelebilecek değişmelerin etkisini azaltacağı için yararlıdır. Başka L-C osilatörlerinde de söz konusu olan bu durum nedeni ile bir L-C osilatöründe rezonans devresindeki bobinin,

seri direnci olabildiğince küçük ( $Q=L\omega/r$  iyilik katsayısı olabildiğince büyük) olacak şekilde gerçekleştirilmesi gerekir.

Bir L-C osilatöründe frekans kararlılığının yüksek olması için alınabilecek tüm önlemler alınsa bile sağlanabilen kararlılık pek çok uygulama alanı için yetersiz düzeyde,  $10^{-4}$  mertebesinde kalır. Daha yüksek bir frekans kararlılığının gerekli olduğu durumlarda **kristalli osilatörler**'den yararlanılır.

#### 6.4.5. Kristalli Osilatörler

Kuartz krislalinden Şekil-6.35 de gösterilen biçimde kesilip parlatılmış bir prizmanın XX elektriksel eksenine dik yüzeyleri arasına bir gerilim uygulanırsa prizma Y'Y'mekanik eksen doğrultusunda boyut değiştirir. Tersine, mekanik eksen doğrultusunda boyut değiştirmeye zorlanırsa elektriksel eksene dik yüzeyler arasında zorlamanın yönüne bağlı bir gerilim oluşur<sup>15</sup>. Uygulanan gerilim periyodik bir gerilimse kristal buna bağlı olarak titreşir. Gerilimin frekansı kristalin titreşim doğrultusundaki mekanik rezonans frekansına eşit yapıldığında titreşim genliği maksimum olur, yahut belirli genlikte bir titreşim çok küçük bir enerji ile devam ettirilebilir.

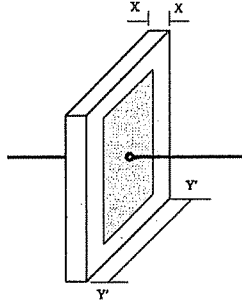
Böyle bir kristalin mekanik rezonans frekansı boyutlarına bağlıdır. Rezonans frekansında titreşen bir kristalin, titreşmesi nedeni ile elektriksel eksenine dik yüzeyleri arasında oluşturduğu gerilim de doğal olarak mekanik titreşim frekansı ile aynı kararlılığa sahiptir. Kuartz kristalinin mükemmel

---

<sup>15</sup> **Piezoelektrik olay** olarak bilinen bu davranıştan, osilatörler dışında, mekanik bir büyüklüğün elektriksel bir büyüklüğe dönüştürülmesinde (örneğin çakmaktarda mekanik bir darbeden yararlanılarak bir elektriksel kıvılcım elde etmek amacı ile) yahut elektriksel bir büyüklüğün mekanik bir büyüklüğe dönüştürülmesinde (örneğin ultrasonik dalga üreteçlerinde) yararlanılmaktadır.



mekanik yapısı ve sıcaklıkla boyut değıştirme katsayısının çok küçük olması nedeni ile rezonans frekansı çok kararlıdır<sup>16</sup>.

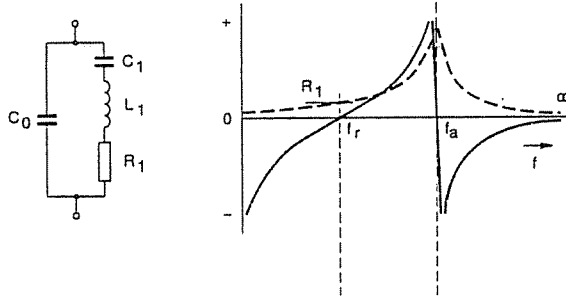


Şekil-6.35. Geniş yüzeyleri XX elektriksel eksenine dik olacak şekilde kesilmiş bir kuartz kristalinde Y'Y' mekanik titreşim doğrultusu.

Bir kuartz kristalinin elektriksel bakımdan bir **2-uçlu** olarak göz önüne alınması halinde Şekil-6.36(a) daki eşdeğer devre ile temsil edilebileceği gösterilebilir. Bu eşdeğer devrede  $C_o$ , kristale gerilim uygulanabilmesi için elektriksel eksene dik yüzeyler üzerine yapılmış olan metal kaplama nedeni ile oluşan parazitik kapasite,  $L_1$  ve  $C_1$  mekanik rezonans frekansının elektriksel eşdeğerine karşı düşen eleman değerleri ve  $R_1$ , kristalin toplam kayıplarını temsil eden dirençdir.

Eşdeğer devreden görüleceği gibi kristalin iki ayrı rezonans frekansı vardır;  $L_1$  ile  $C_1$  nin belirlediği  $f_r$  seri rezonans frekansı ve  $f_r$  nin yukarısında endüktif olan  $L_1$ ,  $C_1$  kolu ile  $C_o$  kapasitesinin belirlediği  $f_a$  paralel rezonans (anti-rezonans) frekansı (Şekil-6.36(b)). Paralel rezonans frekansının kristale  $C_o$  kapasitesini arttıracak şekilde paralel bir kapasite bağlanarak küçültülebileceği açıktır. Benzer şekilde kristale seri bir kapasite bağlanarak

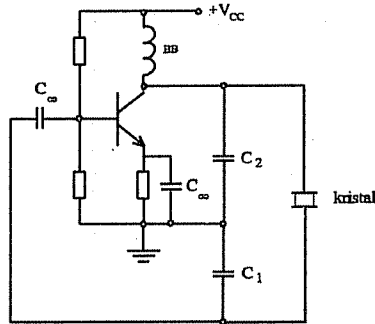
<sup>16</sup> Kristalin sıcaklığı bir termostat yardımı ile sabit tutulan bir ortamda çalıştırılarak sıcaklığa bağlı boyut değışimlerinin önlenmesi ve titreşim sırasında hava sürtünmesinden ileri gelen kayıplardan kurtulmak için kristalin havası boşaltılmış bir kılıf içinde tutulması, rezonans frekansının kararlılığını artırmak için yararlanılan yöntemlerdir.



Şekil-6.36. Bir piezoelektrik kristalin eşdeğer devresi ve rezonans karakteristiği (Philips Components, PA10 Quartz Crystals, 1996'dan alınmıştır).

seri rezonans frekansı büyütülebilir. Ancak bu yollarla rezonans frekansları çok az (milyonda birkaç mertebesinde) değiştirilebilir.

Bir kuartz kristalinin seri rezonans frekansında yahut paralel rezonans frekansında kendi beslemesini sağlayacak şekilde pozitif geribesleme uygulanmış devrelere **kristalli osilatörler** denir. Çok çeşitli yapılar da gerçekleştirilebilen kristalli osilatörlere bir örnek olarak verilmiş olan Şekil-6.37 deki devre, Collpits osilatöründen türetilmiştir ve **Pierce osilatörü** adı ile anılır. Devre kristalin  $f_a$  **paralel rezonans frekansında** osilasyon yapar. Osilasyon meydana gelebilmesi için gerekli koşul ise  $C_2/C_1$  oranı için Collpits osilatörü incelenirken elde edilmiş olan değerdir. Pierce osilatörünün

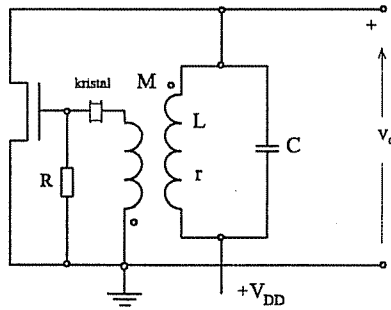


Şekil-6.37. Pierce osilatörü.

önemli özelliği yapısında herhangi bir rezonans devresi bulunmaması ve devreye bağlanan kristalin anti-rezonans frekansında osilasyon yapmasıdır.

Şekil-6.38 de de kristalin  $f_r$  **seri rezonans frekansında** osilasyon yapan osilatörlere bir örnek verilmiştir. Devre Şekil-32 deki çıkışı akordlu osilatörden türetilmiştir. Rezonans devresi kristalin osilasyon frekansına akordludur. İkinci sargının ucundaki gerilim tranzistorun girişine, kristalle R direnci arasında bölünerek uygulanmıştır. Kristalin empedansı seri rezonans frekansında minimum olduğu için tranzistorun girişine gelen gerilim bu frekansda maksimum olur ve çevrim kazancı ancak bu frekansda osilasyon kriterini sağlayacak bir değere ulaşabilir.

Bir piezoelektrik kristal rezonans frekansının bir tam katı (harmoniği) ile uyarılırsa, bu frekansda osilasyon yapar. Bu özellikten yararlanılarak yüksek frekanslı kristalli osilatörler gerçekleştirilebilir. Bu durumda kristalin istenilen harmonik frekansla uyarılabilmesi için devrede, kristalin temel frekansının o harmoniğine akordlu bir rezonans devresi bulunması ve çevrim kazancının o frekansda maksimum olup başka frekanslarda (bu arada kristalin temel frekansında) çok küçük bir değere düşmesi sağlanır.



Şekil-6.38. Kristalin seri rezonans frekansında osilasyon yapan MOS tranzistorlu osilatör.

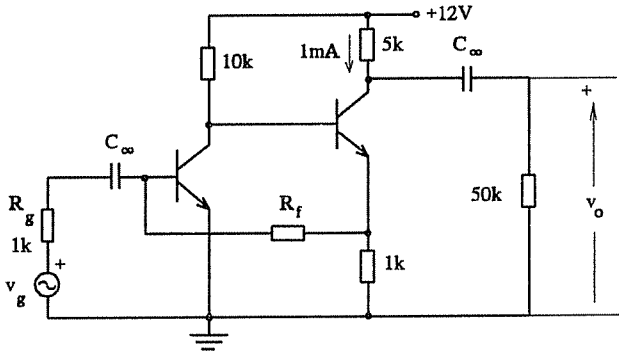
## PROBLEMLER

1.- Emetör direnci köprülenmemiş direnç yüklü bir kuvvetlendiriciyi akımdan seri geribeslemeli bir devre olarak ele alıp küçük işaret gerilim kazancı, giriş direnci ve çıkış direnci bağıntılarını çıkartın. Elde ettiğiniz bağıntıları, Bölüm-2 de çıkartılmış bağıntularla karşılaştırın.

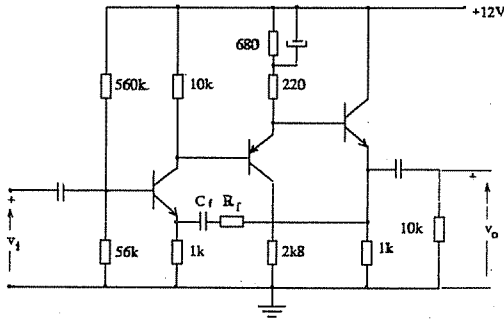
2.- Şekilde giriş tranzistorunun kutuplanması akımdan paralel geribesleme uygulanarak sağlanmış iki katlı bir kuvvetlendirici görülmektedir. Tranzistorlar için  $\beta_F=200$  ve  $V_{AF}=0$  dır.  $V_{BE}=0,7$  V alınabilir.

a) İkinci tranzistorun sükûnet akımının 1 mA olması için  $R_f$  geribesleme direncinin değeri ne olmalıdır?

b) Devrenin  $r_i$  giriş direncini ve kaynaktan çıkışa  $v_o/v_g$  küçük işaret gerilim kazancını hesaplayın.



3.- Şekildeki devreye gerilimden seri geribesleme uygulanmıştır. Tranzistorların parametreleri Problem-2 deki gibidir. İlgilenilen frekans aralığında tranzistorlardan ileri gelen bir kazanç azalmasının olmadığı kabul edilecektir. Bağlama ve köprüleme kondansatörleri, frekans eğrileri üzerindeki etkileri ihmal edilebilecek kadar büyük değerlidir.



a) Geribesleme yolu üzerindeki  $C_f$  kondansatörünün de çok büyük değerli olduğunu kabul ederek, gerilim kazancınının 10 olması için  $R_f$  direncine verilmesi gereken değeri hesaplayın.

b) Gerilim kazancınının 500 Hz den yukarda (a) daki değeri korurken 500 Hz den aşağıya doğru 20 dB/dekad eğimle yükselmesi isteniyor.  $C_f$  kapasitesinin değeri ne olmalıdır? Bu yükselme hangi değere kadar devam edebilir?

c) Kazancım, (b) dekine ek olarak 5 kHz'den yukarda 20 dB/dekad eğimle düşmesi isteniyor. Geribesleme yoluna nasıl bir ilâve yapılması gerekir?

d) Bulduğunuz eleman değerlerini kullanarak devrenin kazancınının frekansla değişimini SPICE yardımı ile çıkartın. Elde ettiğiniz sonucu daha önce bulduklarınızla karşılaştırarak yorumlayın.

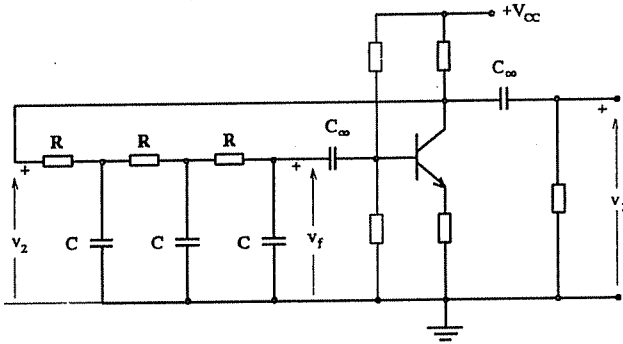
4.- Problem-3.4 de incelenmiş olan işlemsel kuvvetlendiricide tranzistorların geçit oksidi kalınlıkları 40 nm ve kuvvetlendiricinin çıkışına yük olarak bağlanan kapasitenin değeri 100 pF dir. Geçit kapasiteleri dışındaki parazitik kapasiteler ihmal edilebilecek kadar küçük değerlidir.

a) Devrede, M6 tranzistorunun savağı ile geçidi arasında bağlanması gereken kompanzasyon kapasitesinin değeri ne olmalıdır?

b) Kompanze edilmiş durumda devrenin yükselme eğiminin değeri ne olur?

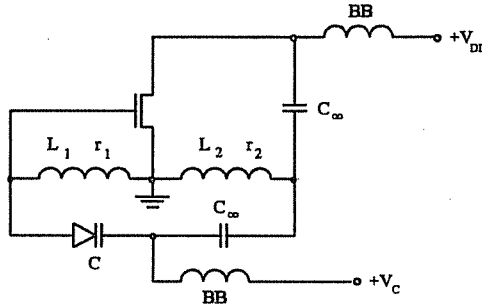
c) Devreden, yükselme eğimi bozulması olmaksızın elde edilebilecek 2 V tepe değeri sinüzoidal çıkış geriliminin frekansı en çok ne olabilir?

5.- Şeması şekilde verilmiş olan ve **faz ötelemeli osilatör** adı ile bilinen devrede osilasyon frekansını ve osilasyon meydana gelebilmesi için tranzistorun sağlaması gereken minimum kazanç değerini hesaplayın (baz kutuplama dirençlerinin paralel eşdeğerinin, tranzistorun giriş direncine göre çok büyük olduğu kabul edilebilir).



6.- Şekil-6.33 deki Collpits osilatöründe tranzistorun kolektör doğru akımı 1 mA dir ve bu akım için  $f_T=500$  MHz olarak verilmiştir. Tranzistorun çıkış iletkenliği, baz gövde direnci ve iç geribesleme kapasitesinin ihmal edilebilecek kadar küçük olduğu kabul edilecektir. Bobinin self endüktansı  $L=5$   $\mu$ H ve bu frekansdaki kayıplarını temsil eden seri direnç değeri  $r=0,2$  ohm dur. Devrenin  $f_o=10$  MHz de osilasyon yapması için gerekli  $C_1$  ve  $C_2$  değerlerini hesaplayın.

7.- Klasik L-C osilatörlerinden biri olan **Hartley osilatörü**'nün kanal ayarlamalı bir NMOS tranzistor ve akord kapasitesi olarak bir kapasite



diyodu kullanılarak gerçekleştirilen şekli aşağıda verilmiştir. Devredeki  $C_c$  bağlama kondansatörlerinin kapasiteleri osilasyon frekansında kısa devre sayılabilecek kadar ve  $BB$  ile gösterilmiş olan bobinlerin endüktansları osilasyon frekansında açık devre sayılabilecek kadar büyüktür. Tranzistorun gövde direnci, iç geribesleme kapasitesi ve çıkış iletkenliğinin ihmal edilebilecek kadar küçük olduklarını kabul ederek devrenin osilasyon frekansını ve osilasyon koşulunu veren bağıntıları çıkartın.

8.- Seri rezonans frekansı  $f_r=10$  MHz olan bir kristalin parametreleri  $C_1=20$  fF,  $C_o=4,3$  pF,  $R_1=50$  ohm olarak verilmiştir.

- a) Kristalin eşdeğer devresindeki  $L$ , endüktansının değerini,
- b)  $f_a$  paralel rezonans frekansının değerini,
- c) Kristalin seri rezonansdaki ve paralel rezonansdaki  $Q$  iyilik katsayısı değerlerini hesaplayın.



# EKLER



## EK1

## SPICE GİRİŞ DOSYASI

```

*BJT TEMEL AKIM KAYNAGI
VCC 100 0 15
V10 10 0
CK 2 10 1F
Q1 1 1 0 NPNMOD
Q2 2 1 0 NPNMOD
I1 0 1 1MA
G1 100 2 10 2 1M
*WILSON AKIM AYNASI
VWC 1000 0 15
QW1 11 11 0 NPNMOD
QW2 13 11 0 NPNMOD
QW3 12 13 11 NPNMOD
IW1 0 13 1MA
GW1 1000 12 10 12 1M
.MODEL NPNMOD NPN(IS=1e-15, BF=100, VAF=50)
.DC V10 .1 15 .1
.PROBE
.END

```

## SPICE ÇIKIŞ DOSYASI

```

* 01/22/98 04:34:46 * PSpice 5.0a (Sep 1991) ****
ID# 68726 ****

```

```

*BJT TEMEL AKIM KAYNAGI

```

```

****      CIRCUIT DESCRIPTION

```

```

*****
VCC 100 0 15
V10 10 0
CK 2 10 1F
Q1 1 1 0 NPNMOD
Q2 2 1 0 NPNMOD
I1 0 1 1MA

```

EK-02

```
G1 100 2 10 2 1M
*WILSON AKIM AYNASI
VWC 1000 0 15
QW1 11 11 0 NPNMOD
QW2 13 11 0 NPNMOD
QW3 12 13 11 NPNMOD
IW1 0 13 1MA
GW1 1000 12 10 12 1M
.MODEL NPNMOD NPN(IS=1e-15, BF=100, VAF=50)
.DC V10 .1 15 .1
.PROBE
.END
```

```
* 01/22/98 04:34:46 * PSpice 5.0a (Sep 1991) * ID#
68726 ****
```

```
*BJT TEMEL AKIM KAYNAGI
```

```
*BJT MODEL PARAMETERS
```

```
*****
```

```
                NPNMOD
                NPN
                IS      1.000000E-15
                BF      100
                NF      1
                VAF      50
                BR      1
                NR      1
                JOB CONCLUDED
                TOTAL JOB TIME                1.04
```

## EK2

## SPICE GİRİŞ DOSYASI

```

*MOS Tranzistorlu Temel Akim Aynasi
VD1 1 0 10
VD2 4 0 10
VD3 500 0
ID1 1 2 400U
M1 2 2 0 0 MOSMOD W=4U L=1U
M2 3 2 0 0 MOSMOD W=4U L=1U
G1 4 3 500 3 400U
C1 500 3 1F
*KASKOD AKIM AYNASI
VDK1 5 0 10
VDK2 11 0 10
IDK1 5 6 400U
MK1 6 6 7 0 MOSMOD W=4U L=1U
MK2 7 7 0 0 MOSMOD W=4U L=1U
MK3 9 7 0 0 MOSMOD W=4U L=1U
MK4 10 6 9 0 MOSMOD W=4U L=1U
GK1 11 10 500 10 400U
.MODEL MOSMOD NMOS(KP=20U, LAMBDA=0.02, VTO=1V)
.DC VD3 .1 10 .1
.END

```

## SPICE ÇIKIŞ DOSYASI

```

* 01/22/98 04:38:47 * PSpice 5.0a (Sep 1991) * ID#
68726 ****

```

```

*MOS Tranzistorlu Temel Akim Aynasi

```

```

****          CIRCUIT DESCRIPTION
*****
VD1 1 0 10
VD2 4 0 10
VD3 500 0
ID1 1 2 400U
M1 2 2 0 0 MOSMOD W=4U L=1U
M2 3 2 0 0 MOSMOD W=4U L=1U

```

E-04

```
G1 4 3 500 3 400U
C1 500 3 1F
*KASKOD AKIM AYNASI
VDK1 5 0 10
VDK2 11 0 10
IDK1 5 6 400U
MK1 6 6 7 0 MOSMOD W=4U L=1U
MK2 7 7 0 0 MOSMOD W=4U L=1U
MK3 9 7 0 0 MOSMOD W=4U L=1U
MK4 10 6 9 0 MOSMOD W=4U L=1U
GK1 11 10 500 10 400U
.MODEL MOSMOD NMOS(KP=20U, LAMBDA=0.02, VTO=1V)
.DC VD3 .1 10 .1
.END
```

\* 01/22/98 04:38:47 \* PSpice 5.0a (Sep 1991) \* ID# 68726 \*\*\*\*\*

\*MOS Tranzistorlu Temel Akim Aynasi

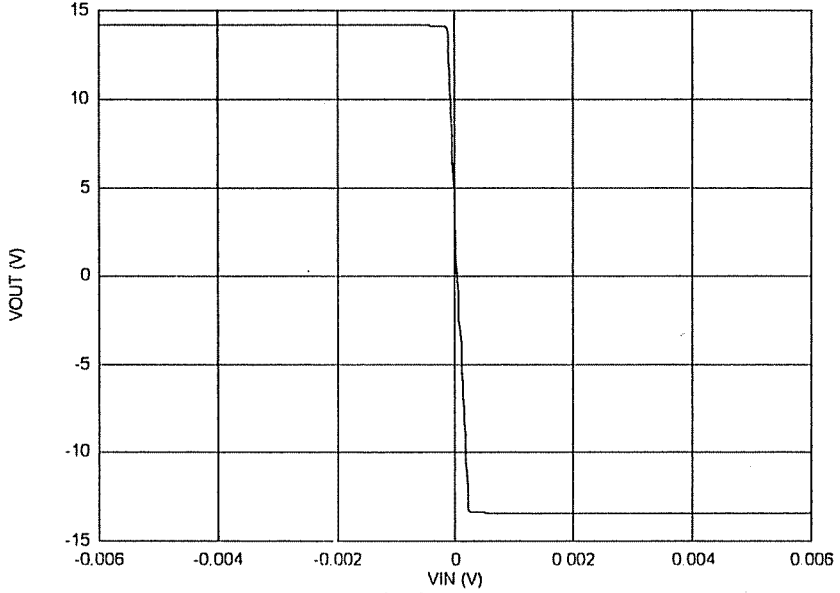
\*\*\*\*\* MOSFET MODEL PARAMETERS \*\*\*\*\*

```
*****
MOSMOD
NMOS
LEVEL      1
L          100.000000E-06
W          100.000000E-06
VTO        1
KP         20.000000E-06
GAMMA      0
PHI        .6
LAMBDA     .02
PBSW       .8
TOX        0
```

JOB CONCLUDED

TOTAL JOB TIME .83

## EK3



## SPICE GİRİŞ DOSYASI

\*OPAMP, ESLENİK ÇIKISLI

```

VCC 20 0 15
VEE 21 0 -15
VIN 1 0
R1 2 20 30K
R2 4 21 1500
R3 9 21 1500
R4 8 12 28.4K
R5 11 12 30.2K
RY 10 0 10K
Q1 2 2 21 QM1
Q2 3 2 4 QM1
Q3 8 2 9 QM1
Q4 5 1 3 QM1
Q5 6 0 3 QM1
Q6 5 5 20 QM2
Q7 6 5 20 QM2
Q8 8 6 20 QM2
Q9 20 8 10 QM1
Q10 21 11 10 QM2
Q11 8 12 11 QM1

```

E-06

```
.MODEL QM1 NPN BF=200 IS=1E-15 VAF=50
.MODEL QM2 PNP BF=100 IS=1E-15 VAF=100
.DC VIN -6M 6M .01M
.TF V(10) VIN
.PROBE
.END
```

SPICE ÇIKIŞ DOSYASI

\* 01/22/98 04:46:27 \* PSpice 5.0a (Sep 1991) ID# 68726 \*\*\*\*

```
*OPAMP, ESLENİK ÇIKIŞLI
****      CIRCUIT DESCRIPTION
*****
VCC 20 0 15
VEE 21 0 -15
VIN 1 0
R1 2 20 30K
R2 4 21 1500
R3 9 21 1500
R4 8 12 28.4K
R5 11 12 30.2K
RY 10 0 10K
Q1 2 2 21 QM1
Q2 3 2 4 QM1
Q3 8 2 9 QM1
Q4 5 1 3 QM1
Q5 6 0 3 QM1
Q6 5 5 20 QM2
Q7 6 5 20 QM2
Q8 8 6 20 QM2
Q9 20 8 10 QM1
Q10 21 11 10 QM2
Q11 8 12 11 QM1
.MODEL QM1 NPN BF=200 IS=1E-15 VAF=50
.MODEL QM2 PNP BF=100 IS=1E-15 VAF=100
.DC VIN -6M 6M .01M
.TF V(10) VIN
.PROBE
```



.END

\* 01/22/98 04:46:27\* PSpice 5.0a (Sep 1991) \*ID#  
68726 \*\*\*\*

\*OPAMP, ESLENİK ÇIKIŞLI

\*\*\*\* BJT MODEL PARAMETERS

\*\*\*\*\*

	QM1	QM2
	NPN	PNP
IS	1.000000E-15	1.000000E-15
BF	200	100
NF	1	1
VAF	50	100
BR	1	1
NR	1	1

\* 01/22/98 04:46:27 \* PSpice 5.0a (Sep 1991) \* ID#  
68726 \*\*\*\*

\*OPAMP, ESLENİK ÇIKIŞLI

\*\*\*\* SMALL SIGNAL BIAS SOLUTION

TEMPERATURE = 27.000 DEG C

\*\*\*\*\*

NODE	VOLTAGE	NODE	VOLTAGE
( 1)	0.0000	( 2)	-14.2860
( 3)	-.6145	( 4)	-14.9190
( 5)	14.3790	( 6)	14.3620
( 8)	4.5428	( 9)	-14.9170
(10)	3.8578	(11)	4.5428
(12)	4.5428	(20)	15.0000
(21)	-15.0000		

VOLTAGE SOURCE CURRENTS

NAME	CURRENT
VCC	-1.470E-03
VEE	1.085E-03
VIN	-1.041E-07

TOTAL POWER DISSIPATION 3.83E-02 WATTS

E-08

\*\*\*\*

SMALL-SIGNAL CHARACTERISTICS

V(10)/VIN = -9.475E+04

INPUT RESISTANCE AT VIN = 5.080E+05

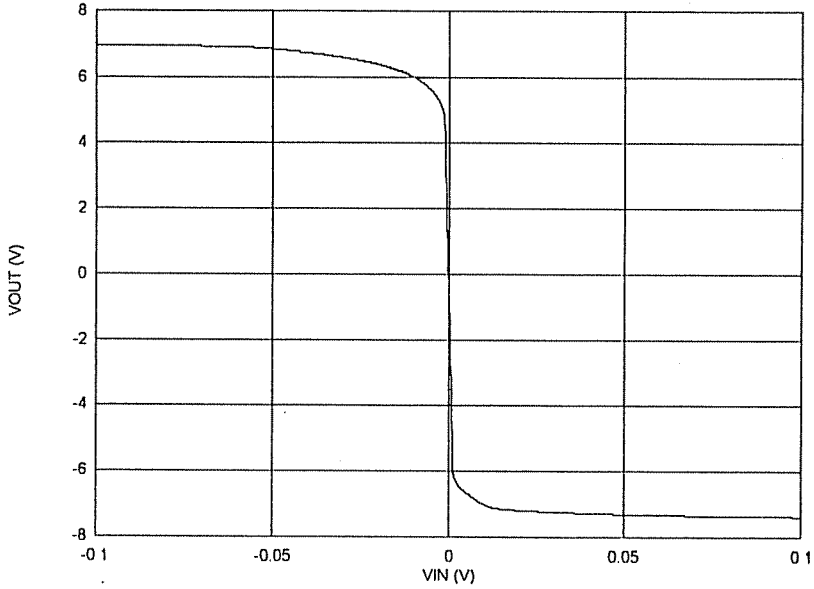
OUTPUT RESISTANCE AT V(10) = 3.625E+03

JOB CONCLUDED

TOTAL JOB TIME

7.69

EK4



### SPICE GİRİŞ DOSYASI

```

*CIFT KAYNAKLI CMOS OP-AMP
VDD 20 0 +7.5
VSS 30 0 -7.5
VK 9 0 -4.8
VREF 12 0 0
VIN 11 12
M1 2 11 3 30 NMOD L=6U W=48U
M2 4 12 3 30 NMOD L=6U W=48U
M3 2 2 20 20 PMOD L=6U W=48U
M4 4 2 20 20 PMOD L=6U W=48U
M5 10 9 30 30 NMOD L=6U W=90U
M6 10 4 20 20 PMOD L=6U W=72U
M7 3 9 30 30 NMOD L=6U W=120U
.MODEL NMOD NMOS VTO=1.2 KP=70E-6 LAMBDA=.01
.MODEL PMOD PMOS VTO=-1 KP=25E-6 LAMBDA=0.005
.DC VIN -100M 100M .1M
.TF V(10) VIN
.PROBE
.END

```

E-10

SPICE ÇIKIŞ DOSYASI

\* 01/22/98 04:59:31 PSpice 5.0a(Sep 1991)ID# 68726

\*

\*CIFT KAYNAKLI CMOS OP-AMP

\*\*\*\*\* CIRCUIT DESCRIPTION

\*\*\*\*\*

```
VDD 20 0 +7.5
VSS 30 0 -7.5
VK   9 0 -4.8
VREF 12 0 0
VIN  11 12
M1  2 11 3 30 NMOD L=6U W=48U
M2  4 12 3 30 NMOD L=6U W=48U
M3  2 2 20 20 PMOD L=6U W=48U
M4  4 2 20 20 PMOD L=6U W=48U
M5 10 9 30 30 NMOD L=6U W=90U
M6 10 4 20 20 PMOD L=6U W=72U
M7  3 9 30 30 NMOD L=6U W=120U
.MODEL NMOD NMOS VTO=1.2 KP=70E-6 LAMBDA=.01
.MODEL PMOD PMOS VTO=-1 KP=25E-6 LAMBDA=0.005
.DC VIN -100M 100M .1M
.TF V(10) VIN
.PROBE
.END
```

\* 01/22/98 04:59:31 PSpice5.0a(Sep 1991) ID# 68726

\*CIFT KAYNAKLI CMOS OP-AMP

\*\*\*\*\* MOSFET MODEL PARAMETERS

\*\*\*\*\*

	NMOD	PMOD
	NMOS	PMOS
LEVEL	1	1
L	100.000000E-06	100.000000E-06
W	100.000000E-06	100.000000E-06
VTO	1.2	-1
KP	70.000000E-06	25.000000E-06
GAMMA	0	0
PHI	.6	.6
LAMBDA	.01	5.000000E-03

PBSW .8 .8  
 TOX 0 0

\* 01/22/98 04:59:31 PSpice 5.0a(Sep 1991)ID# 68726

\*CIFT KAYNAKLI CMOS OP-AMP

\*\*\*\* SMALL SIGNAL BIAS SOLUTION

TEMPERATURE = 27.000 DEG C

\*\*\*\*\*

NODE	VOLTAGE	NODE	VOLTAGE
( 2)	3.6566	( 3)	-2.8622
( 4)	3.6566	( 9)	-4.8000
(10)	-.6510	(11)	0.0000
(12)	0.0000	(20)	7.5000
(30)	-7.5000		

VOLTAGE SOURCE CURRENTS

NAME CURRENT

VDD	-2.910E-03
VSS	2.910E-03
VK	0.000E+00
VREF	0.000E+00
VIN	0.000E+00

TOTAL POWER DISSIPATION 4.37E-02 WATTS

\*\*\*\* SMALL-SIGNAL CHARACTERISTICS

V(10)/VIN = -4.166E+03

INPUT RESISTANCE AT VIN = 1.000E+20

OUTPUT RESISTANCE AT V(10) = 5.594E+04

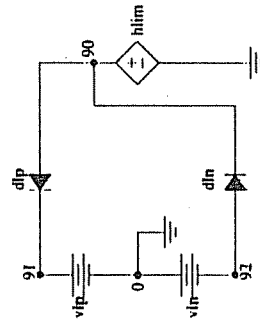
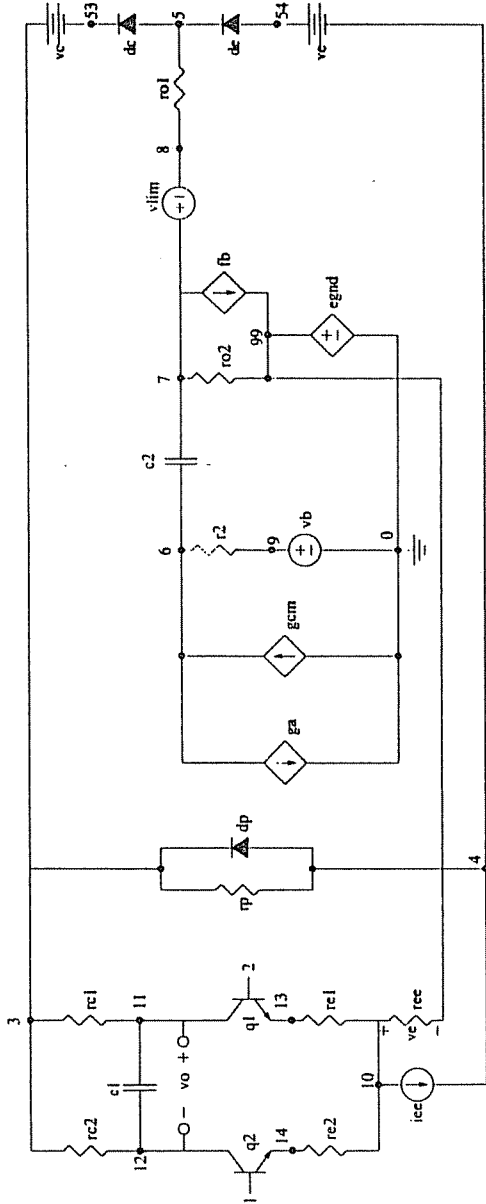
JOB CONCLUDED

TOTAL JOB TIME 10.76

E-12

EK5

```
* UA741 operational amplifier "macromodel" subcircuit
* connections:      non-inverting input
                    1 inverting input
                    1 1 positive power-supply
                    1 1 1 negative power-supply
                    1 1 1 1 output
.subckt UA741      1 2 3 4 5
c1  11 12  4.664E-12
c2   6  7 20.00E-12
dc   5 53 dx
de  54  5 dx
dlp 90 91 dx
dln 92 90 dx
dp   4  3 dx
egnd 99 0 poly(2) (3,0) (4,0) 0 .5 .5
fb  7 99 poly(5) vb vc ve vlp vln 0 10.61E6 -10E6
10E6 10E6 -10E6
ga   6 0 11 12 137.7E-6
gcm  0 6 10 99 2.574E-9
iee  10 4 dc 10.16E-6
hlim 90 0 vlim 1K
q1  11 2 13 qx
q2  12 1 14 qx
r2   6  9 100.0E3
rc1  3 11 7.957E3
rc2  3 12 7.957E3
re1 13 10 2.740E3
re2 14 10 2.740E3
ree 10 99 19.69E6
ro1  8  5 150
ro2  7 99 150
rp  3 4 18.11E3
vb  9 0 dc 0
vc  3 53 dc 2.6
ve  54 4 dc 2.6
vlim 7 8 dc 0
vlp 91 0 dc 25
vln 0 92 dc 25
.model dx D(IS=800.0E-18)
.model qx NPN(IS=800.0E-18 BF=62.50)
.ends
```



$g_a = 137.7E-06 * v_o$   
 $g_{cm} = 2.57E-06 * v_e$   
 $e_{gnd} = 0.5 * v(3) + 0.5 * v(4)$   
 $f_b = [i(v_b) - i(v_e) + i(v_e) + i(v_p) - i(v_m)] * 1E05$   
 $h_{lim} = 1E03 * i(v_{lim})$

\*CMOS Diferansiyel Kuvv. Frekans Cevabı

VDD 20 0 7.5

VSS 30 0 -7.5

VK 9 0 -4.8

VREF 12 0 0

VIN 11 12 AC 1M

CY 4 0 0.288P

M1 2 11 3 30 NMOD L=6U, W=48U

M2 4 12 3 30 NMOD L=6U, W=48U

M3 2 2 20 20 PMOD L=6U, W=48U

M4 4 2 20 20 PMOD L=6U, W=48U

M5 3 9 30 30 NMOD2 L=6U, W=120U

.MODEL NMOD NMOS VTO=1.2 UO=700 LAMBDA=0.01 TOX=34.5N

.MODEL PMOD PMOS VTO=-1 UO=250 LAMBDA=0.005 TOX=34.5N

.MODEL NMOD2 NMOS VTO=1.2 KP=70E-6 LAMBDA=0 TOX=34.5N

.AC DEC 10 0.1MEG 1G

.TF V(4) VIN

.PROBE

.END



## EK-7

## REZONANS DEVRELERİ

a) Seri Rezonans devresi:

$$Z = r + j\omega L + \frac{1}{j\omega C}$$

Empedans:

$$|Z| = \sqrt{r^2 + \left(\omega L - \frac{1}{\omega C}\right)^2}$$

Öz frekans:

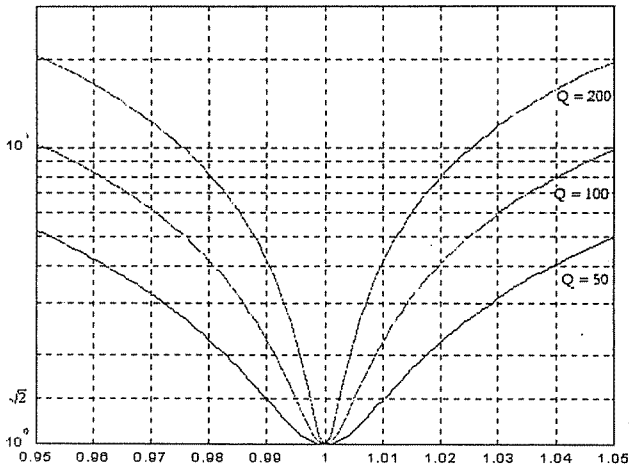
$$\omega_o = \sqrt{\frac{1}{LC}}$$

Rezonans empedansı:

$$Z(\omega_o) = r$$

İyilik katsayısı:

$$Q = \frac{L\omega_o}{r} = \frac{1}{rC\omega_o}$$

Seri rezonans devresinde ( $|Z|/r$ ) nin  $(\omega/\omega_o)$  ile deęiřimi.

## b) Paralel Rezonans Devresi:

Empedans: 
$$Z = \frac{r + j\omega L}{(1 - \omega^2 LC) + j\omega C}$$

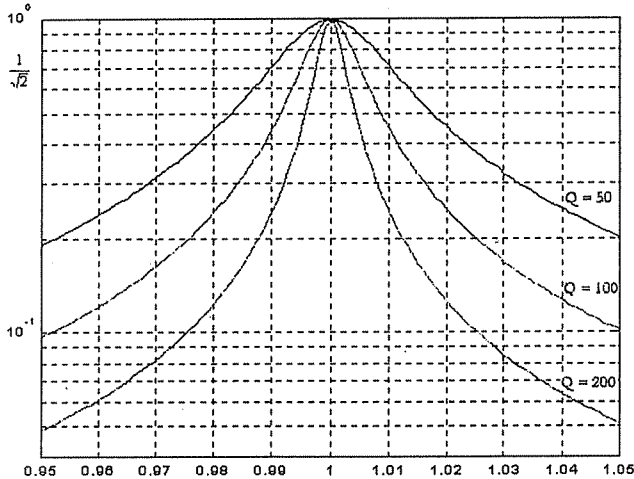
Rezonans empedansı: 
$$Z(\omega_0) = \frac{L}{rC} = rQ^2 = R$$

İyilik katsayısı: 
$$Q = \frac{L\omega_0}{r} = \frac{1}{rC\omega_0}$$
  

$$= \omega_0 RC = \frac{R}{\omega_0 L}$$

İlave bir  $R'$  paralel direnci varsa;

$$R_e = (R // R'), \quad Q = \omega_0 R_e C = \frac{R_e}{\omega_0 L}$$



Paralel rezonans devresinde ( $|Z|/R$ ) nin ( $\omega/\omega_0$ ) ile deęiřimi.

## KAYNAKLAR

*Bu liste Analog Elektronik Devreleri alanında yayınlanmış pek çok kitaptan, (a) kapsam ve düzey bakımından bu kitapla uyumlu olanlar, (b) düzeyi bu kitabın üstünde olmakla beraber öğrencinin fazla zorlanmadan yararlanabileceği nitelikte olanlar, (c) SPICE kullanımı başvuru kitabı niteliğinde olanlar arasından seçilerek hazırlanmıştır.*

S. Türköz, "Elektronik Devreleri I", Birsen Yayınevi, 1999, ISBN 975-511-198-0

A.S. Sedra, K.C. Smith, "Microelectronic Circuits"(4th Edition), Oxford University Press, 1998, ISBN 0-19-511690-9

D.A. Neamen, "Electronic Circuit Analysis and Design", Irwin, 1996, ISBN 0-256-11919-8

M.N. Horenstein, "Microelectronic Circuits and Devices", Prentice-Hall, 1990, ISBN 0-13-583170-9

M.S. Ghausi, "Electronic Devices and Circuits: Discrete and Integrated", Holt, Rinehart and Winston, 1985, ISBN 0-03-062481-9

-----  
H. Kuntman, "Analog Tümdevre Tekniği", İTÜ, 1997  
ISBN 975-561101-0

P.R. Gray, R.G. Meyer, "Analysis and Design of Analog Integrated Circuits" (3rd Edition), J. Wiley, 1993, ISBN 0-471-57495-3

B.Razavi, "Design of Analog CMOS Integrated Circuits", McGraw-Hill, 2000, ISBN 0-07-237371-0

A.B. Grebene, "Bipolar and MOS Integrated Circuits", J.Wiley, 1984, ISBN 0-471-08529-4

K.R. Laker, W.M.C. Sansen, "Design of Analog Integrated Circuits and Systems", McGraw-Hill, 1994, ISBN 0-07-113458-1

-----

P.W. Tuinenga, "SPICE, A Guide to Circuit Simulation and Analysis Using PSpice", Prentice-Hall, 1988, ISBN 0-13-834607-0

W. Banzhaf, "Computer-Aided Circuit Analysis Using SPICE", Prentice-Hall, 1989, ISBN 0-13-162579-9

M.H. Rashidi, "SPICE for Circuits and Electronics Using PSpice", Prentice-Hall, 1993, ISBN 0-13-124652-6

## İNDEKS

- Açısal frekans 250, 293  
Ağırlıklı fark kuvvetlendiricisi 193  
Ağırlıklı toplama kuvvetlendiricisi 192, 193  
Akım aynası 31, 33-35, 37-41, 104, 105, 104, 107, 122, 125, 127,  
128, 130, 165, 166, 174, 175, 178, 290, 291, 294,  
297, 298, 301  
Akım kaynağı devreleri 31  
Akım kaynağı yük 103, 156, 170, 236, 283  
Akım kazancı 1, 2, 13, 86, 89, 222, 232  
Akım taşıyıcı 177, 178, 177  
Akımdan paralel geribesleme 317, 320, 378  
Akımdan seri geribesleme 316, 320  
Aktif yük 165  
Alt kesim frekansı 10, 254, 259  
Anti-rezonans 375, 377
- B sınıfı kuvvetlendirici 219, 227, 233, 235, 241, 242  
Bağlı kazanç 11  
Bağlama kondansatörü 55, 66, 67, 72, 91, 149, 234, 254, 263  
Barkhausen osilasyon kriteri 360, 367  
Baskın kutup 259, 285, 305, 328, 336  
Bindirme kapasitesi 269  
Bobin 366  
Bode eğrisi 345  
Bootstrap 236  
Büyük işaret davranışı 110

## II

CMOS evirici 112-115, 118, 273

Collpits osilatörü 368, 369, 377

Çalışma sınıfları 217

Çevrim Kazancı 199, 212, 238, 314, 367, 377

Çıkış direnci 21, 46, 71, 77, 78, 86, 89, 121, 133, 135, 143, 147,  
149, 164, 166, 168, 172, 173, 208, 212, 268, 295,  
308, 325, 327, 378

Çınlama 334

Çok katlı kuvvetlendiriciler 10, 146, 251

Darlington montajı 82

Denkleştirici 188, 194, 249, 328

Desibel 11, 13

Diferansiyel kuvvetlendirici 91, 97, 104, 112, 120, 122, 125, 130,  
131, 143, 153, 286, 298

Difüzyon kapasitesi 249, 267

Doğru akım kaynağı 57

Doğru gerilim kaynağı 27, 52, 57, 202, 235

Doğru gerilim kazancı 151, 238

Doyma bölgesi 4, 29, 49, 75

Duyarlık 59, 202, 364

Eğrisellik bozulması 4, 237, 322

Emetör çıkışlı devre 78-80, 85, 94, 95, 94, 157

Emetör izleyicisi 79

Faz eğrisi 271, 338

Faz ötelemeli osilatör 380

Faz payı 342, 344, 350, 355

Frekans cevabı 286

Frekans eğrisi 9, 259, 260, 302, 355

Frekans karakteristiği 46, 197, 285, 297, 327

Frekans kompanzasyonu 341, 342

- Geçiş direnci 1, 3, 174, 316
- Geçiş iletkenliği 3, 51, 126, 143, 166, 167, 176, 268, 292, 316, 349, 352, 353, 366
- Geçiş iletkenliği kuvvetlendiricisi 316
- Geçit kapasitesi 249
- Geribesleme 37, 58-60, 62, 152, 151, 152, 154, 155, 159, 169, 192, 205, 207, 230, 237, 238, 267, 269, 274, 275, 277, 279, 282, 291, 312-317, 316-320, 319-332, 334-336, 335, 337-340, 339-343, 345, 346, 360, 361, 364, 365-370, 376, 378-382
- Geribesleme katsayısı 314, 322, 324, 332, 335, 337, 338, 340
- Geribesleme tipleri 315, 317
- Geribeslemeli osilatörler 360
- Gerilim geçiş eğrisi 4, 48, 49, 155, 164, 188
- Gerilim kazancı 1, 2, 12, 13, 21, 22, 51-53, 62, 66-69, 72, 73, 80, 88, 89, 91, 94-97, 104, 109, 116, 119, 121, 124, 126, 128, 129, 135, 139, 142, 147, 148, 150, 151, 153, 154, 155, 158, 160, 163, 164, 167, 168, 171, 184, 185, 187, 188, 190, 208, 209, 238, 255, 261, 272, 278, 283-286, 298, 318, 326, 346, 366, 378
- Gerilimden paralel geribesleme 316, 320
- Gerilimden seri geribesleme 316, 320, 379
- Giriş direnci 12, 18, 20, 21, 46, 54, 67, 70, 73, 74, 77, 78, 80, 81, 83, 86, 88, 89, 94, 95, 101-105, 107, 109, 120, 121, 134, 139, 143, 146, 147, 158, 160, 163, 164, 166, 168, 172, 181, 187, 190, 201, 208, 212, 248, 324, 371, 378
- Giriş iletkenliği 281, 282, 288
- Giriş kapasitesi 87, 250, 302, 344, 346, 354, 371
- Güç kazancı 1-3, 11-13, 17, 46, 215
- Güç kuvvetlendiricilerinde geribesleme 237
- Güç kuvvetlendiricisi 215, 217, 219, 221, 231-233, 239
- Gürültü 14-17, 21, 22, 54, 106, 180, 199
- Güvenli çalışma bölgesi 242

## IV

Hartley osilatörü 381

Isıl direnç 243

İdeal doğrultucu 206

İntegral devresi 197, 198

İntegratör 197

İşaret-gürültü oranı 17

Jonksiyon kapasitesi 87, 267, 373

Karakteristik empedans 20, 22

Karşılaştırma devreleri 205

Kazanç payı 342, 355

Kırılma 5, 49, 212, 222, 309, 355

Kompanzasyon 65, 66, 155, 186, 342-344, 346, 349, 351, 354, 380

Kompanzasyon kapasitesi 346

Komparatörler 205

Köprüleme kondansatörü 63, 91, 98, 153, 261, 263

Köşe frekansı 254, 272, 273, 285, 294, 302, 349, 355

Kutuplama 31, 42, 48, 49, 55, 56, 55-61, 64-67, 66, 74, 77, 81-85,  
92, 102, 103, 106, 107, 118, 121, 134, 136, 137,  
139, 140, 142, 147, 149, 151, 158, 178, 179, 181,  
184, 230, 231, 233, 246, 249, 269, 283, 294, 309,  
310, 370, 373, 381

Kuvvetlendiricilerin kare dalgaya cevabı 302

L-C osilatörleri 361, 365, 372

Lineer aktif süzgeç devreleri 328

Lineer çalışma bölgesi 4, 33, 49, 326

Logaritmik kuvvetlendirici 204, 205, 204, 212

Makro model 187

Miller dönüşümü 275, 278, 282, 346

Miller kapasitesi 250



## VI

Termistor 65

Transkondüktans 51

Türev devresi 194, 195, 199

Üst kesim frekansı 10, 54, 285, 304, 305, 329

Üstel kuvvetlendirici 203, 204

Verim 215, 218, 219, 221, 227

Wien osilatörü 362, 364, 365

Yük doğrusu 217

Yüksek frekans eşdeğer devresi 270

Zaman sabiti 234

Zayıflama 12

- Miller kompanzasyonu 345  
Miller teoremi 276, 345  
MOS diferansiyel kuvvetlendirici 112, 120, 122, 131
- Negatif geribesleme 37, 58, 152, 159, 169, 192, 205, 230, 237, 279,  
312, 315, 319, 322, 323, 328, 329, 335, 336, 335,  
338, 339-341, 364, 365
- Norton kuvvetlendiricisi 174, 175, 316  
NTC direnç 65
- Ortak bazlı devre 86-88, 94  
Ortak emetörlü devre 47, 54, 60, 64, 68, 70, 73, 75, 87, 88, 95, 107  
Ortak işaret kazancı 99, 100, 187  
Ortak işareti bastırma oranı 101  
Osilasyon 155, 186, 315, 335, 341-343, 360-362, 364, 366-373,  
377, 378, 381, 382  
OTA 174-176, 183, 290, 309, 316, 343
- Paralel rezonans 361, 365, 366, 375-377, 382  
Pierce osilatörü 376, 377  
Pozitif geribesleme 207, 312, 361, 365, 376
- R-C osilatörleri 361, 372  
Referans akımı 32, 38, 107, 162  
Rezonans devresi 220, 368, 377
- Schmitt tetikleyicisi 206, 207  
Self endüktans 381  
Sıfır-kutup diyagramı 252, 263, 264, 263, 264, 271, 332, 349  
Sivrileşme 330, 333-338, 343, 345  
Soğutma 216, 232, 239, 241, 244  
Sözde darlington çifti 233  
SPICE 37, 39, 40, 44, 134, 136, 138, 140, 143, 144, 164, 171, 180,  
183, 184, 185, 249, 261, 309, 310, 316, 355, 380  
Sürüklenmeli devre 237